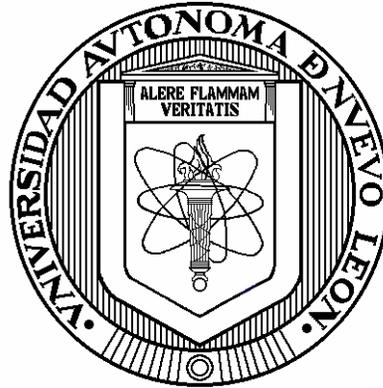


UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

FACULTAD DE INGENIERÍA MECÁNICA Y ELÉCTRICA

DIVISIÓN DE ESTUDIOS DE POSGRADO



**ESTRATEGIA DE CONTROL DE LA TENSIÓN DE LOS
CONDENSADORES DE UN INVERSOR MULTINIVEL DEL TIPO
CONDENSADORES FLOTANTES EN APLICACIONES DE
COMPENSACIÓN DE REDES ELÉCTRICAS**

TESIS

**EN OPCIÓN AL GRADO DE
MAESTRO EN CIENCIAS
DE LA INGENIERÍA ELÉCTRICA CON
ORIENTACIÓN EN POTENCIA**

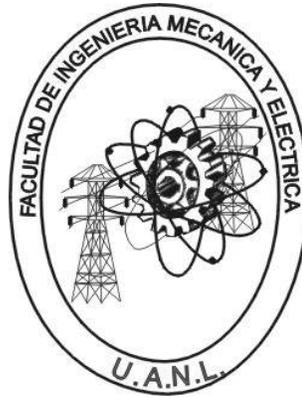
**PRESENTA:
FERNANDO SALINAS SALINAS**

SAN NICOLÁS DE LOS GARZA, N. L. MAYO DEL 2008

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

FACULTAD DE INGENIERÍA MECÁNICA Y ELÉCTRICA

DIVISIÓN DE ESTUDIOS DE POSGRADO



**ESTRATEGIA DE CONTROL DE LA TENSIÓN DE LOS
CONDENSADORES DE UN INVERSOR MULTINIVEL DEL TIPO
CONDENSADORES FLOTANTES EN APLICACIONES DE
COMPENSACIÓN DE REDES ELÉCTRICAS**

TESIS

**EN OPCIÓN AL GRADO DE
MAESTRO EN CIENCIAS
DE LA INGENIERÍA ELÉCTRICA CON
ORIENTACIÓN EN POTENCIA**

**PRESENTA:
FERNANDO SALINAS SALINAS**

SAN NICOLÁS DE LOS GARZA, N. L. MAYO DEL 2008

Universidad Autónoma de Nuevo León
Facultad de Ingeniería Mecánica y Eléctrica
Subdirección de Estudios de Postgrado

Los miembros del comité de tesis recomendamos que la tesis **ESTRATEGIA DE CONTROL DE LA TENSIÓN DE LOS CONDENSADORES DE UN INVERSOR MULTINIVEL DEL TIPO CONDENSADORES FLOTANTES EN APLICACIONES DE COMPENSACIÓN DE REDES ELÉCTRICAS**, realizada por el alumno Fernando Salinas Salinas, matrícula 01408650, sea aceptada para su defensa como opción al grado de Maestro en Ciencias de Ingeniería Eléctrica con especialidad en Potencia.

El Comité de Tesis

Asesor

Dr. Miguel F. Escalante Gutiérrez

Coasesor

Dr. Marco Tulio Mata Jiménez

Coasesor

Dr. José Luis Durán Gómez

Vo. Bo.

Dr. Guadalupe Alan Castillo Rodríguez
División de Estudios de Posgrado

San Nicolás de los Garza N. L., mayo del 2008

Resumen

Publicación No _____

Fernando Salinas Salinas, M.C. en Ingeniería Eléctrica

Universidad Autónoma de Nuevo León

Profesor Asesor: Dr. Miguel F. Escalante Gutiérrez

En esta tesis se desarrolla una estrategia de balance de las tensiones de los condensadores que conforman la estructura de un inversor multinivel del tipo “condensadores flotantes”. La estrategia fue diseñada aprovechando la característica de redundancia de estados que presenta esta configuración. Así, se establece una metodología de selección que toma en cuenta la condición general del inversor y en función de ésta, escoge de entre los estados redundantes, aquel estado que cumpla con tres objetivos: el nivel demandado por la modulación de ancho de pulso, el balance de tensión en los condensadores de la estructura y el uso equilibrado de los interruptores de la misma. Con esto se asegura que el inversor puede ser utilizado en cualquier aplicación. Por ello, se valida el desempeño de la técnica propuesta, en un inversor de cinco niveles que sirve como compensador dinámico de potencia reactiva.

El trabajo está organizado en 6 capítulos, en el primero de ellos se establece la importancia de los convertidores estáticos en el tratamiento y acondicionamiento de la energía eléctrica. En este sentido, se resalta la importancia que adquieren los inversores en los sistemas eléctricos de potencia, principalmente en aplicaciones de compensación dinámica de potencia reactiva. Primeramente se enfatizan los beneficios que ofrecen las estructuras multinivel en comparación con las estructuras de dos niveles y se describen las tres principales configuraciones existentes. De esta descripción se plantea la problemática que presentan las tres estructuras para mantener la tensión adecuada en sus

condensadores. Así, se decide trabajar en una técnica de balance de tensión para la estructura de condensadores flotantes, ya que ésta, presenta la característica de redundancia de estados y además muestra independencia en el control de la tensión de los tres brazos que la conforman. Posteriormente, se hace una revisión de trabajos previos y se fijan los objetivos que se quieren alcanzar con este trabajo de investigación.

Dado que cualquier inversor multinivel requiere de una técnica de conmutación para sintetizar una señal de tensión a la salida, en el Capítulo 2, se describen los dos métodos de modulación de ancho de pulso comúnmente utilizados. Estos son, la modulación multinivel sinusoidal y la modulación multinivel de espacio vectorial. En esta parte se describen los principios de operación y se identifican las ventajas de ambas técnicas. Si bien, cualquiera de las dos técnicas de modulación puede ser utilizada en la estructura de condensadores flotantes, se elige la modulación de espacio vectorial, ya que ofrece mayor flexibilidad para ser implementada y controlada de manera digital.

Sabiendo que se utilizará la modulación de espacio vectorial en conjunto con el arreglo de condensadores flotantes, en el Capítulo 3, se analiza el funcionamiento de esta estructura con el fin de conocer de manera detallada la propiedad de redundancia de estados y la dinámica que manifiestan las tensiones de los condensadores debido a la operación del inversor. Se presenta la estructura básica de un brazo del inversor y posteriormente se extiende el análisis para el caso trifásico. Este capítulo aparece como parte de la tesis, ya que sirve para sentar las bases con las cuales se diseñará la estrategia de balance.

En el Capítulo 4, se propone una estrategia de control que regula la tensión en los condensadores de un inversor multinivel de cinco niveles en la estructura de condensadores flotantes. Se plantea la incorporación de un bloque selector de estados a la entrada del inversor, que tendrá la función de muestrear la condición general de éste cada cierto intervalo de tiempo y enviar, en función de dicha condición, las señales de disparo adecuadas para cumplir con tres aspectos: el nivel demandado por la modulación vectorial, el balance de tensión en los condensadores y el uso equilibrado de los interruptores dentro del arreglo. Primeramente se establecen los objetivos de control que debe cumplir la estrategia y después se establecen los criterios de selección en base a los objetivos planteados. Posteriormente, se analizan las secuencias básicas para este tipo de

inversores y tomando como referencia este análisis y la frecuencia de la técnica de modulación se establece la metodología de selección de estados, así como la sincronización con la modulación PWM vectorial. Enseguida, se hace un análisis de la dinámica de la tensión de los condensadores cuando se emplea la estrategia de balance de tensión. Finalmente se describe la manera en que puede ser implementada la estrategia y se evalúa su desempeño en simulación.

En el Capítulo 5, se prueba la estrategia de balance de tensión en una aplicación de compensación dinámica de potencia reactiva. En este ejemplo de aplicación, el inversor multinivel sirve como compensador de reactivos conectado en paralelo a una red eléctrica mediante un transformador de acoplamiento. Primeramente se valida el modelo del inversor y posteriormente se diseñan los lazos de control de corriente necesarios para la compensación. En cuanto al diseño de los lazos, se utilizan dos leyes de control, una por asignación de polos y la otra del tipo proporcional-integral. La estrategia de balance opera en conjunto con cada una de las leyes de control propuestas y se analiza el desempeño tanto del control de corriente, como de la estrategia de balance en cada caso. Con los resultados obtenidos se presentan las conclusiones preliminares.

Finalmente, en el Capítulo 6 se presentan las conclusiones generales del trabajo tomando en cuenta los objetivos que se fijaron al inicio del mismo, y se enumeran los trabajos futuros. En cuanto a los objetivos alcanzados, estos se pueden resumir de la siguiente manera: *a)* con base en la propiedad de redundancia de estados, se diseñó una estrategia de balance de tensión en los condensadores de un inversor multinivel del tipo “condensadores flotantes” en 5 niveles, adaptada a una técnica de modulación vectorial, *b)* la metodología propuesta para la selección de estados se puede extender a un número mayor de niveles y puede adaptarse tanto a la modulación vectorial, como a la modulación sinusoidal; y por último, *c)* la estrategia de balance mostró buen desempeño en la aplicación de compensación dinámica de potencia reactiva con el uso de las dos leyes de control de corriente propuestas.

Agradecimientos

A Dios por permitirme concluir este trabajo.

A mis padres, Ismael Salinas Martínez y Ethelvina Salinas Alderete, a quienes amo, admiro y respeto.

A mis hermanos, Adrián, Ismael, Alfredo y Fabiola por su comprensión y apoyo incondicional.

A Jacqueline Del Angel, por su amor, comprensión y entereza.

Al Doctor Miguel Escalante por su paciencia, apoyo y disposición para sacar adelante este trabajo de tesis.

A los doctores Marco Tulio Mata y José Luis Durán por sus consejos para lograr el buen desarrollo de este trabajo de investigación.

A los grandes amigos que tengo y a los nuevos que he encontrado en esta universidad.

Dedicatoria

Dedico este trabajo de tesis de manera muy especial a mis padres:

Ismael Salinas Martínez y Ethelvina Salinas Alderete

Las personas más respetables, honestas y sencillas, que a lo largo de estos años me han brindado su vida, sin esperar nada a cambio. Me enseñaron lo necesario para seguir adelante, además de darme su comprensión incondicional, los amo.

Lista de Tablas

	Página
Capítulo 1	
1.1 Niveles de tensión en la configuración NFD y sus estados de conmutación.	6
1.2 Estados de conmutación para un convertidor de 5 niveles empleando la topología de condensadores flotantes.	8
1.3 Estados de conmutación para cada inversor de la estructura PHC.	10
Capítulo 2	
2.1 Papel de cada fase como una función de la posición angular θ	22
Capítulo 3	
3.1 Tensión de salida V_0 y sentido de la corriente i_s a través de cada condensador, según el estado de los interruptores.	34
3.2 Carga y descarga de condensadores para cada estado de conmutación.	34
3.3 Estados de los interruptores y niveles de tensión, para un inversor de 5 niveles empleando la estructura CF.	35
Capítulo 4	
4.1 Definición de las variables de entrada para la estrategia de control.	40
4.2 Secuencias de conmutación básicas y efecto en la condición de los condensadores del brazo del inversor.	45
4.3 Condición de la tensión de los condensadores para cada estado redundante, considerando ambos sentidos de corriente y la definición de variables establecida en la Tabla 4.1.	46
4.4 Estados programados en la memoria para todas las condiciones que se puedan presentar en el brazo del inversor.	59
4.5 Parámetros de simulación.	60
4.6 Número de conmutaciones por interruptor cuando el selector de estados opera cada cambio de nivel hacia arriba.	67
4.7 Número de conmutaciones por interruptor cuando el selector de estados opera cada inicio de T_{sw} y cada cambio de nivel hacia arriba.	67

Capítulo 5

5.1	Parámetros de simulación.	84
5.2	Parámetros de la carga conectada a la red eléctrica y sus intervalos de conexión a la red.	85
5.3	Número de conmutaciones por interruptor y porcentaje de var.(+/-) con respecto al valor esperado, control AP, $t=0.2s$.	90
5.4	Número de conmutaciones por interruptor y porcentaje de var.(+/-) con respecto al valor esperado, control PI, $t=0.2s$.	97
5.5	Número de conmutaciones por interruptor y porcentaje de var.(+/-) con respecto al valor esperado, control AP, $t=0.8s$.	101
5.6	Número de conmutaciones por interruptor y porcentaje de var.(+/-) con respecto al valor esperado, control PI, $t=0.8s$.	101
5.7	Característica de la carga que fue conectada a la red eléctrica y sus intervalos de conexión.	104

Capítulo 6

Anexo 1

A1.1	Archivos necesarios para la simulación de la sección 4.4	121
A1.2	Archivos necesarios para la simulación de la sección 5.4	122
A1.3	Archivos necesarios para la simulación de la sección 5.5.1	122
A1.4	Archivos necesarios para la simulación de la sección 5.6	123
A1.5	Archivos necesarios para la simulación de la sección 5.7	123

Lista de Figuras

	Página
Capítulo 1	
1.1 Tensión entre fases de un inversor multinivel en cinco niveles.	2
1.2 Inversor multinivel, en cinco niveles y configuración NFD.	6
1.3 Diagrama de un inversor monofásico con condensadores flotantes, de cinco niveles.	8
1.4 Diagrama de inversor monofásico multinivel en cascada de medio puente.	10
Capítulo 2	
2.1 Portadora y referencia para una modulación con disposición en fase de la portadora.	19
2.2 Vectores espaciales para un inversor de 5 niveles.	20
2.3 Fasor de referencia en el plano (α, β) .	21
2.4 Vectores básicos en un inversor multinivel de N -niveles.	22
2.5 Patrón de conmutación PWM.	25
2.6 Proceso y estados de conmutación.	26
2.7 La modulación PWM y las estructuras multinivel.	27
Capítulo 3	
3.1 Célula de conmutación.	30
3.2 Principio de operación de estructura CF.	31
3.3 Brazo de inversor multinivel CF de 5 niveles con IGBT's como interruptores.	33
3.4 Inversor de potencia trifásico en 5 niveles.	36
Capítulo 4	
4.1 Señales de entrada y salida de la estrategia de control.	39
4.2 Diagrama general del sistema.	40
4.3 Secuencia de conmutación básica para cada interruptor, cuando la modulación PWM demanda un solo nivel.	43
4.4 Secuencia de conmutación ideal, cuando la modulación PWM demanda niveles consecutivos.	44
4.5 Sincronización de la estrategia de control.	47
4.6 Diagrama de flujo de la metodología de selección de estados.	49
4.7 Ciclo alterno de conmutación por aparición de estado indeseable.	51

4.8	Ciclo principal y ciclos complementarios de la estrategia de control.	52
4.9	Número de conmutaciones totales entre periodos consecutivos y efecto en los condensadores: a)SC básica b)SC de Selector de Estados.	53
4.10	Sincronización de la estrategia de control.	55
4.11	Patrón de conmutación crítico que genera la máxima variación de tensión en un condensador.	56
4.12	Operación de SE cada inicio de T_{SW} y en cada cambio de nivel.	56
4.13	Asignación de bits para ingreso a la memoria.	58
4.14	Señal de control (Nivel N_m) y respuesta del sistema (V_{01}) en un brazo del inversor.	61
4.15	Tensión en el condensador C_1 de un brazo del inversor multinivel.	62
4.16	Tensión en el condensador C_2 de un brazo del inversor multinivel.	62
4.17	Tensión en el condensador C_3 de un brazo del inversor multinivel.	63
4.18	Señales de Control para el brazo de la fase a del inversor.	63
4.19	Señales de Control para el brazo de la fase b del inversor.	64
4.20	Señales de Control para el brazo de la fase c del inversor.	64
4.21	NCI cuando la estrategia opera únicamente con cada cambio de nivel hacia arriba.	65
4.22	NCI cuando la estrategia opera cada inicio de T_{SW} y cada cambio de nivel.	66
4.23	Variación de la tensión en ambos casos de sincronización. a) Banda de operación con el primer caso de sincronización. b) Banda de operación con el segundo caso de sincronización.	68
4.24	Corriente a la salida del inversor y su espectro en frecuencia.	69
4.25	Tensión entre fases a la salida del inversor.	70
4.26	Desempeño de la estrategia ante la variación de V_{cd}	71

Capítulo 5

5.1	Sistema eléctrico con compensador paralelo.	76
5.2	Circuito equivalente del inversor trifásico acoplado a la red.	77
5.3	Diagrama estructural completo del sistema.	80
5.4	Diagrama estructural suponiendo U_e constante.	81
5.5	Formas de onda obtenidas con el modelo y con el circuito real, a) $u_{cm\alpha}$ y $u_{cm\beta}$, b) i_α , c) i_β d) V_{ab}	82
5.6	Desempeño de control propuesto: a) $i_\alpha=0$, b) $i_\beta=i_\beta^*$ c) $i_\alpha^*-i_\alpha$ d) $i_\alpha^*-i_\alpha$ <i>model</i> , e) $i_\beta^*-i_\beta$ f) $i_\beta^*-i_\beta$ <i>modelo</i>	86
5.7	Señales de salida del control: a) modelo matemático, b) sistema de prueba	87
5.8	Señales de tensión y corriente: a) v , i_{carga} , b) v , $i_{generador}$	87
5.9	Potencias activas y reactivas del sistema.	88
5.10	Tensión en condensadores de la fase a del inversor: a) V_{C_1} , b) V_{C_2}	89
5.11	Tensión V_{C_3} de la fase a y NCI en el brazo del inversor c) V_{C_3} y d) NCI y número de periodos de conmutación.	90
5.12	Secuencia de niveles demandados y tensión de salida.	91
5.13	Tensión de línea del inversor multinivel.	91
5.14	Simulación para obtener respuesta a escalón unitario del sistema.	92
5.15	Obtención de parámetros L y T , con la respuesta a escalón unitario.	93
5.16.a	Obtención de parámetros L y T para lazo de ctrl. de i_α	93
5.16.b	Obtención de parámetros L y T para lazo de ctrl. de i_β	94
5.17	Desempeño de control propuesto: a) $i_\alpha=0$ b) $i_\beta=i_\beta^*$ c) error: $i_\alpha^*-i_\alpha$, d) error: $i_\beta^*-i_\beta$	95
5.18	Señales de salida del control del sistema de prueba.	95
5.19	Señales de tensión y corriente: a) v , i_{carga} b) v , $i_{generador}$	96
5.20	Potencias activas y reactivas del sistema. a) Potencias reactivas en el sistema b) Potencias activas del sistema.	96
5.21	Tensión en condensadores de la fase a del inversor: a) V_{C_1} , b) V_{C_2} c) V_{C_3} d) NCI y Número de T_{sw} 's	97

5.22	Secuencia de niveles demandados y tensión de salida a) Niveles de tensión requeridos por la modulación PWM vectorial para la fase a , b) Respuesta de la fase a	98
5.23	Tensión de línea del inversor multinivel	98
5.24	Respuesta del sistema: a) i_β con control AP b) i_β con control PI.	99
5.25	Respuesta del sistema c) i_α con control AP, d) i_α con control PI.	100
5.26	Esfuerzo de control a) control AP, b) control PI	100
5.27	Respuesta del sistema para una variación del 10% en los parámetros R_c, L_c utilizando el control AP a) Respuesta i_β , b) Amplificación de respuesta i_β	102
5.28	Respuesta del sistema para una variación del 10% en los parámetros R_c y L_c utilizando el control PI. a) Respuesta i_β , b) Amplificación de respuesta i_β	102
5.29	Esfuerzo de control con la variación de parámetros del sistema a) Control AP, b) Control PI.	102
5.30	Estrategia de control para mantener la tensión constante en el condensador C_4	104
5.31	Dinámica de la tensión V_{C_4}	105

Capítulo 6

Anexo 1

A1.1	Bloque que contiene al inversor trifásico multinivel	113
A1.2	Inversor trifásico multinivel	114
A1.3	Brazo del inversor multinivel	115
A1.4	Bloque que contiene al selector de estados	116
A1.5	Esquema del contenido del bloque "selector de estados"	116
A1.6	Selector de estados	117
A1.7	Modulación PWM vectorial implementada en SIMULINK	118
A1.8	Bloque que contiene al control por asignación de polos AP	119
A1.9	Arreglo de bloques que define la operación del control AP	119
A1.10	Regulación de la corriente i_α e i_β mediante el controlador PI	120
A1.11	Regulación de la tensión, V_{C_4} mediante el controlador PI	120
A1.12	Modelo matemático del circuito de potencia	121

Símbolos y Acrónimos

SEP	—	Sistemas eléctricos de potencia.
CEV	—	Compensador estático de Vars.
cd	—	Corriente directa.
ca	—	Corriente alterna.
PWM	—	Modulación de ancho de pulso ("Pulse Width Modulation").
NFD	—	Neutro fijo por diodos.
CF	—	Condensadores flotantes.
PHC	—	Puentes H en cascada.
NPC	—	"Neutral point clamped".
FC	—	"Flying capacitor".
CH-B	—	"Cascaded H-bridge".
CRPWM	—	Técnica de modulación para controlar la tensión en los condensadores ("Carrier redistribution pulse width modulation").
PI	—	Controlador de acción proporcional-integral.
CC	—	Célula de conmutación.
IGBT	—	Insulated Gate Bipolar Transistor.
SE	—	Selector de estados.
NCI	—	número de conmutaciones por interruptor.
SC	—	Secuencia de conmutación.
XOR	—	Compuerta lógica OR-exclusiva.
PCC	—	Punto de acoplamiento común.
AP	—	Controlador por asignación de polos.
N	—	Número de niveles de tensión a la salida del inversor.
V_a, V_b, V_c	—	Tensión de fase a tierra.
V_{ab}, V_{bc}, V_{ca}	—	Tensión entre fases.
n_c	—	Número de condensadores por fase.
p	—	Número de células de conmutación.
V_{cd}	—	Tensión de corriente directa.
V_0	—	Tensión de salida de fase.
ω	—	Frecuencia angular.
v_{aN}	—	N -ésimo vector básico para la fase a .
v_{bN}	—	N -ésimo vector básico para la fase b .
v_{cN}	—	N -ésimo vector básico para la fase c .
\overline{v}^*	—	Vector de referencia.
b_{1a}	—	Nivel base para el vector adyacente a .
b_{1b}	—	Nivel base para el vector adyacente b .
a_d	—	Parte fraccionaria del vector básico a .

b_d	—	Parte fraccionaria del vector básico b .
t_a	—	Duración del nivel inmediato superior al nivel base a .
t_b	—	Duración del nivel inmediato superior al nivel base b .
T_{SW}	—	Periodo de conmutación.
i_s	—	Corriente del inversor.
i_0	—	Condición que define la dirección de la corriente del inversor.
C_k	—	k -ésimo condensador del brazo del inversor.
i_{ck}	—	Corriente a través del condensador C_k .
sc_k	—	Función de conmutación para la k -ésima célula de conmutación.
$\overline{sc_k}$	—	Complemento de la función de conmutación sc_k .
s_k	—	k -ésimo interruptor de un brazo de un inversor trifásico.
s'_k	—	Interruptor de operación complementaria a s_k .
V_{C_k}	—	Tensión del condensador C_k .
Cvc_k	—	Condición que define si la tensión v_{C_k} está por arriba o por abajo de V_{refk} .
v_{sk}	—	Tensión del interruptor s_k .
v'_{sk}	—	Tensión del interruptor s'_k .
ΔV_{C_k}	—	Variación de tensión en el condensador C_k .
V_{refk}	—	Tensión de referencia de C_k .
CI	—	Condiciones iniciales de las variables $N_m Cvc_k$ e i_0 .
CER	—	Condición de los condensadores dada por los edos. Redundantes.
A_w	—	Bits auxiliares que representan la condición de Cvc_k .
D_w	—	Conjunto de condiciones auxiliares 1, 0 y *.
S_w	—	Conjunto de bits auxiliares 0 ó 1.
D'_w	—	Conjunto de pares de bits auxiliares.
CG	—	Conjunto de condiciones generadas.
CR	—	Condiciones resultantes.
cb	—	número de cambio de bits de CR con respecto a CI .
CP	—	Ciclo principal de la secuencia de conmutación.
$i_{ck\max}$	—	Corriente máxima a través del condensador C_k .
$R_{c\arg a}$	—	Resistencia de carga.
$L_{c\arg a}$	—	Inductancia de carga.
S_{ak}	—	k -ésimo interruptor de la fase a de un inversor trifásico.
S'_{ak}	—	k -ésimo interruptor de operación complementaria a S_{ak} .
α	—	Eje directo.
β	—	Eje en cuadratura.
N_m	—	m -ésimo nivel de tensión a la salida del inversor.

$N_{m a, m b, m c}$	—	Referencia trifásica de modulación PWM vectorial.
C	—	Capacidad de los condensadores C_k .
$i_{\alpha L}, i_{\beta L}$	—	Componentes de la corriente de carga en los ejes α y β respectivamente, en un marco de referencia fijo.
R_c, L_c	—	Resistencia e inductancia de corto circuito del transformador de acoplamiento.
U_s	—	Tensión de salida del inversor aplicada en el lado secundario del transformador en un marco de referencia fijo.
U_s^s	—	Fasor de tensión de la red en el lado primario del transformador.
I^s	—	Vector de corriente del lado primario del transformador en un marco de referencia fijo.
U_e	—	Tensión continua del lado de cd del inversor.
I_e	—	Corriente del lado de cd del inversor.
C_t	—	Condensador de almacenamiento.
I_c	—	Corriente a través del condensador C_t .
I_d	—	Corriente que fluye a través del circuito intermediario del inversor.
u_{cm}	—	Índice de modulación vectorial de la tensión de referencia.
P	—	Potencia instantánea del inversor.
$u_{cm\alpha}$	—	Índice de modulación vectorial de la componente en el eje α de la tensión de referencia (Señal de entrada).
$u_{cm\beta}$	—	Índice de modulación vectorial de la componente en el eje β de la tensión de referencia (Señal de entrada).
T_{cm}	—	Retardo promedio dado por la modulación PWM vectorial.
i_α, i_β	—	Componentes de la corriente del inversor en los ejes α y β respectivamente, en un marco de referencia fijo (Respuesta del inversor).
i_α^*, i_β^*	—	Componentes de la corriente de referencia en los ejes α y β respectivamente, en un marco de referencia fijo.
K, ψ	—	Parámetros de ajuste del controlador AP.
U_N	—	Tensión de la red.
f	—	Frecuencia de la red.
k_p	—	Ganancia proporcional del control PI.
T_i	—	Tiempo integral del control PI.
T, L	—	Parámetros de ajuste para obtención de k_p y T_i mediante reglas de Ziegler-Nichols.
$C(S)$	—	Respuesta a escalón unitario en el dominio de Laplace.
$U(S)$	—	Escalón unitario en el dominio de Laplace.
$G_c(S)$	—	Función de transferencia del controlador PI.

Contenido

Resumen	<i>i</i>
Agradecimientos	<i>iv</i>
Dedicatoria	<i>v</i>
Lista de Tablas	<i>vi</i>
Lista de Figuras	<i>viii</i>
Símbolos y Acrónimos	<i>xii</i>
Contenido	<i>xv</i>

Capítulo 1

	Pag.
1. Introducción	
1.1 Antecedentes	1
1.2 Tipos de estructuras de inversores multinivel	3
1.2.1 Inversor multinivel con neutro fijo por diodos (NFD)	4
1.2.2 Inversor multinivel con condensadores flotantes (CF)	7
1.2.3 Inversor multinivel con puentes "H" en cascada (PHC)	9
1.3 Planteamiento del problema	10
1.4 Revisión de trabajos previos	11
1.4.1 Trabajos reportados de control de la tensión de los condensadores en la estructura CF	11
1.5 Objetivos de la tesis	14
1.6 Organización de la tesis	15

Capítulo 2

2. La modulación de ancho de pulso en los inversores multinivel	
2.1 Introducción	17
2.2 Método de modulación multinivel PWM sinusoidal	18
2.3 Método de modulación multinivel basado en vectores espaciales	19
2.3.1 Síntesis del vector de referencia a partir de los vectores básicos	21
2.3.2 Proceso de modulación de ancho de pulso	23
2.3.3 Parte discreta del vector de referencia	23
2.3.4 Parte no discreta del vector de referencia	24
2.3.5 Modulación PWM de la parte no discreta	24
2.3.6 El patrón de conmutación PWM	24
2.3.7 El proceso y los estados de conmutación	26
2.4 Importancia de la modulación PWM en las estructuras multinivel	27
2.5 Conclusiones preliminares	27

Capítulo 3

3. Inversor multinivel del tipo CF	
3.1 Introducción	29
3.2 Estructura básica del convertidor multinivel de tipo CF	30
3.3 El inversor multinivel trifásico en la estructura CF	36
3.4 Conclusiones preliminares	37

Capítulo 4

4. Estrategia de control de tensión para inversores tipo CF	
4.1 Introducción	38
4.2 Estrategia de control basada en la redundancia de estados	39
4.2.1 Selector de estados (SE)	41
4.2.2 Secuencia de conmutación básica para el brazo del inversor de de 5 niveles	41
4.2.3 Selección de estados de conmutación	47
4.2.4 Dinámica de la tensión en los condensadores cuando se emplea la estrategia de balance de tensión	53
4.3 Implementación de la estrategia de control	57
4.4 Evaluación de la estrategia de control	60
4.4.1 Resultados de las simulaciones	61
4.4.2 Comportamiento de la estrategia ante la variación de la tensión de entrada	71
4.5 Conclusiones preliminares	72

Capítulo 5

5. Compensación de potencia reactiva mediante un inversor estático multinivel de 5 niveles tipo CF	
5.1 Introducción	73
5.2 Red eléctrica y compensador paralelo	74
5.3 Modelado del sistema	77
5.4 Validación del modelo	81
5.5 Control de la corriente por asignación de polos (AP)	82
5.5.1 Simulación del controlador AP	83
5.6 Control proporcional-integral (PI), para el control de la corriente	91
5.7 Comparativa de desempeño entre controladores AP y PI	99
5.8 Fuente de cd asegurada mediante un condensador	103
5.9 Conclusiones preliminares	105

Capítulo 6

6. Conclusiones y trabajos futuros

6.1 Conclusiones	108
6.2 Trabajos futuros	109

Referencias	110
-------------	-----

Anexo 1

A1 Circuitos de simulación

A1.1 Inversor trifásico multinivel de 5 niveles del tipo condensadores flotantes (PSIM)	113
A1.2 Inversor trifásico de 5 niveles utilizado en simulación	114
A1.3 Brazo del inversor multinivel (PSIM)	115
A1.4 Selector de estados	115
A1.5 Modulación PWM vectorial (SIMULINK)	118
A1.6 Control de corriente por asignación de polos (PSIM)	119
A1.7 Control de corriente mediante controlador PI (PSIM)	120
A1.8 Control de tensión de V_{C_4} mediante control PI (PSIM)	120
A1.9 Bloques de simulación que representan el modelo matemático utilizado para la validación	121
A1.10 Archivos requeridos en las simulaciones	121

Capítulo 1

Introducción

1.1 Antecedentes

Con el desarrollo de la electrónica de potencia ha surgido la posibilidad de tratar y acondicionar la energía eléctrica mediante el uso de dispositivos de estado sólido. En este sentido, los convertidores estáticos han adquirido gran relevancia, ya que con estos elementos es posible controlar el funcionamiento de máquinas eléctricas y conseguir un transporte eficiente de la energía en las redes eléctricas. Entre los dispositivos más relevantes para dichas aplicaciones se encuentra el inversor de tensión.

Los inversores son utilizados actualmente en los Sistemas Eléctricos de Potencia (SEP) en distintas aplicaciones, tanto en niveles de transmisión, como en distribución. La función principal de un inversor es cambiar la tensión de entrada de corriente directa (cd) a una tensión simétrica de salida de corriente alterna (ca), con la magnitud y frecuencia deseadas. La síntesis de la tensión de salida requiere de estrategias que permitan aproximar la forma de onda del inversor con una senoide. Sin embargo, en la práctica la señal de salida no es sinusoidal y contiene frecuencias armónicas. En algunas aplicaciones se pueden utilizar señales de tensión de onda cuadrada o casi cuadrada, pero en aplicaciones de mayor desempeño se requiere de formas de onda sinusoidales con poca distorsión. Para obtener este tipo de formas de onda de alta calidad, es necesario usar técnicas de conmutación en alta frecuencia, además de una estrategia de

modulación por ancho de pulso, PWM (por sus siglas en inglés, “Pulse Width Modulation”) [1,2].

Actualmente, dado que el contenido armónico representa problemas para algunas aplicaciones, se han propuesto topologías de convertidores que minimizan este problema, éstas son denominadas estructuras multinivel [3, 4]. En los inversores multinivel la forma de onda de salida no es cuadrada, es decir, de 0 o $\pm V_{cd}$, sino que se produce una señal de tensión escalonada en niveles discretos, entre 0 y $\pm V_{cd}$. A medida que aumenta la cantidad de niveles de tensión, se reduce en forma importante el contenido armónico de la forma de onda de la tensión de salida, obteniéndose además otros beneficios que serán mencionados más adelante.

Actualmente, existen 3 topologías principales para inversores multinivel: inversor multinivel con neutro fijo por diodos (NFD) (NPC, por sus siglas en inglés “Neutral Point Clamped”) [5], inversor multinivel con condensadores flotantes (CF) (FC, por sus siglas en inglés, “Flying capacitor”) [6], e inversor multinivel con puentes-H en cascada (PHC) (CH-B, por sus siglas en inglés “cascaded H-bridge”) [7].

Si bien, cada una de las topologías mencionadas tiene una estructura diferente, todas ellas son capaces de producir a la salida una forma de onda compuesta de varios niveles discretos de tensión. En la Fig. 1.1, se muestra un ejemplo de una forma de onda multinivel.

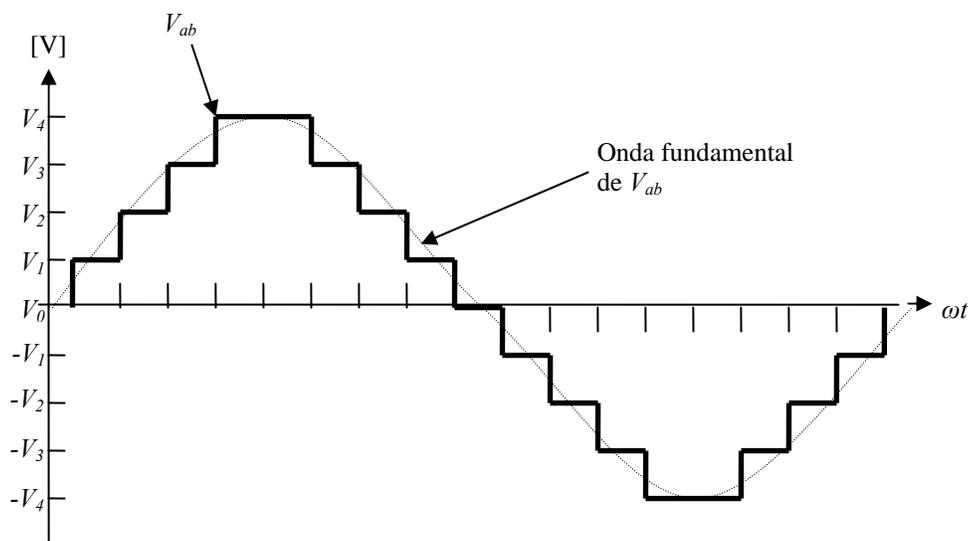


Figura 1.1 Tensión entre fases de un inversor multinivel de cinco niveles.

Las topologías multinivel han sido privilegiadas para manejar alta potencia dada su capacidad para trabajar con tensiones de alimentación elevadas. Esto último es posible gracias a la asociación en serie de interruptores de potencia, en los cuales se asegura una distribución equilibrada de la tensión de entrada.

En general, las estructuras de conversión multinivel presentan las siguientes ventajas comparadas con estructuras de dos niveles:

1. La forma de onda de salida presenta baja distorsión armónica y si el número de niveles es suficientemente elevado la etapa de filtrado a la salida del inversor puede ser eliminada.
2. Es posible sintetizar una señal de tensión de valor elevado empleando componentes semiconductores de baja tensión. Esto permitirá menores tiempos de conmutación y por ende menores pérdidas por este efecto.
3. El gradiente de tensión de la forma de onda de salida, $\left(\frac{dv}{dt}\right)$, disminuye. Por lo tanto, se puede incrementar la vida útil de los dieléctricos de los equipos.
4. En algunas aplicaciones se podría suprimir el transformador que se coloca a la salida del inversor.

Con lo anterior, se ha presentado un panorama general de los inversores multinivel. Sin embargo, es necesario ahondar un poco más en la descripción de las tres topologías para vislumbrar las áreas de oportunidad en las que podemos intervenir para mejorar el desempeño de dichos inversores. En este sentido, en las siguientes secciones se hace una breve descripción de estas topologías.

1.2 Tipos de estructuras de inversores multinivel.

Los inversores multinivel se pueden clasificar en tres tipos: a) inversor multinivel con neutro fijo por diodos, b) inversor multinivel con condensadores flotantes y, c) inversor multinivel con puentes H en cascada.

A continuación, se hace una breve descripción de cada una de las tres estructuras.

1.2.1 Inversor multinivel con neutro fijo por diodos (NFD)

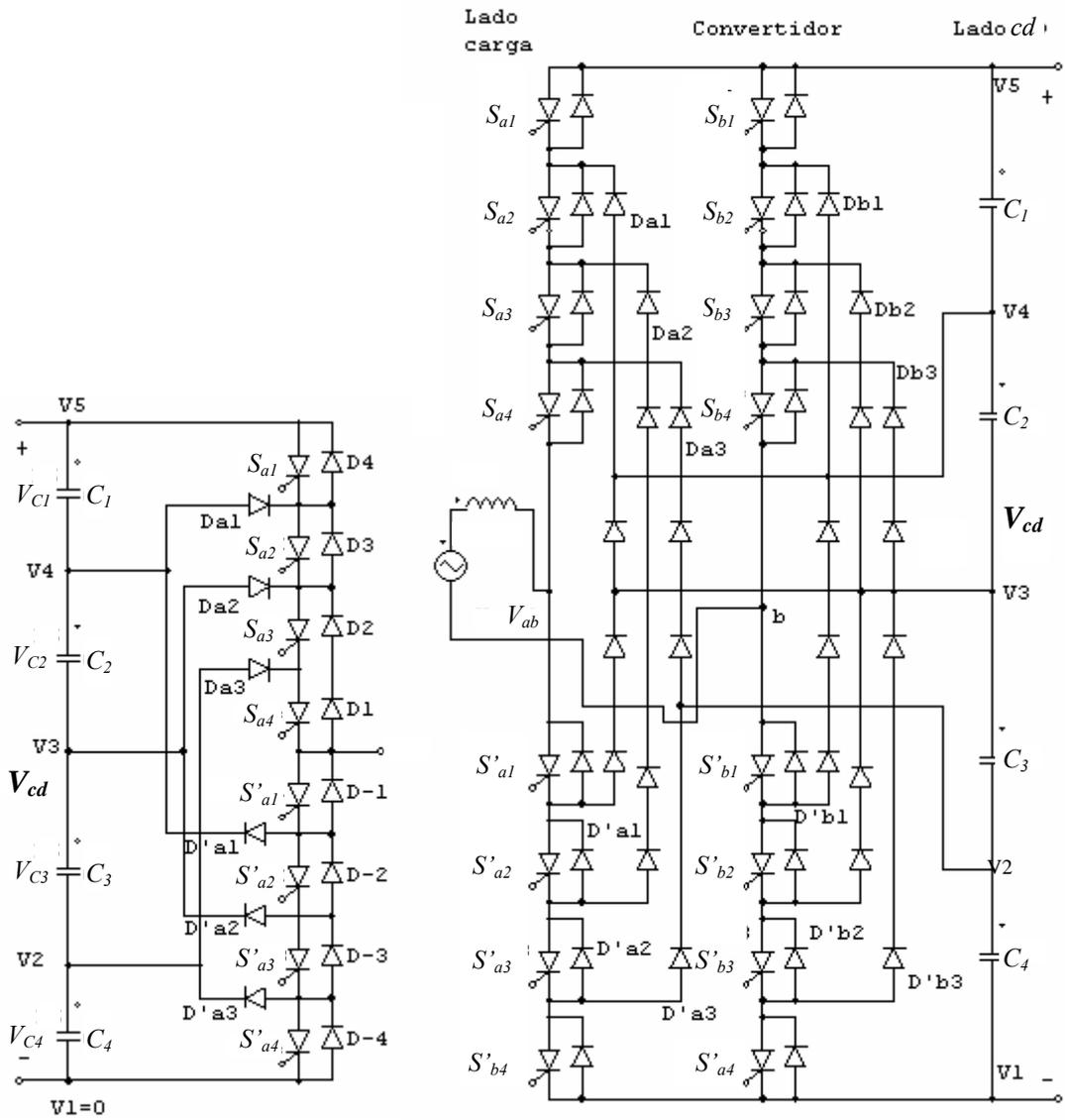
Este tipo de estructura de conversión multinivel se deriva de la estructura de 3 niveles propuesta en [5]. Básicamente, un inversor multinivel (N niveles) con neutro fijo por diodos NFD, consiste en dividir la tensión de entrada en $(N-1)$ niveles discretos de tensión con la ayuda de un divisor de tensión capacitivo. Lo anterior se logra con $(N-1)$ condensadores en serie en el bus de cd . Luego, estas tensiones son utilizadas para fijar, con la ayuda de "*diodos fijadores*" (clamped diodes, por su descripción en inglés), la tensión de los dispositivos semiconductores conectados en serie, logrando así que ésta sea limitada a la tensión de un condensador individual. Por lo tanto, para lograr una repartición equilibrada de la tensión de entrada entre los semiconductores de potencia, se requiere que los condensadores estén cargados a un nivel de tensión igual a $V_{cd}/(N-1)$. Es necesario remarcar que los "*diodos fijadores*" no ven la misma tensión en sus terminales, sino que es diferente y dependiente de su posición en la estructura. Por lo tanto, un brazo del inversor de N niveles requiere $(N-1)$ condensadores, $2(N-1)$ dispositivos de conmutación y $(N-1)(N-2)$ diodos fijadores.

Con la hipótesis de que los condensadores del bus de cd están cargados con idénticos niveles de tensión, la conexión de estos a la salida del inversor, a través de los elementos de conmutación (interruptores), proporcionará una tensión de salida que podrá estar compuesta de varios niveles discretos de tensión (suma de las tensiones individuales de los condensadores); específicamente se podrán tener N niveles discretos de tensión a la salida.

La Fig. 1.2(a) muestra un brazo de inversor tipo NFD de 5 niveles. El bus de cd consiste en cuatro condensadores, C_1 , C_2 , C_3 y C_4 . Suponiendo que la tensión en cada condensador es $V_{cd}/4$, el esfuerzo dieléctrico de los interruptores, S_{ax} y S'_{ax} , cuando están abiertos, se limita, mediante los "*diodos fijadores*", a un nivel de tensión de condensador. Los interruptores S_{a1} , S_{a2} , S_{a3} , S_{a4} , S'_{a1} , S'_{a2} , S'_{a3} , S'_{a4} , se controlan en pares de manera complementaria, formando los siguientes pares (S_{a1}, S'_{a1}) , (S_{a2}, S'_{a2}) , (S_{a3}, S'_{a3}) , (S_{a4}, S'_{a4}) . El control complementario significa que sólo un elemento del par puede estar conduciendo a la vez. La Tabla 1.1, muestra los estados de conmutación y los niveles de tensión correspondientes. La condición de estado " I " quiere decir que el interruptor está

activo o cerrado, y estado “0” quiere decir que el interruptor está desactivado o abierto. Es importante notar que los niveles de tensión a la salida dependen de la tensión de cada uno de los condensadores en el bus de cd .

En la Fig. 1.2(b) se muestra un puente monofásico con dos brazos. La terminal inferior V_l del lado de cd es el punto de referencia de la tensión de salida de fase. La tensión de línea consiste en la diferencia de tensión entre las terminales a y b . Cada tensión de fase de brazo aproxima una sinusoidal de media onda. Esto implica que un convertidor de N niveles tiene una tensión de salida de fase de N niveles y una tensión de salida de línea de $(2N-1)$ niveles, como la mostrada en la Fig. 1.1. Hay que notar que los condensadores del bus de cd son comunes para ambos brazos del puente inversor multinivel. Finalmente, este mismo principio puede ser aplicado para cualquier número de niveles (teóricamente) y en arreglos trifásicos.



(a) Un brazo de un puente

(b) Puente monofásico

Figura 1.2. Inversor multinivel, en cinco niveles y configuración NFD.

Tabla 1.1. Niveles de tensión en configuración NFD y sus estados de conmutación.

Salida V_{a0}	Estado de Conmutación							
	S_{a1}	S_{a2}	S_{a3}	S_{a4}	S'_{a1}	S'_{a2}	S'_{a3}	S'_{a4}
$N_4 = V_{c1} + V_{c2} + V_{c3} + V_{c4} = V_{cd}$	1	1	1	1	0	0	0	0
$N_3 = V_{c3} + V_{c3} + V_{c4} = 3V_{cd} / 4$	0	1	1	1	1	0	0	0
$N_3 = V_{c3} + V_{c4} = V_{cd} / 2$	0	0	1	1	1	1	0	0
$N_1 = V_{c4} = V_{cd} / 4$	0	0	0	1	1	1	1	0
$N_0 = 0$	0	0	0	0	1	1	1	1

1.2.2 Inversor multinivel con condensadores flotantes (CF)

Este tipo de estructura de conversión multinivel fue inicialmente propuesta en [6]. En este caso, la repartición equilibrada de la tensión de entrada entre los semiconductores de potencia conectados en serie se logra por medio de condensadores cargados a niveles de tensión diferentes, pero bien definidos, de acuerdo al lugar que ocupen en la estructura. En la Fig. 1.3 se muestra un puente inversor monofásico de cinco niveles tipo CF. Los interruptores, S_{a1} , S_{a2} , S_{a3} , S_{a4} , S'_{a4} , S'_{a3} , S'_{a2} y S'_{a1} , se controlan en pares, de manera complementaria. Así, la tensión vista por los interruptores abiertos será siempre la diferencia de las tensiones de dos condensadores adyacentes. La tensión de salida estará compuesta de una combinación de tensiones de los condensadores individuales. Suponiendo que cada condensador tiene la misma especificación de tensión que la del dispositivo de conmutación, el bus de cd necesita de $(N-1)$ condensadores si el convertidor es de N niveles. La cantidad necesaria de condensadores por fase es $n_C = \sum_{j=1}^N (N-j)$. Así, para $N=5$, $n_C=10$. Aunque en muchas aplicaciones se pueden tener únicamente tres condensadores por fase, pero a sabiendas de que soportarán tensiones diferentes.

En los convertidores tipo CF, la síntesis de formas de onda es más flexible que en la estructura NFD. En general se dispone de varios estados de conmutación, para asegurar un mismo nivel de tensión a la salida del convertidor. Esta propiedad se conoce como redundancia de estados de conmutación. En la Tabla 1.2, se muestran los estados de conmutación y la tensión de salida para cada estado de conmutación. En ella se aprecian claramente los estados redundantes, así como la dependencia que tienen los niveles de tensión de salida de las tensiones de los condensadores flotantes.

En el puente inversor multinivel de cinco niveles de la Fig. 1.3 la tensión de fase V_a tiene N niveles (incluyendo el nivel de referencia), y la tensión de línea V_{ab} tendrá $(2N-1)$ niveles.

En el caso de configuraciones trifásicas, cada brazo es independiente, ya que cada uno tiene sus propios condensadores flotantes (no tienen elementos en común como en el caso NFD que comparten los condensadores del bus de cd).

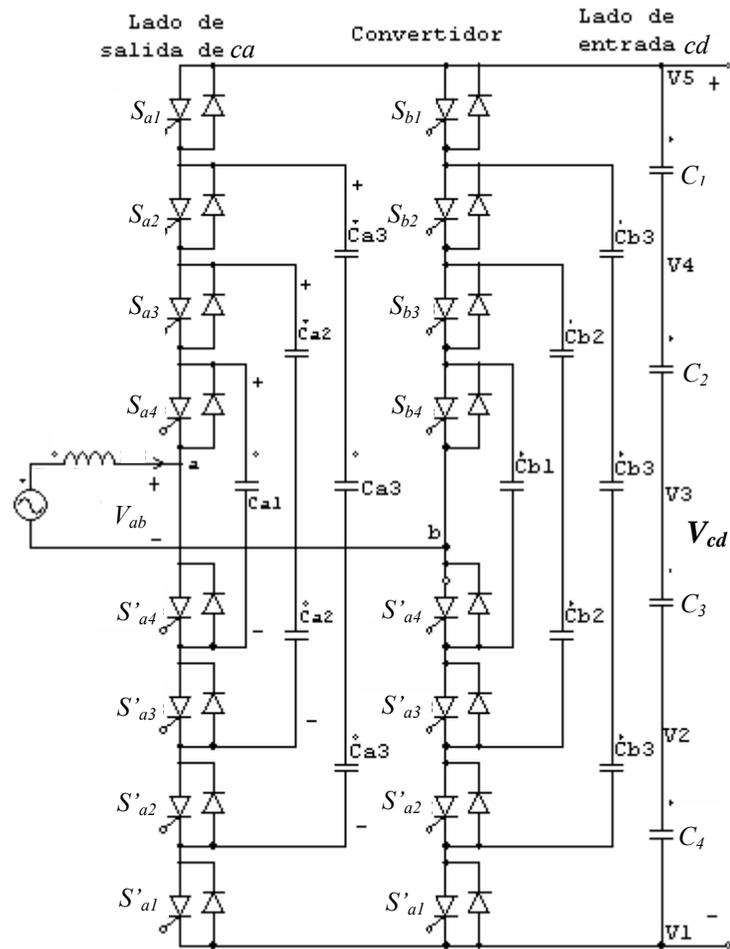


Figura 1.3 Diagrama de un inversor monofásico con condensadores flotantes, de cinco niveles.

Tabla 1.2 Estados de conmutación para un convertidor de 5 niveles empleando la topología de condensadores flotantes.

Vo	Estados de Conmutación							
	S ₁	S ₂	S ₃	S ₄	S' ₁	S' ₂	S' ₃	S' ₄
$N_4 = V_{cd}$	1	1	1	1	0	0	0	0
$N_3 = V_{c3} - 3V_{cd}/4$	1	1	1	0	0	0	0	1
$N_3 = V_{cd} - V_{c1} = 3V_{cd}/4$	0	1	1	1	1	0	0	0
$N_3 = V_{cd} - V_{c3} + V_{c2} = 3V_{cd}/4$	1	1	0	1	0	0	1	0
$N_3 = V_{cd} - V_{c3} + V_{c1} = 3V_{cd}/4$	1	0	1	1	0	1	0	0
$N_2 = V_{c2} = V_{cd}/2$	1	1	0	0	0	0	1	1
$N_2 = V_{cd} - V_{c2} = V_{cd}/2$	0	0	1	1	1	1	0	0
$N_2 = V_{c3} - V_{c2} + V_{c1} = V_{cd}/2$	1	0	1	0	0	1	0	1
$N_2 = V_{cd} - V_{c3} + V_{c1} = V_{cd}/2$	1	0	0	1	0	1	1	0
$N_2 = V_{cd} - V_{c3} + V_{c2} - V_{c1} = V_{cd}/2$	0	1	0	1	1	0	1	0
$N_2 = V_{c3} - V_{c1} = V_{cd}/2$	0	1	1	0	1	0	0	1
$N_1 = V_{c1} = V_{cd}/4$	1	0	0	0	0	1	1	1
$N_1 = V_{cd} - V_{c3} = V_{cd}/4$	0	0	0	1	1	1	1	0
$N_1 = V_{c2} - V_{c1} = V_{cd}/4$	0	1	0	0	1	0	1	1
$N_1 = V_{c3} - V_{c2} = V_{cd}/4$	0	0	1	0	1	1	0	1
$N_0 = 0$	0	0	0	0	1	1	1	1

1.2.3 Inversor multinivel con puentes “H” en cascada (PHC)

Un brazo de inversor multinivel de tipo PHC se forma por la conexión en serie (o en cascada) de varios inversores monofásicos de dos niveles alimentados con fuentes de cd aisladas e independientes. De esta manera, se puede sintetizar una determinada tensión a partir de varias fuentes separadas de cd que alimentan cada uno de los inversores monofásicos. Dichas fuentes pueden ser baterías, celdas de combustible o celdas solares entre otras. La Fig. 1.4 muestra la estructura básica de un inversor monofásico tipo PHC [4,8]. Cada puente está alimentado por una fuente de tensión independiente de valor V_{cd} . Por lo tanto, a la salida de cada inversor se pueden tener tres niveles diferentes de tensión, $+V_{cd}$, 0 y $-V_{cd}$, según el estado de conmutación del inversor, tal cómo se muestra en la Tabla 1.3. De esta manera, la tensión total a la salida del brazo queda expresada en función del estado de conmutación de cada uno de los inversores que forman el brazo. Así, la tensión de fase, para el caso de tener 4 puentes H en serie, puede expresarse como la suma algebraica de las tensiones de salida de cada uno de los puentes H, es decir, $V_{an}=V_{a1}+V_{a2}+V_{a3}+V_{a4}$. Si se tienen fuentes cd de valores idénticos, la tensión de salida estará conformada por niveles de tensión discretos de valor igual a V_{cd} .

En algunas aplicaciones, las fuentes de cd pueden ser reemplazadas por condensadores cargados al valor de tensión deseado. Estas aplicaciones son aquellas en las que no hay un intercambio neto de energía entre el convertidor y el sistema al cual está conectado (la corriente de fase está adelantada o atrasada 90° con respecto a la tensión de fase). En este caso la tensión de salida del brazo será una combinación de las tensiones de los condensadores que aseguran el lado de cd de los puentes H.

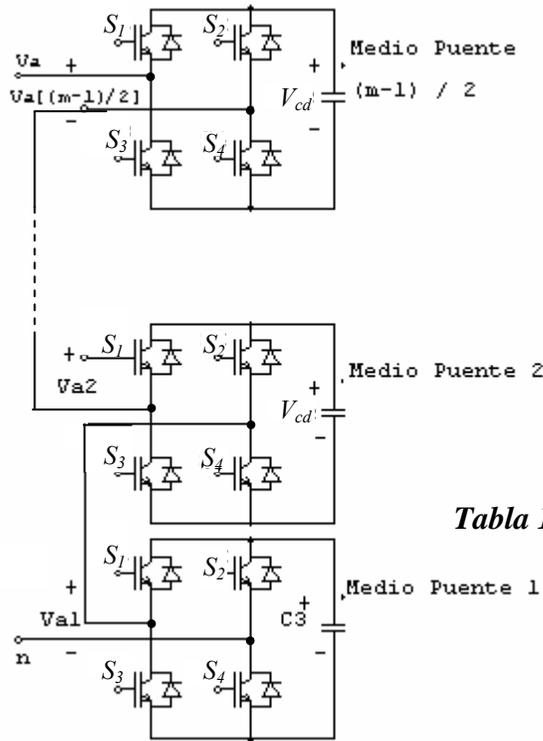


Tabla 1.3 Estados de conmutación para cada inversor de la estructura PHC

Estados				
S1	S2	S3	S4	Vo
0	0	1	1	0
0	1	1	0	$-V_{cd}$
1	0	0	1	$+V_{cd}$
1	1	0	0	0

Figura 1.4 Diagrama de inversor monofásico multinivel en cascada, de medio puente.

Con la descripción anterior, podemos definir la problemática que deseamos atender en este trabajo de tesis, a continuación abordaremos este aspecto.

1.3 Planteamiento del problema

En las estructuras multinivel descritas, se observa que la calidad en la definición de la señal multinivel depende de las tensiones en los condensadores. Por lo tanto, es necesario mantener dichas tensiones controladas (cercanas a un valor de referencia deseado).

Por otro lado, debido a que existe circulación de corriente a través de los condensadores que conforman cualquiera de las tres estructuras, estos dispositivos tenderán a cargarse o descargarse desequilibradamente según su disposición física

dentro de la estructura. Por ello, es necesaria una estrategia de control de la tensión que asegure lo siguiente: el adecuado nivel de tensión en cada condensador para garantizar una señal de tensión multinivel escalonada en pasos iguales, y a su vez la integridad del inversor. Atendiendo este requerimiento, en este trabajo se diseñará una estrategia de control de la tensión para los condensadores de un inversor multinivel del tipo CF y posteriormente se evaluará su desempeño en una aplicación de compensación de potencia reactiva.

La razón por la que se eligió la estructura CF, obedece a que esta topología presenta la característica de redundancia de estados y además el control para cada brazo del inversor, en el caso trifásico, se puede conseguir de manera independiente.

En lo referente al balance de tensión de los condensadores, han sido propuestos algunos trabajos [9-11]. La mayoría de ellos utilizan métodos de balance de tensión que dependen de la estrategia de modulación PWM, que en la mayoría de los casos es sinusoidal. Existen trabajos reportados para el balance de tensión en las tres topologías de inversores multinivel, pero en este trabajo solo mencionaremos los relacionados con la estructura CF. En la siguiente sección se hace una revisión de los trabajos previos.

1.4 Revisión de trabajos previos

En años recientes se han hecho esfuerzos para mejorar el funcionamiento de los inversores multinivel. Existen trabajos reportados para el balance de tensión en las tres topologías de inversores multinivel, pero en este trabajo solo mencionaremos los relacionados con la estructura CF.

1.4.1 Trabajos reportados de control de la tensión de los condensadores en la estructura CF

Existen diversos trabajos desarrollados para analizar el balance de tensión en la estructura CF, en [12] Kou plantea un esquema de operación para inversores multinivel con fuentes flotantes. Con el arreglo formulado, los niveles de tensión pueden ser incrementados utilizando el mismo número de dispositivos semiconductores que la

topología de condensadores flotantes. Sin embargo, el esquema requiere de fuentes fijas e independientes de energía en lugar de condensadores. Por esta razón, el método resulta más adecuado para aplicaciones que extraen energía de baterías eléctricas, tales como vehículos eléctricos, CEVs y dispositivos de propulsión submarina.

Con esta técnica, se consigue variar la razón de tensión, que mantienen entre sí, los condensadores de la estructura CF convencional. Esto se logra mediante un circuito externo que efectúa la variación de tensión en cada periodo de conmutación, lo que incrementa la complejidad del circuito.

En [13] se muestra una técnica denominada CRPWM, que consiste en efectuar el control de tensión en los condensadores mediante un método de distribución simétrica de las señales portadoras. Las señales portadoras se programan recíprocamente durante cada periodo de conmutación, así como el cambio de fase de la modulación PWM. El CRPWM causa la fluctuación de la tensión en los condensadores flotantes debido a que el uso de las portadoras no es completo. Este método considera que la corriente del convertidor solo fluye hacia la carga, de esta manera la magnitud de tensión en los condensadores durante su carga y descarga no es cero, en un periodo de conmutación. Se plantean mejoras a este método modificando la técnica de distribución de portadoras en cada periodo. Aunque es una técnica muy sencilla, presenta algunos problemas por las consideraciones que se toman en cuenta, como el sentido del flujo de corriente, por lo que puede estar limitada para algunas aplicaciones.

En [14] se plantea un arreglo de Inversor Multinivel mediante una configuración CF convencional; se describe un algoritmo para mantener la tensión balanceada en los condensadores y se realizan pruebas para evaluar el desempeño del inversor en una aplicación de compensación dinámica de potencia reactiva en paralelo. El algoritmo de control mantiene la tensión constante en los condensadores con un margen de error aceptable mediante la propiedad de redundancia de estados, pero no se describe a detalle la manera en que se aprovecha esta propiedad de la estructura, ya que para un mismo nivel existen estados de conmutación disponibles y debe existir algún criterio de selección.

En un trabajo posterior, Corzine plantea un método denominado “operación extendida para inversores multinivel con condensadores flotantes” [15], en este trabajo

se presentan dos algoritmos de selección de estados redundantes para mantener la tensión constante en los condensadores. El principio de operación se fundamenta en cambiar la relación de tensión de los condensadores utilizada en la forma convencional de CF a otra en la que se puedan obtener mayor número de niveles de tensión por efecto de la dirección de corriente en cada célula del arreglo; esto trae como consecuencia que exista un decremento de los estados redundantes disponibles para regular la tensión.

Este trabajo presenta inconvenientes para algunas aplicaciones, debido al dimensionamiento de los condensadores y a la necesidad de circuitos externos para cambiar la relación de tensión en cada condensador.

Wilkinson en [16], realiza un estudio para el caso con dos células. En este trabajo se incluye un análisis de la propiedad de auto-balance de tensión de las células del convertidor y las condiciones bajo las cuales esta propiedad es válida. Se respaldan las aseveraciones obtenidas para el caso con dos células y se identifican condiciones en las cuales el método falla, delimitando así el alcance del mismo.

Posteriormente, Wilkinson en [17], modela la topología de un convertidor multinivel para el caso general de p -células de conmutación y sintetiza la relación entre los modelos con diferente número de células en un modelo genérico. Las funciones de conmutación utilizadas en el arreglo son analizadas matemáticamente y son derivados los circuitos equivalentes. El balance de tensión se plantea como una teoría de balance natural para convertidores multicelulares, que es válida únicamente para ciertas frecuencias de conmutación y para ciertas características de la carga, lo que limita su utilidad.

En [18], Feng plantea una técnica de balance mediante controladores de acción proporcional-integral (PI) en conjunto con un algoritmo de control. La estrategia sensa la tensión de cada condensador y compara estas mediciones con sus respectivas referencias, el error es compensado con el controlador PI, posteriormente se adiciona el signo instantáneo de la corriente a la señal de salida de este bloque compensador para generar el tiempo de ajuste. Este dato entra al algoritmo de control, el cual calcula la duración del ancho de pulso y el instante de disparo. El algoritmo presenta buen desempeño para inversores CF de tres niveles, aunque el balance de tensión exhibe dependencia con la técnica de modulación. Por otro lado, este algoritmo no se puede aplicar para un número

mayor de niveles, ya que se tendrán estados redundantes y será necesario establecer un criterio de selección de estados más complejo.

En [19], Xu plantea una técnica de balance de tensión mediante la generación de un patrón de conmutación (PWM), el algoritmo sensa la condición y la polaridad de la corriente en los condensadores y en base a esta medición determina el desvío de tensión en cada condensador. El error de tensión es enviado a un control⁽¹⁾ por histéresis, el cual modifica los ángulos de disparo de cada interruptor, generando un nuevo patrón de conmutación que compensa la tensión en cada condensador. El algoritmo muestra buen desempeño en simulación para un inversor de tres niveles, pero no describe de manera clara la forma en que selecciona los estados de conmutación disponibles en cada nivel. Tampoco se presenta un análisis del número de conmutaciones por interruptor en el inversor, el cual pudiera ser muy elevado debido a la variación del patrón de conmutación. En este trabajo también se manifiesta la dependencia que guarda el balance de tensión con la modulación PWM.

La mayor parte de los trabajos reportados presentan mecanismos de regulación de tensión intrínsecamente relacionados con el método de modulación, que en la mayoría de los casos es sinusoidal, por esta razón en la presente investigación se desea explorar un método que nos permita balancear la tensión de los condensadores, desligando dicho balance de la técnica de modulación. En este sentido en la siguiente sección se definen de manera formal los objetivos que se desean alcanzar en este trabajo.

⁽¹⁾ En este trabajo usaremos indistintamente el término control y balance para referirnos al mecanismo que mantiene la tensión de los condensadores alrededor de su valor de referencia.

1.5 Objetivos de la tesis

Los objetivos de la investigación son:

- Diseñar una estrategia de balance de tensión en los condensadores de un inversor multinivel del tipo CF en 5 niveles, adaptada a una técnica de modulación PWM. Dicha modulación será definida en el siguiente capítulo. La estrategia, además de conseguir el balance, deberá establecer un uso equilibrado de los interruptores dentro de la estructura.

- Validar el desempeño de la estrategia propuesta en un inversor multinivel CF de 5 niveles, cuando éste sirve como compensador dinámico de potencia reactiva en una red eléctrica. En este punto es necesario diseñar los lazos de control de corriente que requiere el compensador para suministrar las corrientes demandadas por la carga.

1.6 Organización de la tesis

La tesis esta organizada en 6 capítulos. La introducción en el Capítulo 1 resalta la importancia de los convertidores de *cd* a *ca* en los sistemas eléctricos de potencia, se describen brevemente las tres estructuras multinivel y se declara la problemática que presenta específicamente la estructura CF. Posteriormente se hace una revisión de trabajos previos y por último se definen los objetivos que se buscan alcanzar en esta investigación.

Sabiendo que para cualquier estructura multinivel es necesaria una técnica de conmutación, en el Capítulo 2, se describen los métodos de modulación de ancho de pulso (PWM). Se presenta la teoría básica que fundamenta el desempeño de las dos técnicas de modulación más utilizadas para inversores multinivel. Este capítulo se presenta con el fin de identificar las ventajas que ofrece cada método para la aplicación que se desea abordar en este trabajo y para definir cual será el método que se utilizará en las secciones posteriores.

Dado que se diseñará una estrategia de balance de tensión para los condensadores de una estructura CF de 5 niveles, en el Capítulo 3 se describen las características principales de dicha estructura, así como los aspectos básicos que se deben de tomar en cuenta en el diseño de la estrategia de balance.

En el Capítulo 4, se presenta la estrategia de control de tensión para los condensadores de un inversor CF de 5 niveles, se describe el principio de operación de la estrategia propuesta y se prueba mediante simulación.

En el Capítulo 5, se presenta un ejemplo de aplicación para verificar el desempeño de la estrategia. Se considera al inversor CF como un compensador de potencia reactiva conectado en paralelo a una red eléctrica de prueba. Para llevar a cabo la compensación,

fue necesario diseñar un controlador de corriente, por lo que se proponen en este capítulo dos estrategias de control. Esta parte del trabajo se realizó en colaboración con el Departamento de Estudios de Posgrado de la Facultad de Ingeniería de la Universidad Nacional Autónoma de México, UNAM, en un marco de colaboración del programa de becas ECOES (Espacio Común de Educación Superior) para movilidad estudiantil.

Finalmente en el Capítulo 6, se presentan las conclusiones generales de la investigación y sugerencias para trabajos futuros.

Capítulo 2

La modulación de ancho de pulso en los inversores multinivel

En este capítulo se describen dos técnicas de modulación de ancho de pulso para inversores multinivel. La primera se conoce como “sinusoidal” y la segunda se le denomina “modulación vectorial”. Se identifican sus principales características y se concluye al respecto.

2.1 Introducción

Del capítulo anterior, sabemos que para obtener formas de onda multinivel es necesario utilizar métodos de conmutación. Por ello, en este capítulo se describen dos métodos de modulación de ancho de pulso con el fin de establecer qué técnica está mejor adaptada a la estructura CF.

Las técnicas de modulación que fueron propuestas inicialmente para aplicaciones en la red eléctrica basaban su funcionamiento en formas de onda escalonada [4]. En ellas la forma de onda se aproxima por N niveles discretos de tensión, para dar así una forma de onda formada por varios niveles. Esta técnica es de implementación sencilla y es apropiada para dispositivos de baja frecuencia de conmutación, aunque su desempeño espectral es deficiente. Su frecuencia de conmutación es la frecuencia fundamental.

A medida que los tiempos de conmutación de los dispositivos de potencia fueron menores, fue posible utilizar técnicas de modulación PWM, donde los dispositivos

conmutan a una frecuencia de varias veces la frecuencia fundamental. En la literatura se pueden encontrar algunas variantes de estos métodos [20, 21].

La estrategia PWM puede ser de tipo sinusoidal o basada en vectores espaciales de tensión. En las siguientes secciones se describen los dos principales métodos de modulación multinivel PWM.

2.2. Método de modulación multinivel PWM sinusoidal

Los métodos de modulación multinivel PWM sinusoidales basados en portadora, utilizan $(N-1)$ portadoras triangulares (donde N es el número de niveles) y una forma de onda de referencia por fase para derivar las señales de control de los interruptores [20-22]. La señal de referencia sinusoidal se compara con cada una de las portadoras para determinar la conmutación de los interruptores y obtener una tensión específica a la salida del convertidor. En este sentido existen tres posibilidades para la disposición de las portadoras [22]:

- 1) Disposición en oposición alternada de fase, en la cual cada portadora es desfasada 180 grados de la portadora adyacente.
- 2) Disposición en oposición de fase, donde las portadoras por encima de la referencia cero de la señal sinusoidal tienen una fase de 180 grados con respecto a las portadoras que están por debajo del cero de la referencia.
- 3) Disposición en fase, donde todas las portadoras están en fase.

En la Fig. 2.2 se muestran las portadoras y la referencia para una modulación con la disposición en fase de la portadora.

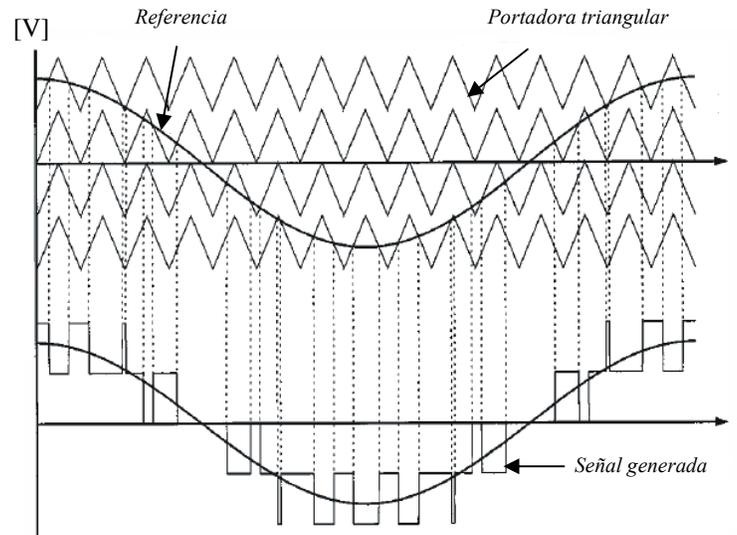


Figura 2.1 Portadora y referencia para una modulación con disposición en fase de la portadora.

2.3 Método de modulación multinivel basado en vectores espaciales

En la técnica de modulación vectorial (MV) cada estado de conmutación del inversor multinivel se representa como un punto en el plano complejo (α, β) . En la Fig. 2.2 se muestran los vectores disponibles en un inversor de 5 niveles.

En la MV se tienen tres vectores base, el primero se encuentra sobre el eje α , y los otros dos a 120° y 240° , respectivamente. Cada uno de estos niveles base se encuentra dividido en 4 segmentos, de tal manera que se tienen 5 niveles para cada vector base. Por ejemplo, para el vector base que se encuentra sobre el eje α , se tienen los niveles 000, 100, 200, 300 y 400. De la notación anterior, vemos que los dos últimos números de cada combinación tienen un valor de cero, esto significa que no existe ninguna componente de los otros dos vectores básicos, ya que nos encontramos sobre el eje α . Por lo tanto el primer número de la combinación corresponde al vector base que se encuentra en el eje α y los otros dos números corresponden a los vectores base que se encuentran a 120° y 240° , respectivamente.

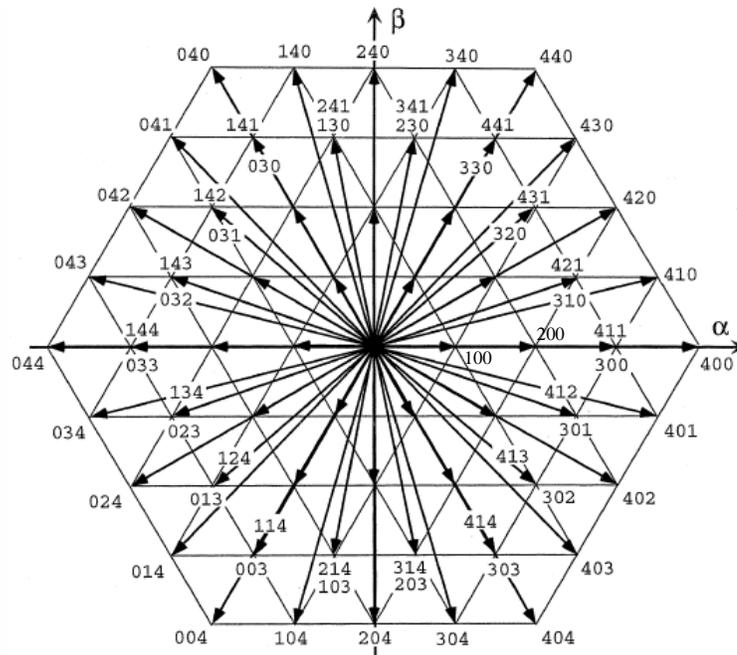


Figura 2.2 Vectores espaciales para un inversor de 5 niveles.
La numeración indica los niveles en cada una de las fases (a , b , c).

De la misma notación del ejemplo, podemos definir a los vectores externos e internos; los externos son: 000 y 400, mientras que los internos son: 100, 200 y 300. En la Fig. 2.2, se muestran todos los vectores disponibles para sintetizar cualquier vector de referencia.

En el proceso de modulación, un fasor de referencia girando en el plano (α, β) es muestreado en cada periodo de conmutación y los tres estados del inversor más cercanos a este fasor son modulados para sintetizarlo en el sentido de valores promedio. Esto controla directamente las tensiones de línea del inversor, y de manera implícita son desarrolladas las tensiones de fase. Es importante notar que los vectores internos tienen estados redundantes, esto significa que la síntesis de algunos vectores de referencia puede ser obtenida por más de un estado del inversor. En la Fig. 2.3 se ilustra esta idea.

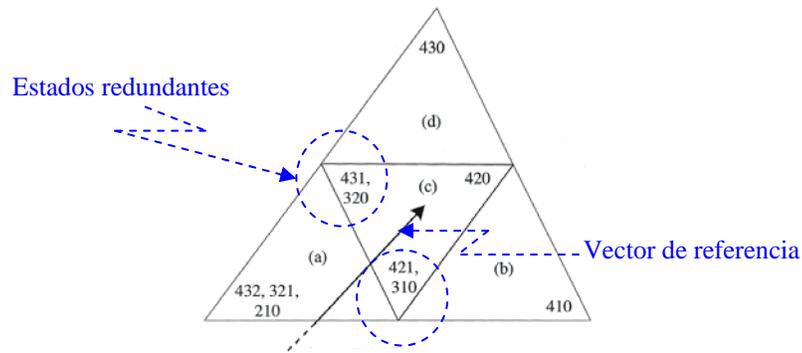


Figura 2.3 Fasor de referencia en el plano (α, β) .

En el caso ilustrado en la Fig. 2.3, el vector de referencia deberá de ser sintetizado a partir de los vectores que están sobre los vértices del triángulo (c). En la Fig. 2.3 se observa la existencia de estados redundantes (431-320 y 421-310). Cada par de vectores son equivalentes.

Este proceso es complicado dado el número elevado de estados disponibles y su complejidad aumenta al incrementarse el número de niveles disponibles. Algunos métodos se limitan a inversores de 3 niveles [23-24] y otros proponen estrategias más generales [25-29].

2.3.1 Síntesis del vector de referencia a partir de los vectores básicos

Un inversor trifásico de N -niveles puede proporcionar N niveles discretos de tensión por fase, incluyendo cero volts. De esta manera se tiene $(3N-2)$ vectores básicos diferentes incluyendo al vector nulo, siendo el resto una combinación de los mismos.

Por lo anterior, la síntesis de vectores diferentes a los vectores básicos se debe de lograr por una combinación lineal de estos últimos, utilizando un proceso de modulación. Este determinará la duración temporal de dichos vectores en un periodo de conmutación, consiguiendo la síntesis del vector de referencia.

Los vectores de referencia estarán siempre localizados sobre los vectores básicos o dentro del área definida por los vectores de al menos 2 de las fases. Así, el espacio vectorial puede dividirse en tres diferentes sectores, delimitados por los vectores básicos. Las fases más cercanas al vector de referencia son llamadas fases adyacentes. A partir de

la posición angular del vector de referencia, la fase más cercana en dirección contraria al giro de las manecillas del reloj es llamada fase adyacente 2. Según la posición angular del vector de referencia, será definido el sector en el cual éste se encuentre. Por lo que la asignación de fases adyacentes es una función de esta posición angular. En la Tabla 2.1, se muestra el papel de cada fase como una función de la posición angular θ , donde θ es la posición angular del vector tensión de referencia, con respecto a la fase a .

Tabla 2.1. Papel de cada fase como una función de la posición angular θ .

θ	Fase adyacente 1	Fase adyacente 2	Fase inactiva	Sector
$0 < \theta < (2\pi/3)$	fase a	fase b	fase c	1
$(2\pi/3) < \theta < (4\pi/3)$	fase b	fase c	fase a	2
$(4\pi/3) < \theta < (2\pi)$	fase c	fase a	fase b	3

En la Fig. 2.4, se muestran los vectores básicos para cada una de las fases del inversor.

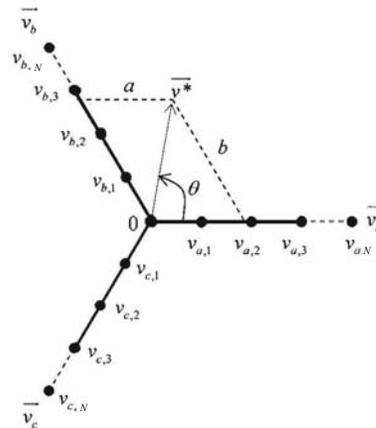


Figura 2.4 Vectores básicos en un inversor multinivel de N -niveles

Los vectores básicos sobre cada una de las fases son vectores discretos denominados como $(v_{a1}, v_{a2}, \dots, v_{aN})$ para la fase a , $(v_{b1}, v_{b2}, \dots, v_{bN})$ para la fase b , y $(v_{c1}, v_{c2}, \dots, v_{cN})$ para la fase c . De la Fig. 2.4, se muestra un vector de referencia \vec{v}^* , que se encuentra entre los vectores de las fases a y b , los cuales llamaremos *vectores adyacentes*. Cualquier vector de referencia podrá ser sintetizado a partir de los vectores básicos adyacentes a estos. Un vector de referencia entre las fases a y b se puede expresar como:

$$\vec{v}^* = a\vec{v}_a + b\vec{v}_b \quad (2.1)$$

donde a y b representan la fracción necesaria del vector espacial v_a y v_b respectivamente, para sintetizar a partir de ellos el vector de referencia. Los componentes a y b pueden encontrarse fácilmente usando funciones trigonométricas. Esto es:

$$a = \frac{2}{\sqrt{3}} |v^*| \operatorname{sen}\left(\frac{2}{3}\pi - \theta\right) \quad (2.2)$$

$$b = \frac{2}{\sqrt{3}} |v^*| \operatorname{sen}(\theta) \quad (2.3)$$

El proceso de modulación PWM se describe de manera breve a continuación.

2.3.2 Proceso de modulación de ancho de pulso

El proceso de modulación (PWM) consiste en aproximar en valores promedio, un valor de referencia original. En este proceso se identifica la parte constante y esta es aplicada durante una fracción de la duración de un periodo de conmutación. Así se obtiene sólo una fracción del valor constante, Ecs. (2.1, 2.2). A la parte no cubierta por un valor discreto entero le será aplicado el principio de modulación PWM, es decir, se aplicará entre el valor discreto encontrado en el punto anterior y el valor discreto inmediato superior.

2.3.3 Parte discreta del vector de referencia

Por la naturaleza discreta del inversor, una parte del vector de referencia se puede aproximar por una parte constante, i.e., por valores discretos de los vectores adyacentes que permanecerán aplicados durante todo el periodo de conmutación. Esto lo llamaremos nivel base. El nivel base para cada vector adyacente es fácilmente calculado por:

$$b_{1a} = \operatorname{int}((N-1) \cdot a) \quad (2.4)$$

$$b_{1b} = \operatorname{int}((N-1) \cdot b) \quad (2.5)$$

donde int , se refiere a “la parte entera de”, b_{1a} y b_{1b} son los niveles base para las dos fases adyacentes (en este caso a y b). Estos niveles base asegurarán una parte del vector de

referencia. A continuación se presenta el proceso de obtención de la parte no cubierta por los vectores base.

2.3.4 Parte no discreta del vector de referencia

Una vez asegurada la parte discreta del vector de referencia con los niveles base, ecs. (2.7-2.8). La parte que resta, que es una fracción de un valor discreto, se obtendrá de la siguiente manera:

$$a_d = \text{frac}((N-1) \cdot a) \quad (2.6)$$

$$b_d = \text{frac}((N-1) \cdot b) \quad (2.7)$$

donde *frac* significa “la parte fraccionaria de”, a_d y b_d son las fracciones necesarias del valor discreto de un nivel en los vectores adyacentes.

2.3.5 Modulación PWM de la parte no discreta

El proceso de modulación es el mismo que se aplica a un convertidor de dos niveles, dado que la modulación tomará lugar entre dos niveles consecutivos, esto es:

$$t_a = a_d \cdot T \quad (2.8)$$

$$t_b = b_d \cdot T \quad (2.9)$$

donde t_a y t_b representan la duración de aplicación del nivel inmediato superior al nivel base en un periodo de conmutación para los vectores básicos adyacentes al vector de referencia. De esta manera el proceso de modulación PWM se aplicará entre dos niveles adyacentes (*nivel base* y *nivel base + 1*).

2.3.6 El patrón de conmutación PWM

Cuando la síntesis de la forma de onda de tensión de salida de un inversor multinivel se realiza por medio de una estrategia de modulación vectorial, cada fase del inversor deberá de proporcionar una secuencia de niveles de tensión adyacentes [30].

Esta idea se muestra en la Fig. 2.5, donde se ilustra como es la secuencia de niveles de tensión en cada una de las fases del inversor en un periodo de conmutación, T_{SW} . Los niveles de las fases a y b están cambiando entre niveles adyacentes ($j_1 \leftrightarrow j_1+1$) y ($j_2 \leftrightarrow j_2+1$) respectivamente, mientras que la fase c permanece inactiva en el nivel 0.

La estrategia de modulación se completa con un patrón de conmutación. El patrón de conmutación se aplicará para llevar a cabo el proceso explicado anteriormente: mantener los niveles base durante todo el periodo de conmutación y aplicar el proceso de modulación entre el nivel base y el nivel adyacente superior.

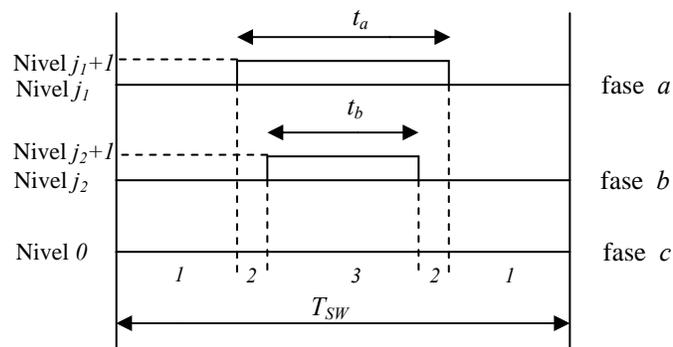


Figura 2.5 Patrón de conmutación PWM.

El patrón de conmutación se adaptará de acuerdo a la posición angular del vector de referencia. Así una de las fases permanecerá apagada de acuerdo a:

$$\begin{aligned}
 0 < \theta < \left[\frac{2\pi}{3} \right] &\rightarrow \text{fase } c = \text{off} \\
 \left[\frac{2\pi}{3} \right] < \theta < \left[\frac{4\pi}{3} \right] &\rightarrow \text{fase } a = \text{off} \\
 \left[\frac{4\pi}{3} \right] < \theta < [2\pi] &\rightarrow \text{fase } b = \text{off}
 \end{aligned} \tag{2.10}$$

donde θ es la posición angular del vector de referencia, tal como se muestra en la Fig. 2.4.

2.3.7 El proceso y los estados de conmutación.

El proceso de conmutación se refiere a como los diferentes estados del inversor serán establecidos durante un periodo de conmutación. Como se mencionó anteriormente, los niveles base permanecerán durante todo el periodo de conmutación y el proceso de modulación se aplicará entre dos vectores adyacentes.

En la Fig. 2.6 se muestra el proceso de conmutación para sintetizar un vector de referencia.

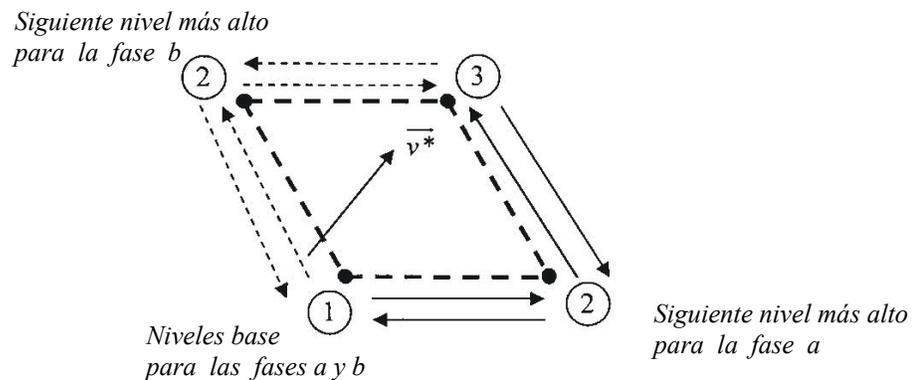


Figura 2.6. Proceso y estados de conmutación.

El proceso de conmutación iniciará en el vector dado por los niveles base (punto 1). Luego, de acuerdo con los tiempos de encendido de cada fase, Ecs. (2.8) y (2.9), el nivel de cada fase conmutará al estado del nivel inmediato superior (puntos 2 y 3). El proceso se repetirá en sentido inverso para regresar de nuevo al punto 1. Las líneas sólidas indican la trayectoria cuando el tiempo de encendido de la fase a es mayor que el de la fase b . Cuando la duración del encendido de la fase b es mayor que el de la fase a , entonces se seguirá la trayectoria indicada en líneas punteadas. Esto se hace de manera natural.

El proceso de conmutación presentado en la Sección 2.3, asegura que la síntesis del vector de referencia se lleve a cabo usando de manera natural los tres vectores adyacentes a éste, pero sin necesidad de buscar de manera directa estos tres vectores.

2.4 Importancia de la modulación PWM en las estructuras multinivel

Sabiendo que la función principal de cualquier inversor es cambiar una tensión de entrada de cd a una tensión de salida de ca , en los inversores multinivel se consigue una tensión de salida variable haciendo conmutar los interruptores de la estructura multinivel, cualquiera que ésta sea, de tal manera que la tensión de entrada de cd sea vista como una fuente de tensión variable. Ahora bien, para conmutar dichos interruptores es necesaria la modulación por ancho de pulso, ya que ésta dará la referencia de tiempo en la que estarán encendidos o apagados los interruptores de la estructura multinivel. Así, los inversores multinivel presentan la síntesis de una secuencia de niveles de tensión a la salida. En la Fig. 2.7 se ilustra como a partir de una de una secuencia de niveles adyacentes entregada por el modulador, un inversor multinivel monofásico entrega a la salida una secuencia similar de niveles de tensión.

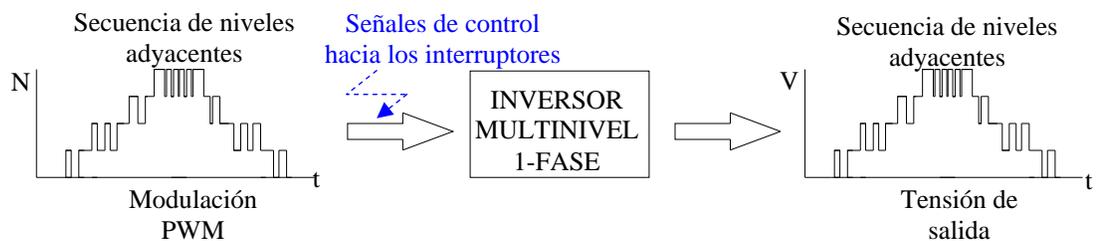


Figura 2.7. La modulación PWM y las estructuras multinivel.

Así, el inversor multinivel debe de contar con los medios que aseguren que en todo momento entrega a la salida los niveles de tensión demandados por el modulador.

2.5 Conclusiones preliminares

En este capítulo, se presentaron las técnicas de modulación de ancho de pulso (PWM) comúnmente utilizadas en inversores multinivel. De lo descrito en este capítulo se concluye lo siguiente:

- La modulación sinusoidal, es básicamente una técnica de dominio analógico que genera las señales de disparo para cada fase de un inversor trifásico de manera independiente, es decir, compara cada señal modulante de fase con señales portadoras (en alguna disposición de fase) para obtener las señales de disparo.
- Por otro lado, la modulación de espacio vectorial no considera cada una de las tres señales de tensión modulantes como identidad separada. Las tres tensiones se toman en cuenta en forma simultánea en un marco de referencia bidimensional (α, β) y el vector de referencia se procesa como una sola unidad.

Si bien se puede utilizar cualquier esquema de modulación para crear las formas de onda multinivel de ca , la modulación vectorial tiene la ventaja de poder ser implementada completamente de manera digital mediante un microprocesador. Además, es necesario mencionar que la modulación vectorial presenta ventajas cuando se trabaja en el control de los sistemas eléctricos, ya que todo el proceso se simplifica al llevarse a cabo en un marco de referencia común.

Capítulo 3

Inversor multinivel del tipo CF

En este capítulo se describe el funcionamiento del inversor multinivel CF. Para ello, se presenta la estructura básica, el principio de operación y se plantea un análisis matemático que describe la evolución de la tensión en los condensadores que conforman la estructura CF. La descripción se hace para un brazo del inversor y posteriormente se extiende al caso trifásico.

3.1 Introducción

En el capítulo anterior se definieron los dos métodos de modulación PWM comúnmente utilizados en inversores multinivel. Como se mencionó, ambos métodos ofrecen una opción viable para crear las formas de onda multinivel de ca , de frecuencia y tensión variables. Sin embargo, por la flexibilidad de manejo e implementación digital, la modulación PWM vectorial tiene aplicaciones crecientes en los convertidores de potencia.

Como quedó establecido en el capítulo anterior, la síntesis de formas de onda multinivel se resume en una determinada secuencia de niveles discretos de tensión, que deberán de ser asegurados por cualquiera de las estructuras multinivel que sea empleada. En este trabajo, hemos seleccionado la estructura de condensadores flotantes, por lo que a continuación detallaremos su funcionamiento. Se hará énfasis que en dichas estructuras existen estados redundantes para los niveles discretos de tensión, los cuales proporcionan un mismo nivel de tensión, pero afectan de manera diferente las tensiones

de los condensadores flotantes de la estructura. Dicha característica será explotada más adelante para mantener los niveles de tensión requeridos en los condensadores.

3.2 Estructura básica del convertidor multinivel de tipo CF

En esta sección se define el concepto de célula de conmutación (CC) y se describe el principio de operación del inversor multinivel CF. Posteriormente se establecen las ecuaciones que rigen el funcionamiento de un brazo del inversor. Por último se obtienen las tablas que muestran los estados de conmutación y el efecto que éstos causan en los condensadores, así como en la tensión de salida del brazo.

Una CC se representa con un arreglo de dos interruptores que interconectan a una fuente de tensión de V_{cd} con una fuente de corriente como se muestra en la Fig. 3.1. Del esquema mostrado se deduce que los interruptores deben de ser controlados de manera complementaria, es decir, cuando uno está encendido el otro deberá de estar apagado y viceversa. Por ello, las señales de disparo mostradas en el esquema envían la orden de encendido o apagado para el interruptor S_I y de forma complementaria hacia el interruptor S_I' .

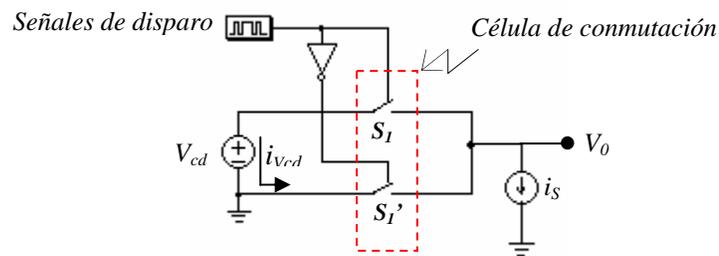


Figura 3.1. Célula de conmutación.

De la Fig. 3.1, suponiendo que el interruptor S_I está encendido, se tiene que:

$$\begin{aligned}
 V_0 &= V_{cd} \\
 i_{V_{cd}} &= -i_s \\
 V_{S_I} &= 0 \\
 V_{S_I'} &= V_{cd}
 \end{aligned}
 \tag{3.1}$$

donde V_0 representa la tensión de salida del circuito, $i_{V_{cd}}$ es la corriente a través de la fuente de V_{cd} , y por último v_{s1} y v_{s1}' son las tensiones en S_1 y S_1' , respectivamente. Por el contrario, si S_1 se encuentra apagado se tiene que:

$$\begin{aligned} V_0 &= 0 \\ i_{V_{cd}} &= 0 \\ v_{s1} &= V_0 - V_{cd} \\ v'_{s1} &= 0 \end{aligned} \quad (3.2)$$

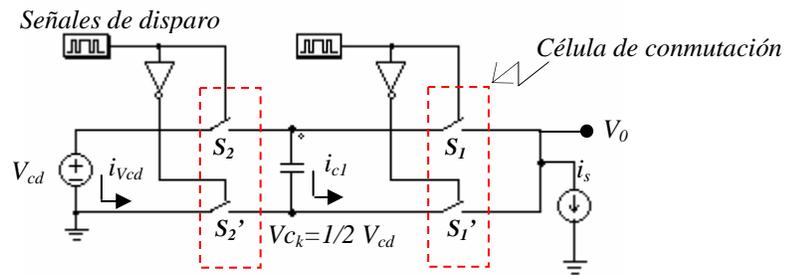


Figura 3.2. Principio de operación de estructura CF.

Si extendemos el arreglo de la Fig. 3.1 a dos células de conmutación y se sustituye la fuente de tensión intermedia por un condensador cargado a $\frac{1}{2} V_{cd}$, como se muestra en la Fig. 3.2, se tiene lo siguiente:

$$\begin{aligned} V_0 &= sc_2 V_{cd} + (sc_1 - sc_2) V_{c1} \\ i_{c1} &= (sc_2 - sc_1) i_s \\ i_{V_{cd}} &= -sc_2 i_s \\ v_{s1} &= V_0 - V_{c1} \\ v_{s2} &= V_{c1} - V_{cd} \end{aligned} \quad (3.3)$$

donde V_{c1} , es la tensión en el condensador C_1 , y las variables sc_1 y sc_2 son las funciones de conmutación del interruptor S_1 y S_2 , respectivamente. Ambas funciones pueden tomar los valores de 1 ó 0 correspondientes al encendido o apagado de los interruptores.

A este tipo de arreglo, en el que se encuentran conectadas más de una célula de conmutación con fuentes de tensión intermedias cargadas a un valor fraccionario de V_{cd} , se le denomina brazo del inversor de la estructura multinivel CF.

Del conjunto de ecuaciones (3.1)-(3.3), se pueden obtener las expresiones generales de tensión y corriente para p células de conmutación en el brazo del inversor, así se tiene:

$$V_0 = \sum_{k=1}^p (V_{C_k} - V_{C_{(k-1)}}) \cdot sc_k, \quad \text{donde } V_{C_0} = 0 \quad (3.4)$$

$$i_{ck} = (sc_{k+1} - sc_k) \cdot i_s \quad (3.5)$$

$$v_{sk} = (V_{C_k} - V_{C_{(k-1)}}) \cdot sc_k \quad (3.6)$$

$$v_{sk}' = (V_{C_k} - V_{C_{(k-1)}}) \cdot \overline{sc}_k$$

donde V_{C_k} e i_{ck} son la tensión y corriente en cada condensador, respectivamente. v_{sk} y v_{sk}' , son las tensiones de los interruptores S_k y S_k' ; sc_k es la función de conmutación dada por (3.7) y \overline{sc}_k es la función de conmutación complementaria de sc_k .

$$sc_k = \begin{cases} 1 & \text{si } S_k \text{ esta encendido para } k = 1, \dots, p \\ 0 & \text{si } S_k \text{ esta apagado para } k = 1, \dots, p \end{cases} \quad (3.7)$$

Para que la tensión de entrada sea dividida de manera equilibrada entre los interruptores puestos en serie se debe verificar en todo momento que:

$$V_{C_k} = \frac{k}{p} U_e \quad \text{para } k = 1, \dots, p-1 \quad (3.8)$$

donde $U_e = V_{cd}$;

Además, esta misma condición asegura que la tensión de salida está compuesta por niveles de tensión discretos (de magnitud similar).

Sabiendo que la operación adecuada del brazo del inversor depende de la tensión en cada condensador, es necesario mantener a dicha tensión lo más cerca posible a su valor de referencia. Por ello, la variación de la tensión de los condensadores, dada por (3.9), deberá ser mínima.

$$\Delta V_{Ck} = \frac{1}{C_k} \int_{t_1}^{t_2} i_{ck} \cdot dt \approx 0 \quad (3.9)$$

donde:

ΔV_{Ck} : Variación de tensión en el condensador k , [V]

C_k : Capacidad del condensador k , [F]

i_{ck} : Corriente a través del condensador k , [A]

t_1-t_2 : Intervalo de tiempo, [s]

Las ecuaciones (3.4)-(3.9) definen las características básicas y los requerimientos de la estructura multinivel CF. Es evidente que la condición expresada por (3.9) sólo puede ser satisfecha en un sentido de valores promedio; dado que en un intervalo de tiempo finito mayor que cero, i_{ck} es diferente de cero.

Dado que en este trabajo nos interesa abordar la estructura de 5 niveles, ver Fig. 3.3, con base en las ecuaciones (3.4)-(3.7) se obtuvieron los datos de la Tabla 3.1.

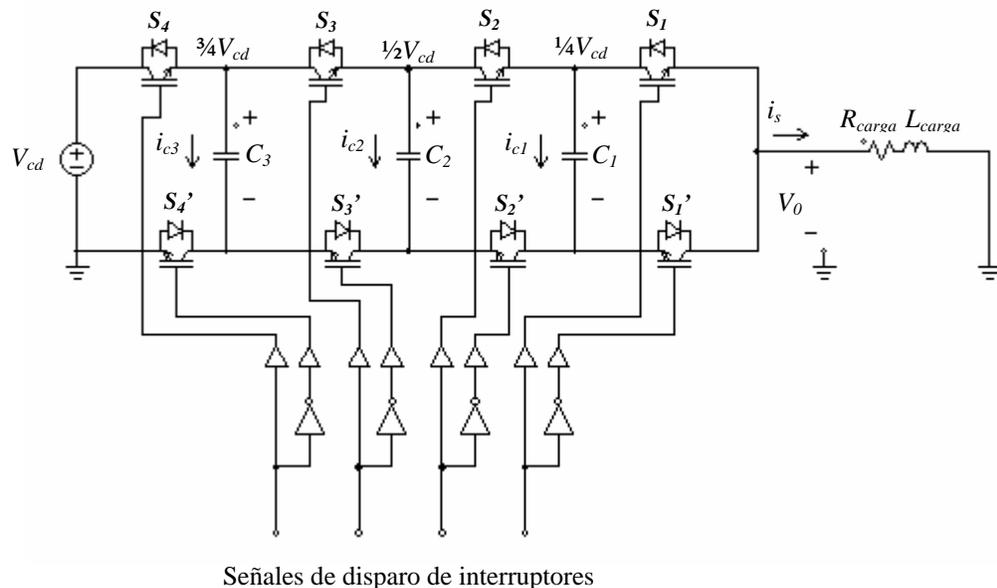


Figura 3.3 Brazo de inversor multinivel CF de 5 niveles con IGBTs como interruptores.

Nota: IGBTs: Transistores bipolares de compuerta aislada, IGBTs por sus siglas en inglés (Insulated Gate Bipolar Transistor)

En la Tabla 3.1 se muestra la tensión de salida, V_0 , y el sentido de la corriente i_s a través de cada condensador, para cada uno de los estados de conmutación. Los estados de conmutación 1 y 0 corresponden al encendido y apagado de los interruptores S_k , respectivamente.

Tabla 3.1 Tensión de salida V_0 y sentido de la corriente i_s , a través de cada condensador, según el estado de los interruptores.

S1	S2	S3	S4	Condición del circuito			
				V_0	i_{c1}	i_{c2}	i_{c3}
0	0	0	0	0	0	0	0
0	0	0	1	$V_{cd}-V_{C3}$	0	0	i_s
0	0	1	0	$V_{C3}-V_{C2}$	0	i_s	$-i_s$
0	0	1	1	$V_{cd}-V_{C2}$	0	i_s	0
0	1	0	0	$V_{C2}-V_{C1}$	i_s	$-i_s$	0
0	1	0	1	$V_{cd}-V_{C3}+V_{C2}-V_{C1}$	i_s	$-i_s$	i_s
0	1	1	0	$V_{C3}-V_{C1}$	i_s	0	$-i_s$
0	1	1	1	$V_{cd}-V_{C1}$	i_s	0	0
1	0	0	0	V_{C1}	$-i_s$	0	0
1	0	0	1	$V_{cd}-V_{C3}+V_{C1}$	$-i_s$	0	i_s
1	0	1	0	$V_{C3}-V_{C2}+V_{C1}$	$-i_s$	i_s	$-i_s$
1	0	1	1	$V_{cd}-V_{C2}+V_{C1}$	$-i_s$	i_s	0
1	1	0	0	V_{C2}	0	$-i_s$	0
1	1	0	1	$V_{cd}-V_{C3}+V_{C2}$	0	$-i_s$	i_s
1	1	1	0	V_{C3}	0	0	$-i_s$
1	1	1	1	V_{cd}	0	0	0

Nota: Se consideran los sentidos de las corrientes i_s , i_{c1} , i_{c2} e i_{c3} , como los marcados en la Fig. 3.3. Estados de conmutación de los interruptores: 1: encendido; 0: apagado.

Ahora bien, considerando el sentido de la corriente i_s mostrado en la Tabla 3.1, es posible observar la característica de carga y descarga de los condensadores para todos los Estados de Conmutación (EC). Esto se muestra en la Tabla 3.2 junto con la tensión de salida V_0 .

Tabla 3.2. Carga y descarga de condensadores para cada estado de conmutación.

V_0	Estados de Conmutación				Carga/Descarga		
	S4	S3	S2	S1	C_1	C_2	C_3
0	0	0	0	0	x	x	x
$V_{cd}/4$	0	0	0	1	-	x	x
	0	0	1	0	+	-	x
	0	1	0	0	x	+	-
	1	0	0	0	x	x	+
$V_{cd}/2$	0	0	1	1	x	-	x
	0	1	0	1	-	+	-
	0	1	1	0	+	x	-
	1	0	0	1	-	x	+
	1	0	1	0	+	-	+
$3V_{cd}/4$	1	1	0	0	x	+	x
	0	1	1	1	x	x	-
	1	0	1	1	x	-	+
	1	1	0	1	-	+	x
V_{cd}	1	1	1	0	x	x	x
	1	1	1	1	x	x	x

Nota
*Estado de conmutación.
1: encendido, **0:** apagado
*Condición condensadores
 +: modo de carga, -:modo de descarga; x: sin cambio

* Los modos de carga y descarga para los condensadores fueron obtenidos asumiendo que i_s tiene el sentido de la Fig.3.3. Para i_s en sentido contrario al de Fig.3.3, los modos (+/-) serán opuestos al caso mostrado, excepto para x.

De los datos de la Tabla 3.2, se observa que para cualquier EC, el número de interruptores encendidos es proporcional al nivel de tensión de salida, V_0 . Por lo que es notorio que la estructura presenta algunos ECs que producen la misma salida V_0 (Estados redundantes).

De la Tabla 3.2, también se puede ver que la estructura multinivel CF puede sintetizar 5 niveles y de éstos el que presenta más estados redundantes es $N_2 (V_{cd}/2)$ con 6, seguido de los niveles $N_1(V_{cd}/4)$ y $N_3(3V_{cd}/4)$ con 4 y por último los niveles $N_0 (0 V_{cd})$ y $N_4(V_{cd})$ que presentan sólo un EC disponible. Por lo tanto, la estructura multinivel CF puede sintetizar N_m niveles, donde $N=p+1$. En la Tabla 3.3, se muestra la asignación de niveles para cada EC (S_k y S_k').

Tabla 3.3. Estados de los interruptores y niveles de tensión, para un inversor de 5 niveles empleando la estructura CF.

Vo	Estados de Conmutación							
	S1	S2	S3	S4	S1'	S2'	S3'	S4'
$N_4 = V_{cd}$	1	1	1	1	0	0	0	0
$N_3 = 3V_{cd}/4$	1	1	1	0	0	0	0	1
	0	1	1	1	1	0	0	0
	1	1	0	1	0	0	1	0
	1	0	1	1	0	1	0	0
$N_2 = V_{cd}/2$	1	1	0	0	0	0	1	1
	0	0	1	1	1	1	0	0
	1	0	1	0	0	1	0	1
	1	0	0	1	0	1	1	0
	0	1	0	1	1	0	1	0
	0	1	1	0	1	0	0	1
$N_1 = V_{cd}/4$	1	0	0	0	0	1	1	1
	0	0	0	1	1	1	1	0
	0	1	0	0	1	0	1	1
	0	0	1	0	1	1	0	1
$N_0 = 0$	0	0	0	0	1	1	1	1

Si bien, todo lo anterior nos describe el funcionamiento de un brazo del inversor, es necesario extender el análisis al caso trifásico (tres brazos), teniendo en cuenta que esta estructura presenta la característica de independencia de control en cada brazo. En la siguiente sección se presenta la estructura CF para el caso trifásico.

3.3 El inversor multinivel trifásico en la estructura CF

El inversor multinivel trifásico en la estructura CF, está conformado por tres brazos multinivel. Cada brazo es igual al que se analizó en la sección anterior y comparten la fuente de tensión V_{cd} , como se muestra en la Fig. 3.4.

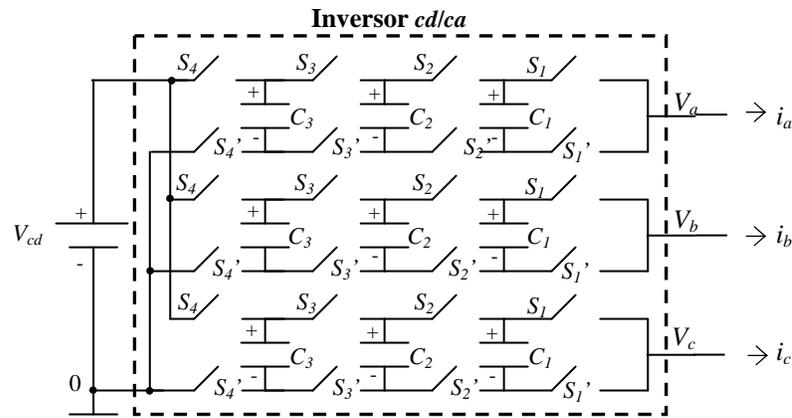


Figura 3.4. Inversor de potencia trifásico en 5 niveles

Las tensiones de fase de salida se obtienen de las terminales de salida del inversor (V_a , V_b y V_c) y el punto de tierra (0). De la misma forma que para un brazo del inversor, dependiendo del estado de conmutación en los interruptores (S_k), se tendrá la tensión de salida en cada fase (V_a , V_b , V_c), y su respectiva corriente (i_a , i_b , i_c). Cada señal de tensión se encuentra defasada 120° y 240° , con respecto a las otras dos.

Como se mencionó en la sección anterior, en la estructura CF trifásica, existe una independencia entre cada brazo. Así cada brazo multinivel impondrá en la salida el nivel correspondiente al estado de conmutación aplicado a cada brazo. Por ello, el análisis interno de cada brazo se puede hacer de manera independiente y se necesita analizar sólo uno de ellos.

3.4 Conclusiones preliminares

En este capítulo, se presentó la estructura general del convertidor multinivel en la configuración CF. Del análisis presentado se concluye lo siguiente:

- La tensión constante y en su respectivo valor de referencia de cada condensador es de suma importancia para garantizar dos aspectos del convertidor multinivel:
 - a) La forma de onda multinivel, es decir, los niveles de tensión (N_m) demandados por la modulación PWM.
 - b) La integridad del convertidor, es decir, la misma tensión (v_{sk} y v_{sk}') en los interruptores del convertidor.
- Existen algunos estados de conmutación distintos, que proporcionan el mismo nivel a la salida pero afectan de manera distinta la tensión de los condensadores (redundancia de estados).
- Aprovechando la propiedad de redundancia de estados se puede explorar una metodología que nos permita alcanzar el balance de tensión en cada condensador y con ello mantener a cada uno de estos dispositivos en su respectiva tensión de referencia.
- El control de cada brazo de un inversor trifásico se puede conseguir de manera independiente.

Capítulo 4

Estrategia de control de tensión para inversores tipo CF

En este capítulo se propone una estrategia de control que regula la tensión de los condensadores de un inversor multinivel CF de 5 niveles. Se describe la técnica propuesta y se prueba en simulación. Para ello se utiliza un inversor trifásico de cinco niveles y la modulación PWM vectorial. Se presentan los resultados obtenidos y las conclusiones.

4.1 Introducción

En el capítulo anterior se demostró la importancia de mantener fijos los valores de tensión en el inversor CF para garantizar su integridad y la forma de onda multinivel. También se estableció que la redundancia de estados que presenta la estructura puede permitir la concepción de una estrategia para el balance de la tensión de los CF y al mismo tiempo asegurar el nivel de tensión demandado por la modulación PWM. Además se subrayó que el control de la tensión de los condensadores de un brazo es independiente del control de los otros 2 brazos, cuando se tiene una configuración trifásica. Entonces, se puede concentrar el trabajo en un solo brazo y luego aplicar de manera independiente esta misma estrategia en los demás brazos. En este sentido, se propone una metodología de selección de estados que garantizará los aspectos antes mencionados, se describirá de manera detallada y se probará mediante simulación.

4.2 Estrategia de control basada en la redundancia de estados

Para establecer una técnica o estrategia de control basada en la redundancia de estados es preciso definir los objetivos de control que se desean alcanzar, estos se enuncian a continuación:

- 1) Asegurar el nivel demandado por la modulación PWM.
- 2) Asegurar el balance de tensión en cada condensador.
- 3) Mantener el uso equilibrado de los interruptores del arreglo.

En la Fig. 4.1 se muestra un diagrama conceptual de la estrategia propuesta. La estrategia de control (Bloque 2), recibirá información del estado del inversor (Bloque 3), además del nivel demandado por la estrategia de modulación (Bloque 1). A partir de esta información, la estrategia de control deberá de decidir el estado de conmutación para el brazo del inversor que cumpla con los objetivos de control antes mencionados.



Figura 4.1 Señales de entrada y de salida de la estrategia de control.

Las variables de entrada procesadas por la estrategia de control son variables binarias. Estas corresponden al sentido de la corriente del brazo i_o , al estado de la tensión de los condensadores con respecto a sus valores de referencia Cvc_1 , Cvc_2 y Cvc_3 , además del nivel demandado, N_m , igualmente codificado de manera digital. Estas variables están definidas en la Tabla 4.1.

Tabla 4.1 Definición de las variables de entrada para la estrategia de control.

Condiciones de nivel		Condiciones internas del brazo del inversor	
Nivel (N_m)	Condición de los condensadores (CV_{ck})	Sentido de la corriente (i_o)	
1	000	CV_{ck}	i_o
2	001	$V_{ck} > V_{refk}$	$i_s > 0$ (+)
3	010	$V_{ck} < V_{refk}$	$i_s < 0$ (-)
4	011	donde $k = 1, 2, 3 \dots p-1$	(+) : saliendo del brazo del inv.
5	100	p : No. de células de conmutación	(-) : entrando al brazo del inv.

Las variables Cv_{ck} nos indican cuando la tensión de los condensadores está por abajo (1) o por arriba (0) del valor de referencia. En cuanto a i_o , ésta nos determina el signo de la derivada de la tensión de los condensadores para cada uno de los estados de conmutación, ec. (3.9).

Dado que utilizaremos una modulación PWM vectorial [29], como se muestra en la Fig. 4.2, la estrategia de control será realizada en el Bloque 4, identificado como selector de estados (SE). En las siguientes secciones se explica la metodología empleada para la selección del estado óptimo, que cumpla con los objetivos de control. Esta metodología se desarrollará en base a un convertidor de 5 niveles.

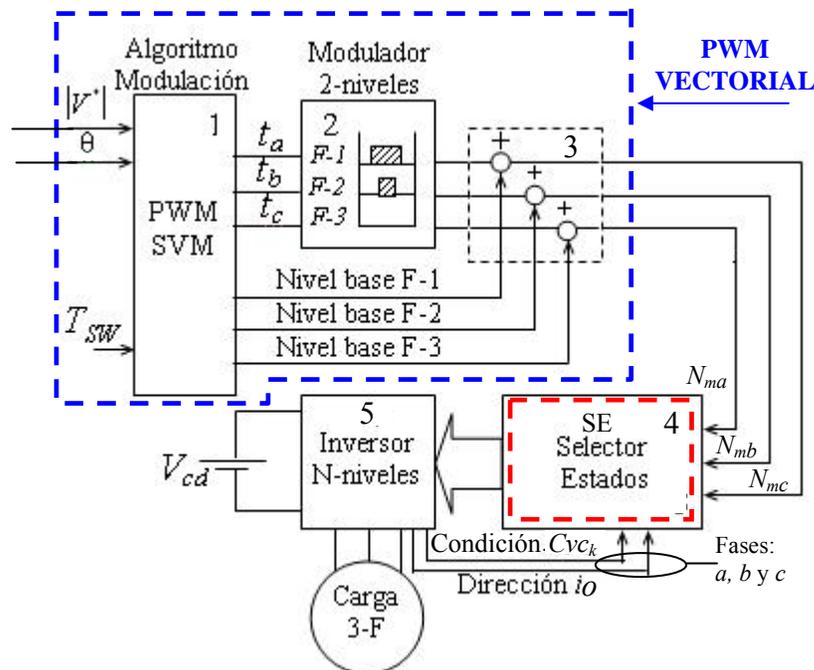


Figura 4.2. Diagrama general del sistema: 1), 2) y 3) Modulador PWM vectorial, 4) Selector de estados, 5) Inversor multinivel.

4.2.1 Selector de estados (SE)

El SE de estados lleva a cabo su selección asegurando los tres objetivos de control mencionados al inicio de la Sección 4.2. Para conseguir lo anterior, se establecieron los siguientes criterios:

1. La elección del estado se realizará tomando en cuenta que con su aplicación, el error en la tensión de cada condensador será disminuido, o por lo menos permanecerá sin cambio.
2. Cuando existan dos estados posibles, el SE elegirá aquel que compense la tensión del mayor número de condensadores.
3. En caso de que existan dos estados que compensen el mismo número de condensadores, el SE elegirá aquél cuya aplicación lleve al inversor a utilizar el mayor número de estados disponibles para establecer un equilibrio en el uso de los interruptores. Esto se consigue tomando como referencia la SC básica para un brazo del inversor de 5 niveles que será descrita a continuación.

4.2.2 Secuencia de conmutación básica para el brazo del inversor de 5 niveles.

La secuencia de conmutación (SC) básica para un inversor de cinco niveles es aquella que al ser aplicada a los interruptores del brazo del inversor (BI), consigue el menor número de conmutaciones posibles entre periodos de conmutación sucesivos. Para establecer esta secuencia se toman como base las secuencias de estados producidos por una modulación típica de comparación de portadoras triangulares desfasadas de $2\pi/(p-1)$ con una señal de referencia. Según el ciclo de trabajo (\mathbb{R}) se obtendrán diferentes secuencias de conmutación [22]. Se pueden presentar los siguientes casos:

a) $\mathbb{R}=0$	1) Nivel demandado N_0 .	} Ciclos de trabajo con los cuales se demanda a la salida un nivel constante
b) $\mathbb{R}=1/4$	2) Nivel demandado N_1 .	
c) $\mathbb{R}=1/2$	3) Nivel demandado N_2 .	
d) $\mathbb{R}=3/4$	4) Nivel demandado N_3 .	
e) $\mathbb{R}=1$	5) Nivel demandado N_4 .	

También se pueden presentar secuencias de conmutación entre niveles adyacentes cuando \mathbb{R} se encuentra en valores intermedios, como se muestra a continuación:

a) $\mathbb{R}=\{0, 0.25\}$	Conmutaciones entre niveles $[N_0-N_1]$	} Ciclos de trabajo con los cuales se demandan a la salida niveles adyacentes
b) $\mathbb{R}=\{0.25, 0.5\}$	Conmutaciones entre niveles $[N_1-N_2]$	
c) $\mathbb{R}=\{0.5, 0.75\}$	Conmutaciones entre niveles $[N_2-N_3]$	
d) $\mathbb{R}=\{0.75, 1.0\}$	Conmutaciones entre niveles $[N_3-N_4]$	

En la Fig. 4.3 se muestra la SC básica para cada interruptor cuando la modulación PWM demanda a la salida un nivel constante N_0, N_1, N_2, N_3 y N_4 y en la Fig. 4.4 cuando la modulación PWM demanda niveles adyacentes: $N_0-N_1, N_1-N_2, N_2-N_3$ y N_3-N_4 .

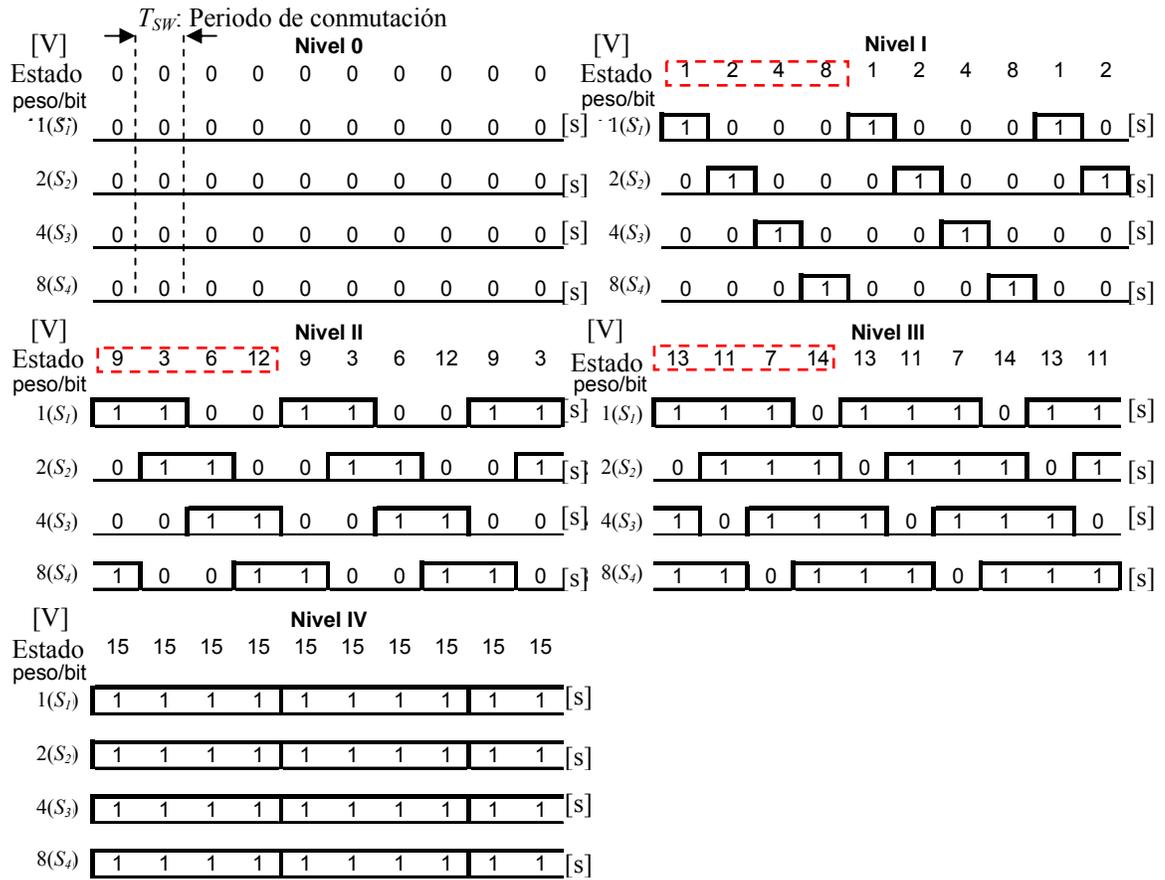


Figura 4.3 SC básica para cada interruptor, cuando la modulación PWM demanda un solo nivel.

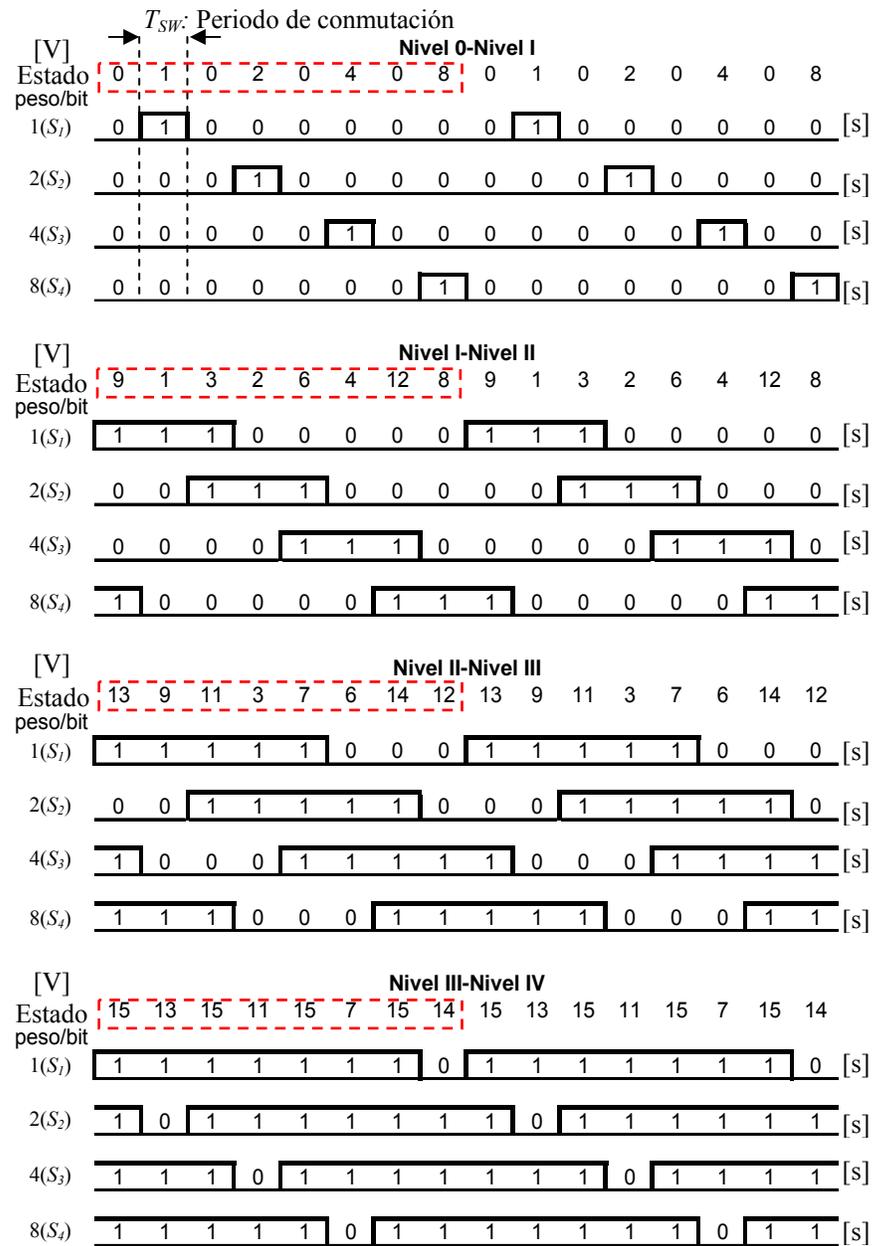


Figura 4.4 SC básica, cuando la modulación PWM demanda niveles consecutivos.

Las secuencias mostradas en las Figs. 4.3 y 4.4 consisten de estados que aseguran los niveles demandados en cada caso. En estas secuencias es evidente la aparición de estados redundantes. Los estados de conmutación han sido codificados siguiendo una nomenclatura binaria en la cual a cada señal de control (S_1, S_2, S_3 y S_4) se le ha asignado

un peso, tal como lo indicamos en las tablas. Por ello, en las Figs. 4.3 y 4.4 aparece un número decimal en la parte superior de cada arreglo vertical de 4 bits correspondiente a su respectivo valor decimal, la numeración se establece del 1 al 15, correspondiente a los estados 0000 al 1111, respectivamente.

En la Tabla 4.2(a)-(b), se muestra un resumen de las secuencias de conmutación básicas y el efecto que producen sus estados de conmutación en la tensión de los condensadores.

Tabla 4.2 Secs. básicas y efecto en la condición de los condensadores del brazo del inversor.

Estados de conmutación		SECUENCIAS DE CONMUTACIÓN BÁSICAS PARA NIVELES CONSTANTES PARA $i_o=0$												Nota:		
		N1			FS	N2			FS	N3			FS			
ΔV_{C1}		1	2	4	8	*	9	3	6	12	*	13	11	7	14	*
ΔV_{C2}		-	+	*	*	*	-	*	+	*	*	1	*	*	0	*
ΔV_{C3}		*	-	+	*	*	*	-	*	+	*	0	1	*	*	*
		*	*	-	+	*	+	*	-	*	*	*	0	1	*	*

a) Para niveles constantes

Estados de conmutación		SECUENCIAS DE CONMUTACIÓN BÁSICAS PARA NIVELES ADYACENTES PARA $i_o=0$																																			
		N0-N1				FS	N1-N2				FS	N2-N3				FS	N3-N4				FS																
ΔV_{C1}		0	1	0	2	0	4	0	8	*	9	1	3	2	6	4	12	8	*	13	9	11	3	7	6	14	12	*	15	13	15	11	15	7	15	14	*
ΔV_{C2}		*	-	*	+	*	*	*	*	*	-	-	*	+	+	*	*	*	*	-	-	*	*	*	+	+	*	*	*	-	*	*	*	*	*	+	*
ΔV_{C3}		*	*	*	-	*	+	*	*	*	*	*	-	-	*	+	+	*	*	+	*	-	-	*	*	*	*	*	*	*	*	+	*	-	*	*	*

b) Para niveles adyacentes

Del análisis y observación de dichas secuencias se pueden deducir las siguientes propiedades:

- El cambio de estado se realiza con una sola conmutación (minimización de pérdidas por conmutación).
- Se utiliza la mayoría de los estados del brazo del inversor lo que induce un uso equilibrado de los interruptores.
- Suponiendo condiciones ideales (la corriente permanece constante y la duración de los estados idéntica), al final de la secuencia (FS) las tensiones de los condensadores permanecen sin cambio (Ver sección FS de la Tabla 4.2(a)-(b)).

Sin embargo, algunas de las secuencias no pueden establecer el balance de la tensión de acuerdo a los criterios mencionados en 4.2.1. Si analizamos el signo de las derivadas correspondientes a los estados consecutivos de las secuencias, observamos que en algunos casos se presentan signos similares de manera sucesiva, como se muestra en la parte sombreada de los niveles adyacentes N_1-N_2 y N_2-N_3 de la Tabla 4.2(b). Entonces este orden de estados no puede usarse, ya que es incompatible con el primer criterio establecido en la Sección 4.2.1, que señala que el error en las tensiones de los condensadores nunca se incrementará al aplicar un estado.

En la Tabla 4.3, se muestra el total de los estados de conmutación y el efecto que estos causan en los estados de los condensadores para ambos sentidos de corriente i_s ($i_o=0$ e $i_o=1$).

Tabla 4.3 Condición de la tensión de los condensadores para cada estado redundante, considerando ambos sentidos de corriente y la definición de variables establecida en la Tabla 4.1.

PWM Nivel	Señales de control				Estado	$i_o = 0$ i_s saliendo			$i_o = 1$ i_s entrando		
	S4	S3	S2	S1		CVc1	CVc2	CVc3	CVc1	CVc2	CVc3
0	0	0	0	0	0	*	*	*	*	*	*
1	0	0	0	1	1	1	*	*	0	*	*
	0	0	1	0	2	0	1	*	1	0	*
	0	1	0	0	4	*	0	1	*	1	0
	1	0	0	0	8	*	*	0	*	*	1
2	0	0	1	1	3	*	1	*	*	0	*
	0	1	0	1	5	1	0	1	0	1	0
	0	1	1	0	6	0	*	1	1	*	0
	1	0	0	1	9	1	*	0	0	*	1
	1	0	1	0	10	0	1	0	1	0	1
3	1	1	0	0	12	*	0	*	*	1	*
	0	1	1	1	7	*	*	1	*	*	0
	1	0	1	1	11	*	1	0	*	0	1
	1	1	0	1	13	1	0	*	0	1	*
4	1	1	1	0	14	0	*	*	1	*	*
	1	1	1	1	15	*	*	*	*	*	*

Nota: Para estados CVc_k ; 0: $V_{Ck} > V_{refk}$ (modo de carga); 1: $V_{Ck} < V_{refk}$ (modo de descarga); *: V_{Ck} sin cambio. V_{refk} es la tensión de referencia de V_{Ck} .

En la Tabla 4.3 se resume el efecto de cada estado de conmutación en la tensión de los condensadores. Simplemente se indica hacia donde se moverá la tensión de cada condensador de acuerdo a las definiciones presentadas en la Tabla 4.1.

4.2.3 Selección de estados de conmutación

A continuación se describe el procedimiento para la selección de los estados de conmutación tomando en cuenta los criterios presentados en la Sección 4.1.

Como se ha revisado anteriormente, esta estrategia es parte de una técnica de modulación, la cual demanda del convertidor una secuencia bien definida de niveles de tensión. Así, el selector de estados deberá de sincronizarse con la técnica de modulación a fin de asegurar los niveles demandados. Es necesario entonces tener una sincronización con los cambios de nivel demandados por la estrategia de modulación.

Durante los cambios de nivel las entradas al selector de estados deberán ser actualizadas para decidir el estado de conmutación que conviene aplicar al brazo del inversor.

Tomando en cuenta el patrón de conmutación típico producido por la estrategia de modulación, y mostrado en la Fig. 4.5, se tiene que: en cada periodo de conmutación, T_{sw} , se tienen dos cambios de nivel.

Entonces, las entradas que definen el nivel deberán de actualizarse 2 veces por periodo de conmutación. Respecto a las condiciones internas del convertidor (V_{c_k} e i_o), estas deberán actualizarse a intervalos de tiempo que aseguren una desviación acotada de la tensión para un valor máximo de corriente. En este trabajo se decidió hacer una actualización de las condiciones internas del brazo del inversor una sola vez por periodo de conmutación.

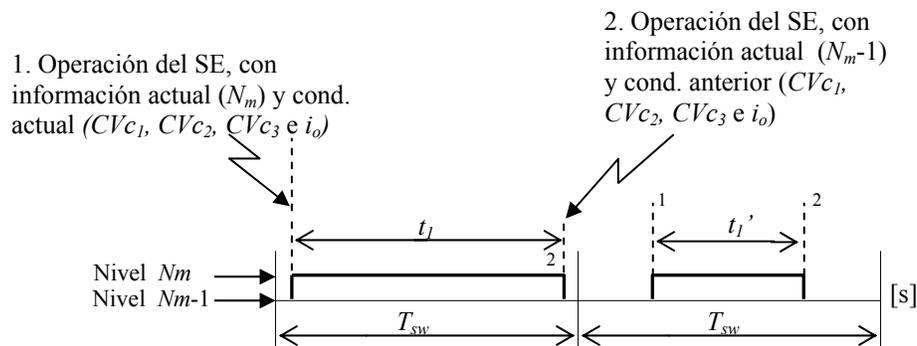


Figura 4.5 Sincronización de la estrategia de control.

A continuación, se muestra la metodología de selección mediante un diagrama de flujo, ver la Fig. 4.6. En el diagrama se utilizaron algunas variables auxiliares, las cuales se definen a continuación:

CI: Condiciones iniciales:

Nivel de tensión: N_m ,

Condición de los condensadores $V_{C_k} : CV_{C_k}$, y

Sentido de la corriente $i_s : i_o$

CER: Condición de los condensadores dada por los estados redundantes: $E_r = [e_{1r}, e_{2r}, e_{3r}]$. Donde r , tomará valores desde 1 hasta el número de estados redundantes que se tengan para la condición inicial.

A_w: Bits que representan la condición de V_{C_k} , (donde w : 1 a 3)

D_w: Conjuntos de pares de bits auxiliares: $D_1 = [d_{11}, d_{12}]$, $D_2 = [d_{21}, d_{22}]$, $D_3 = [d_{31}, d_{32}]$. Los estados, d_{wi} , pueden tomar los estados 0, 1 y *. Estos estados representan las condiciones: “tensión del condensador por arriba de la referencia”, “tensión del condensador por abajo de la tensión de referencia” y “se mantiene la tensión del condensador”, respectivamente.

CG: Conjunto de condiciones generadas con los conjuntos D_w .

$$CG: \begin{bmatrix} d_{11} & d_{21} & d_{31}, & d_{12} & d_{21} & d_{31} \\ d_{11} & d_{21} & d_{32}, & d_{12} & d_{21} & d_{32} \\ d_{11} & d_{22} & d_{31}, & d_{12} & d_{22} & d_{31} \\ d_{11} & d_{22} & d_{32}, & d_{12} & d_{22} & d_{32} \end{bmatrix}$$

CR: Condiciones resultantes (R_1 , R_2 y R_3).

cb_i: Número de cambio de bits de *CR* con respecto a *CI*.

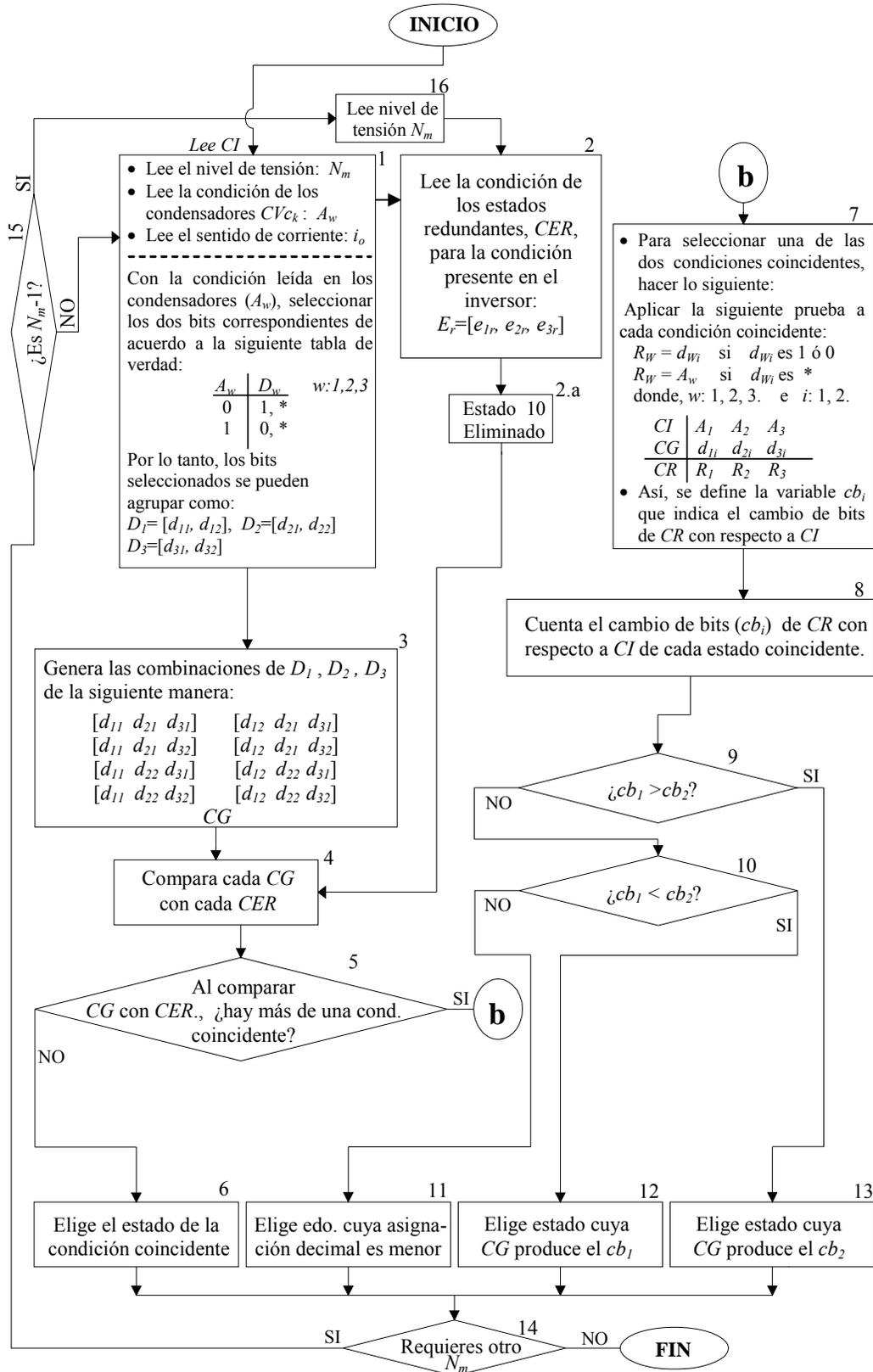


Figura 4.6 Diagrama de flujo de la metodología de selección de estados.

Para ejemplificar como es que la estrategia realiza la selección de los estados de conmutación, se presentan a continuación dos casos de análisis siguiendo el diagrama de flujo de la Fig. 4.6.

Caso 1.- Asumir que se lee la condición inicial: $N_m=N_1$, $A_1=1$, $A_2=1$, $A_3=1$ e $i_o=0$ (Bloque 1). Con los datos de A_w , se agrupan en tres conjuntos de dos estados cada uno los estados d_{wi} , según la tabla que se muestra en el Bloque 1. Estos conjuntos quedan agrupados de la siguiente manera: $D_1=[d_{11}=0, d_{12}=*]$, $D_2=[d_{21}=0, d_{22}=*]$ y $D_3=[d_{31}=0, d_{32}=*]$. Mientras tanto, en el Bloque 2 se leen las condiciones de las tensiones en los condensadores dada por los estados redundantes, CER , para esa condición inicial particular del inversor. Para nuestro ejemplo, son $E_1=[e_{11}=1, e_{21}=*, e_{31}=*]$, $E_2=[e_{12}=0, e_{22}=1, e_{32}=*]$, $E_3=[e_{13}=*, e_{23}=0, e_{33}=1]$ y $E_4=[e_{14}=*, e_{24}=*, e_{34}=0]$ (ver Tabla 4.3). Posteriormente, se generan las combinaciones especificadas en el Bloque 3, éstas quedan de la siguiente manera: $CG = \{[d_{11}=0 \ d_{21}=0 \ d_{31}=0], [d_{11}=0 \ d_{21}=0 \ d_{32}=*], [d_{11}=0 \ d_{22}=* \ d_{31}=0], [d_{11}=0 \ d_{22}=* \ d_{32}=*], [d_{12}=* \ d_{21}=0 \ d_{31}=0], [d_{12}=* \ d_{21}=0 \ d_{32}=*], [d_{12}=* \ d_{22}=* \ d_{31}=0], [d_{12}=* \ d_{22}=* \ d_{32}=*]\}$. En el Bloque 4, se compara cada CG con cada CER . De esta comparación se identifica si hay condiciones coincidentes. Así, para nuestro ejemplo, la única condición coincidente es: $[d_{12}=e_{14}=*, d_{22}=e_{24}=* \ y \ d_{31}=e_{34}=0]$. Dado que es la única condición coincidente (Bloque 5), se elige el correspondiente estado que la produce, éste es: $[S_1=1, S_2=0, S_3=0, S_4=0]$ (Ver Tabla 4.3), lo que provoca la condición resultante $R_1=1, R_2=1$ y $R_3=0$, manteniendo así la condición de V_{c1} y V_{c2} , y compensando la condición de V_{c3} .

Caso 2.- Suponer una condición inicial: $N_m=N_1$, $A_1=0$, $A_2=1$, $A_3=1$ e $i_o=0$. Siguiendo el mismo análisis que en el Caso 1. En la comparación hecha en el Bloque 4, dos de las CG coinciden con dos CER , por lo que ambas condiciones entran al Bloque 7. Ahí se realiza la prueba indicada (ver detalle de prueba en el Bloque 7 de la Fig. 4.6). Posteriormente, en el Bloque 8 se determina el factor, cb_i , para cada condición coincidente, y después, estos datos entran a los bloques de decisión 9 y 10. En estos bloques se establece que $cb_1=cb_2$, por lo que entramos al Bloque 11, que indica que se elija aquel estado cuya designación decimal sea menor (de acuerdo con la Tabla 4.3).

Para nuestro ejemplo se eligió el estado $[S_1=0, S_2=0, S_3=0, S_4=1]$. Al aplicar este estado se compensa la condición inicial de V_{C1} y se mantienen las condiciones de V_{C2} y V_{C3} , provocando así, la condición resultante $R_1=1, R_2=1$ y $R_3=1$.

Si se termina el análisis tomando en cuenta todos los casos en que la modulación demanda los niveles adyacentes N_1 y N_2 con $i_o=0$, se obtendría una secuencia como la que se muestra en la Fig. 4.7. Ahora bien, tomando como referencia la SC básica presentada en la Tabla 4.2(b) en el apartado de N_1-N_2 , se observa que en ésta aparece el estado 3, pero en la secuencia establecida en la Fig. 4.7 no aparece dicho estado. Por ello, es necesario incluir el estado 3 en nuestra selección. En la secuencia de la Fig. 4.7, se observa la aparición del estado 10, al final de dicha secuencia aparece el estado 5. La condición resultante lleva al SE a establecer el estado 2, por lo que se tiene un ciclo de conmutación indeseable, ya que se dejan de utilizar los estados 8, 6, 1, 12 y 3, lo que genera un uso desequilibrado de los interruptores.

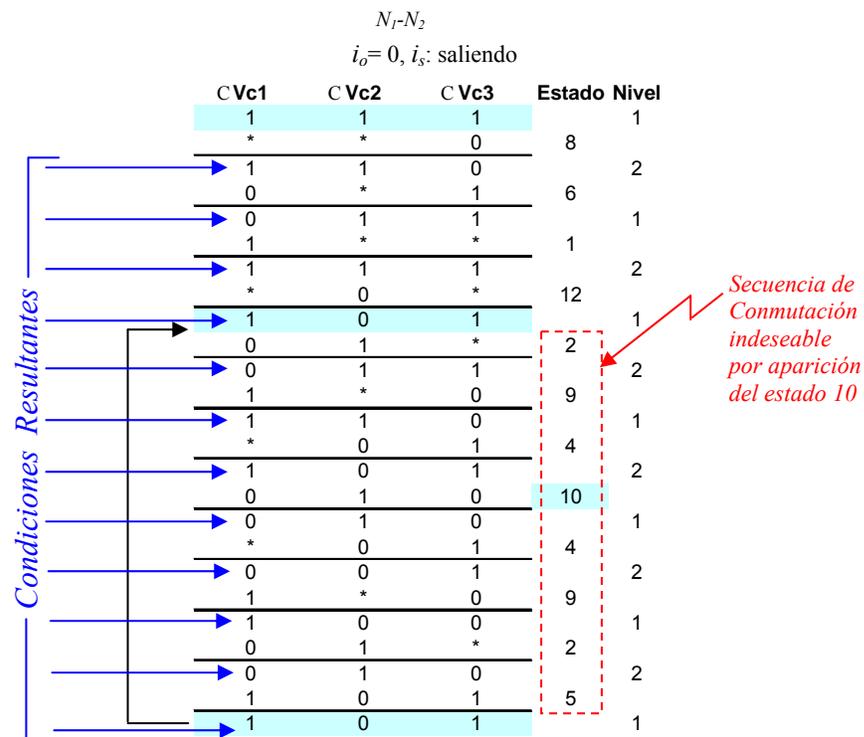


Figura 4.7 Ciclo alterno de conmutación por aparición de estado indeseable.

El inconveniente mencionado, se resolvió, bloqueando el estado 10 de las *CER* (Ver Bloque 2.a de la Fig. 4.6), con lo que se obtuvo la SC (8, 6, 1, 12, 2, 9, 4, 3) para el ciclo principal (CP), ver Fig. 4.8. El CP es aquel que contiene todos los estados de conmutación de la SC básica aunque no en el mismo orden. Por otro lado los ciclos complementarios contemplan aquellas condiciones que no se consideran en el CP, pero que pueden presentarse en el brazo del inversor, por ello, cuando dichas condiciones ocurren, el SE llevará la condición general del brazo del inversor a una circunstancia dentro del CP.

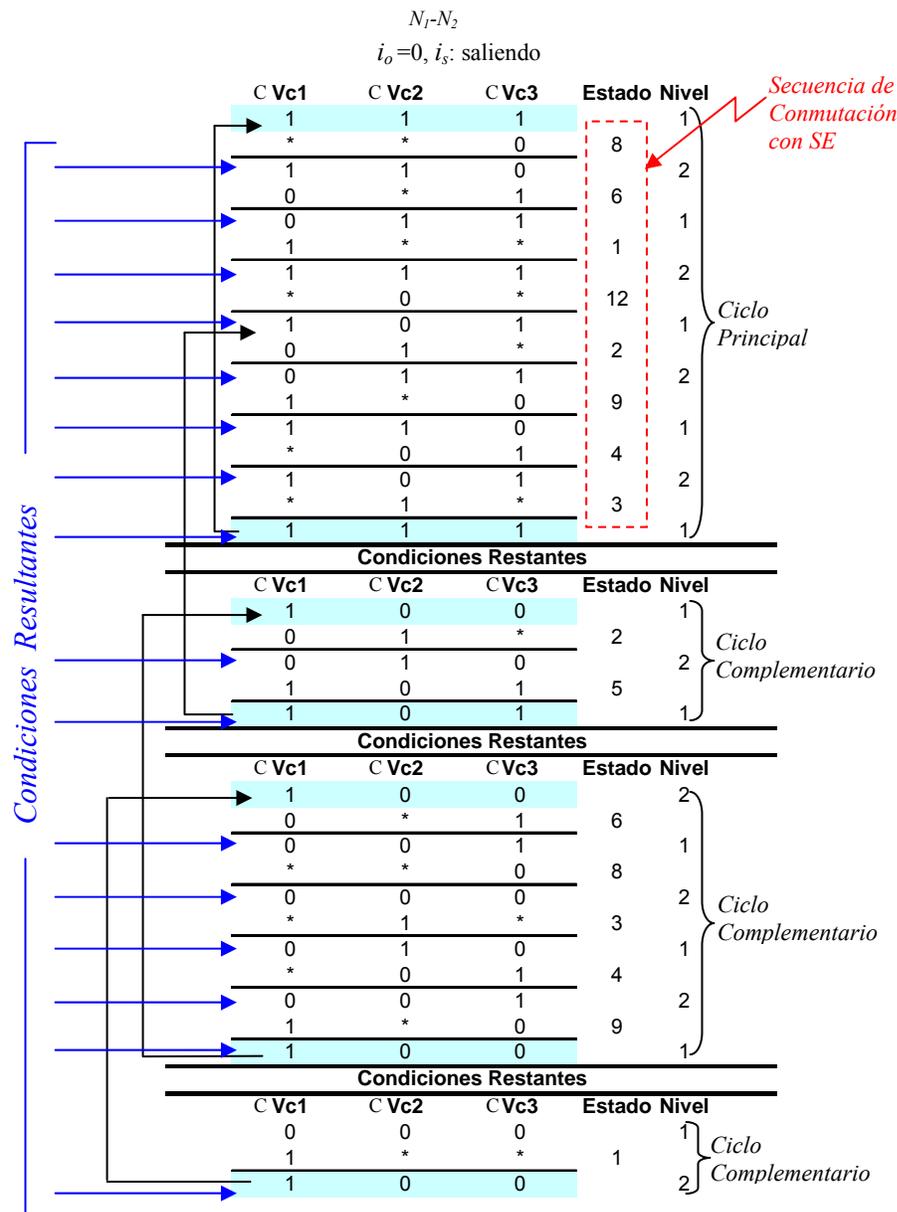


Figura 4.8 Ciclo principal y ciclos complementarios de la estrategia de control.

Ahora bien, comparando la SC que se obtuvo, con el SE para N_I-N_2 e $i_o = 0$ con la SC básica para el mismo caso (ver Fig. 4.9), se observa que con el caso básico no es posible establecer un balance de tensión adecuado como se mencionó anteriormente, ya que entre estados consecutivos se presentan caídas o subidas de tensión continuas, aunque el número de conmutaciones es de 1 entre periodos colindantes. Mientras que con la secuencia establecida por el SE, ningún estado aplicado genera caídas o subidas de tensión sucesivas en los condensadores, aunque provoca 3 conmutaciones, entre periodos colindantes.

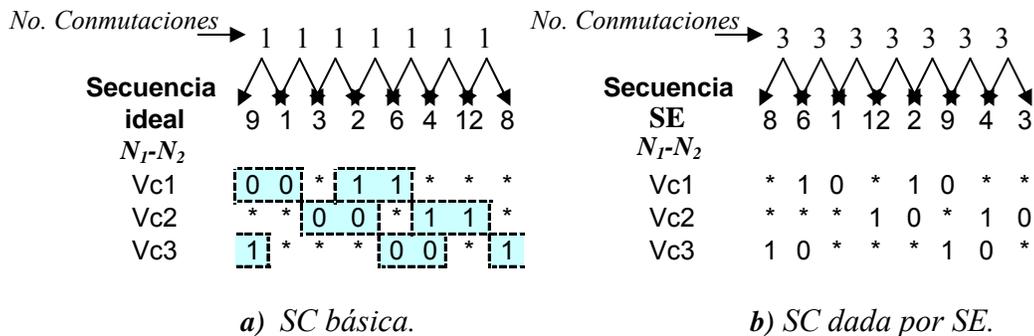


Figura 4.9 Número de conmutaciones totales entre periodos consecutivos y efecto en los condensadores.

Lo anterior nos lleva a la conclusión de que con el uso del SE, se invierte un número mayor de conmutaciones, con respecto a la SC básica, pero se alcanza el balance de tensión en los condensadores.

Si bien, se tiene definida la operación de la estrategia de control, es necesario incluir un análisis de la dinámica interna de la tensión en los condensadores cuando se emplea dicha estrategia. En la siguiente sección se presenta este análisis.

4.2.4 Dinámica de la tensión en los condensadores cuando se emplea la estrategia de balance de tensión.

En esta sección analizaremos la dinámica que experimenta la tensión de los condensadores cuando se utiliza la estrategia de control propuesta. Para ello, tomaremos en cuenta la sincronización de la estrategia de balance con el modulador PWM.

Primeramente recordaremos las expresiones relacionadas con la tensión de los condensadores y posteriormente analizaremos la evolución que sigue la tensión de los mismos.

En el Capítulo 3, se estableció que la evolución de la tensión de los condensadores está determinada por la Ec. (4.1).

$$\Delta V_{ck} = \frac{1}{C_k} \int_{t_1}^{t_2} i_{ck} \cdot dt + V_{ck0} \quad (4.1)$$

donde:

ΔV_{ck} : Variación de tensión en el condensador k , [V]

C_k : Capacidad del condensador k , [F]

i_{ck} : Corriente a través del condensador k , [A]

t_1-t_2 : Intervalo de tiempo, [s]

V_{ck0} : Tensión inicial en el condensador k , [V]

De la Ec. (4.1), podemos conocer la máxima variación de la tensión en los condensadores si consideramos a la corriente, i_{ck} , Ec. (4.2), de un valor máximo y constante en el intervalo de tiempo $T = t_2-t_1$.

$$i_{ck \max} = (sc_k - sc_{k+1}) \cdot i_{s \max} \quad (4.2)$$

La corriente a través de un condensador depende de las señales de control, sc_k y sc_{k+1} , que serán determinadas y actualizadas por la estrategia de control. La duración de un estado de conmutación dependerá de la cadencia de actualización de las mismas, por la estrategia de control. Esta cadencia definirá el máximo intervalo de integración de la Ec. 4.1.

Por otro lado, de la sección anterior, se sabe que la operación de la estrategia de balance de tensión se encuentra sincronizada con el cambio de nivel hacia arriba y hacia abajo del patrón de modulación vectorial, ver Fig. 4.10. Sin embargo, la actualización de la condición de los condensadores C_{vc_k} y la corriente i_o , se hace únicamente con el cambio de nivel hacia arriba del mismo patrón. Así, el máximo

intervalo de integración está determinado por el tiempo transcurrido entre dos cambios hacia arriba de nivel.

En la Fig. 4.10 se muestra el principio de sincronía y evolución de la tensión de los condensadores. En ella se muestra el intervalo de tiempo en el cual el estado de conmutación se mantiene sin cambio de manera que la tensión en los condensadores evolucionará siempre en la misma dirección aún y cuando se cambie de nivel en dicho intervalo, ya que el estado interno del convertidor se actualiza a la subida de cambio de nivel.

Entonces, el caso crítico (mayor intervalo de integración) se presenta cuando las subidas sucesivas para el cambio de nivel están lo más alejado posible, tal como se ilustra en la Fig. 4.11. En estas condiciones se tendrá la variación máxima de la tensión en los condensadores.

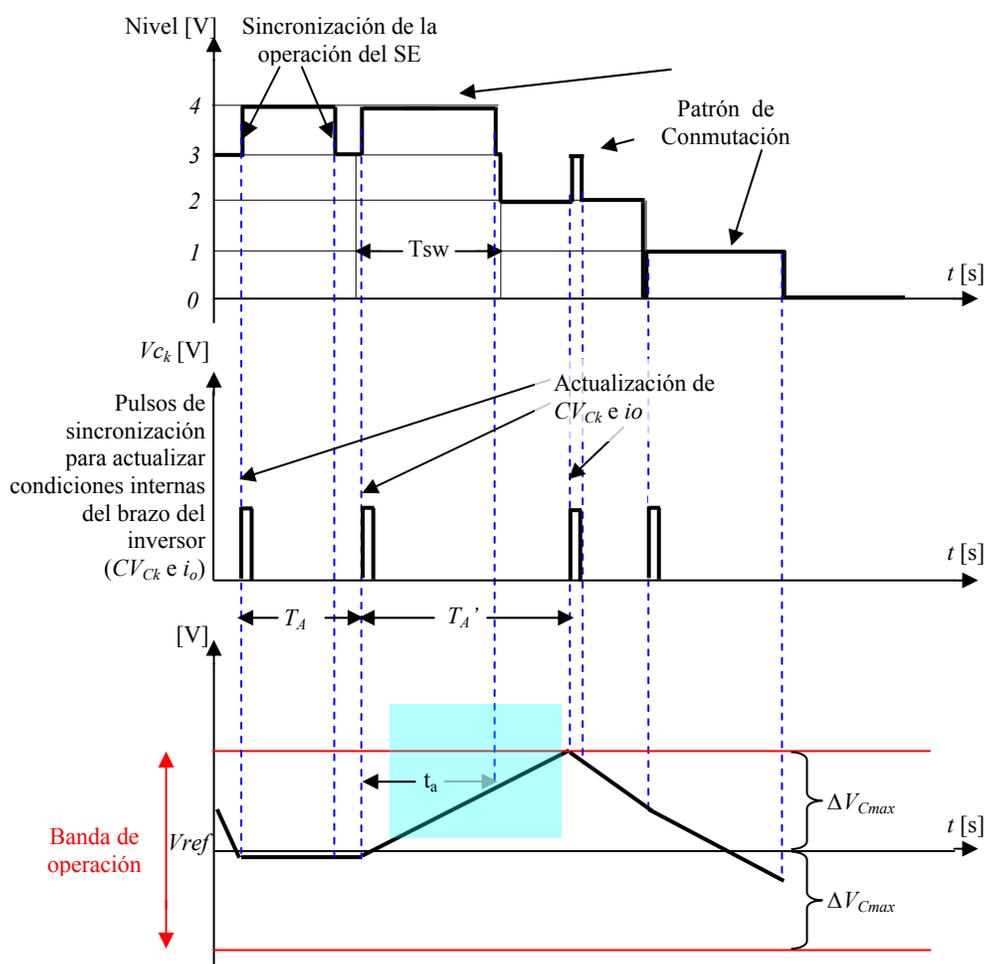


Figura 4.10 Sincronización de la estrategia de control.

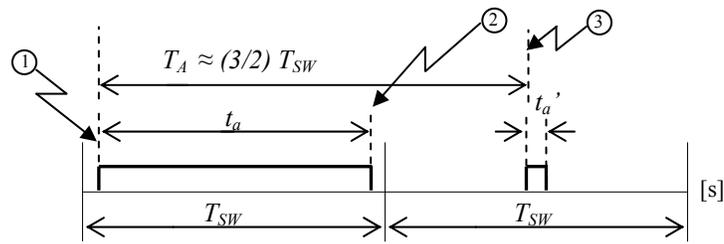


Figura 4.11 Patrón de conmutación crítica que genera la máxima variación de tensión en un condensador.

Entonces la variación máxima de V_{C_k} , alrededor del valor de referencia está dada por la ec. (4.3).

$$\Delta V_{C_k \max} = \pm \left[\frac{1}{C_k} \int_{\frac{T_{sw}-t_a}{2}}^{\frac{3}{2}T_{sw}} i_{ckmax} \cdot dt \right] = \frac{1}{C_k} i_{ckmax} (t_2 - t_1) \quad (4.3)$$

donde $t_1 = \frac{3}{2}T_{sw}$; y $t_2 = \frac{T_{sw}-t_a}{2}$;

Así, si definimos una variación máxima ΔV_{C_kmax} podremos determinar la capacidad del condensador C_k y acotar una banda de operación en la que se mantendrá la tensión de los condensadores. La banda de operación se define como la magnitud de desvío de la tensión de los condensadores hacia arriba y hacia abajo con respecto a su tensión de referencia, ver Fig. 4.10.

Finalmente, la razón por la que se sincronizó la estrategia de balance de tensión de la manera descrita, obedece a que de esa manera el número de conmutaciones en el brazo disminuye; considerando que en un inicio se sincronizó la operación del SE con el inicio del periodo de conmutación y con los cambios de nivel, por lo que se tenían 3 operaciones del SE en un periodo de conmutación, como se muestra en la Fig. 4.12.

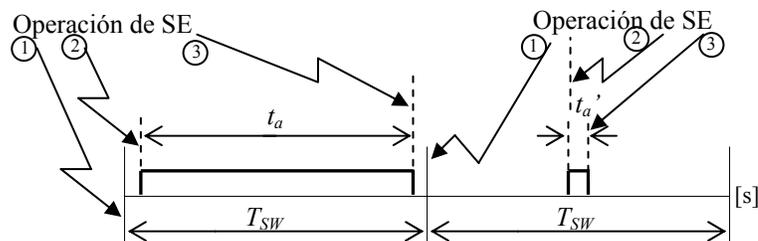


Figura 4.12 Operación de SE cada inicio de T_{SW} y en cada cambio de nivel.

De la Fig. 4.12, se observa que la máxima variación de la tensión del condensador se tendrá cuando se presente un patrón de modulación muy amplio como el que se muestra en el primer periodo de conmutación de la misma figura. Por lo tanto, el periodo de integración de la Ec. (4.1) será desde $t_1 = [(T_{SW} - t_a)/2]$ hasta $t_2 = [(T_{SW} + t_a)/2]$. La magnitud de este intervalo es prácticamente igual a T_{SW} .

De lo anterior se deduce que la variación obtenida en la tensión de los condensadores depende del modo en como el selector de estados esté sincronizado con la estrategia de modulación.

En la siguiente sección se presentan los resultados obtenidos mediante simulación con la estrategia de balance propuesta, para el caso trifásico y para 5 niveles. Se analizará también, el balance de tensión y el número de conmutaciones por interruptor (NCI) con ambas formas de sincronización.

4.3 Implementación de la estrategia de control.

En esta sección explicaremos la manera en que se implementó la estrategia de balance de tensión.

Para la implementación de la estrategia se obtuvieron todas las condiciones posibles que puede presentar el inversor tomando en cuenta todos los posibles estados internos del convertidor, así como los niveles de tensión que éste pueda proporcionar. Luego aplicando la estrategia descrita en la Sección 4.2.1 se obtuvieron los estados de conmutación que convenían para cada una de las condiciones posibles. Enseguida, dichos estados se programaron en una tabla. La tabla será accedida (direccionada) por la localidad definida por el nivel demandado y el estado interno del convertidor. En la Fig. 4.13 se ilustra como se define la dirección de memoria.

La dirección está compuesta de 7 bits, de los cuales los bits, b_3 , b_2 y b_1 se definen por las condiciones Cvc_1 , Cvc_2 y Cvc_3 , respectivamente, b_4 por el sentido de la corriente, i_o , y los bits b_5 , b_6 y b_7 para el nivel, N_m , como se muestra en la Fig. 4.13.

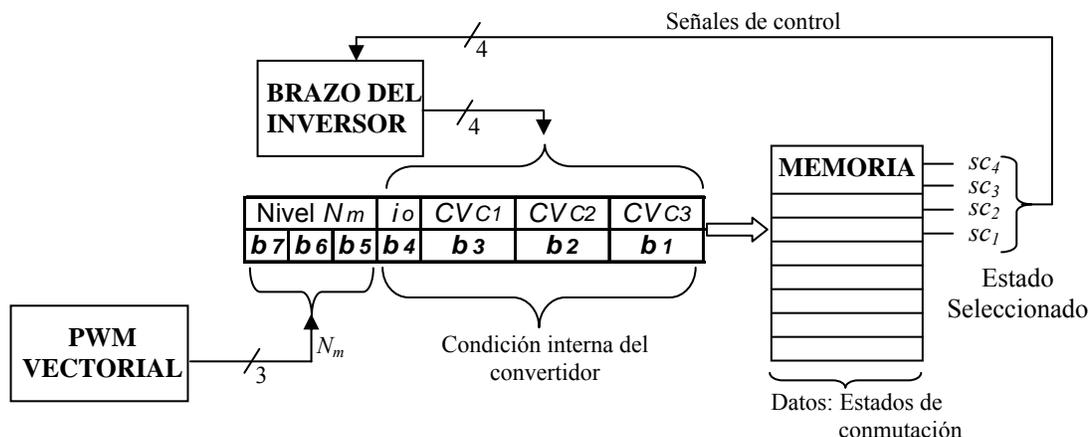


Figura 4.13 Asignación de bits para ingreso a la memoria.

Del arreglo de bits de la Fig. 4.13, sabemos que se pueden presentar 80 condiciones, ya que se tienen 5 niveles (000-100), 2 combinaciones que representan el sentido de la corriente (0-1) y 8 combinaciones que representan la condición de los condensadores (000-111). En la Tabla 4.4 se muestran todas las condiciones que se pueden presentar y los estados programados en la memoria. Cada condición que se puede presentar en el inversor se encuentra numerada del 0 al 79 y también se presenta el estado asignado a dicha condición (ver asignación de estados en la Tabla 4.3). Los estados se muestran en forma decimal y en Hexadecimal, donde el bit correspondiente indica el estado de la célula de conmutación correspondiente (0 = apagado, 1 = encendido).

4.4 Evaluación de la estrategia de control.

Para evaluar el desempeño de la estrategia de control se implementó un inversor trifásico con la estructura CF, como el mostrado en la Fig. 3.4. Los valores utilizados en la simulación se muestran en la Tabla 4.5.

Tabla 4.5 *Parámetros de simulación*

Parámetros de simulación		
Sistema Eléctrico		
Resistencia de carga	R_c	20 (Ω)
Inductancia de carga	L_c	5 (mH)
Tensión del lado de cd	U_e	200 (V)
Frecuencia de conmutación	F_c	2.5 (kHz)
Capacidad de los condensadores	C_1, C_2, C_3	1 (mF)
Tensión de precarga de VC1	V_{c1}	50 (V)
Tensión de precarga de VC2	V_{c2}	100 (V)
Tensión de precarga de VC3	V_{c3}	150 (V)
Corriente de carga máxima	$i_{ck\max}$	6 (A)
Frecuencia de la Tensión de Salida	f	60 (Hz)

Los dispositivos de conmutación utilizados en el inversor se consideran ideales.

Como sabemos, la operación de la estrategia de control fue sincronizada con el cambio de nivel hacia arriba del patrón de conmutación. Dado que $T_{SW}=400\mu s$, T_A será de $600\mu s$, ya que $T_A= 3/2$ de T_{SW} . En la siguiente sección se presentan los resultados obtenidos después de realizar la simulación. La simulación se llevó a cabo usando el software PSIM y Matlab/Simulink, trabajando en conjunto. La parte de potencia se programó en PSIM, así como la estrategia de control. En Matlab/Simulink se programó la parte del modulador. Ambos simuladores intercambian entonces información para la simulación del sistema completo. Los detalles de la implementación se encuentran en el Anexo 1.

4.4.1 Resultados de las simulaciones

En esta sección se presentan los principales resultados para evaluar la estrategia de control de la tensión de los condensadores del convertidor multinivel tipo CF de 5 niveles.

Recordemos los objetivos a cumplir:

- 1) Asegurar el nivel demandado por la modulación PWM.
- 2) Asegurar el balance de tensión en cada condensador.
- 3) Mantener el uso equilibrado de los interruptores del arreglo.

A continuación se presentan los resultados obtenidos en el mismo orden que se presentaron los objetivos.

1) Nivel demandado por la modulación.

En la parte superior de la Fig. 4.14 se muestra el nivel demandado por el método de modulación PWM que entra al SE en valores enteros de 0 a 4, esta señal corresponde a un solo brazo del inversor. En la parte inferior de la misma figura, se muestra la señal que se genera a la salida de este brazo, se observa que el SE opera de manera adecuada, ya que el brazo del inversor suministra la señal demandada en valores de 0 a 200V correspondientes a los niveles (0-4) en pasos de 50V.

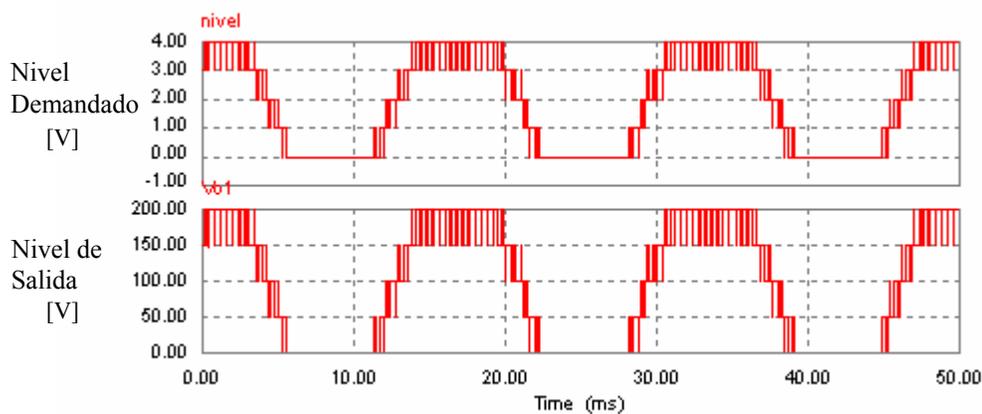


Figura 4.14 Señal de control (Nivel N_m) y respuesta del sistema (V_{O1}) en un brazo del inversor.

2) *Balace de tensión en cada condensador.*

En la Fig. 4.14 se observa que el brazo del inversor genera una señal de tensión multinivel bien definida, por lo que es de esperarse que las tensiones de los condensadores se mantengan en valores cercanos a sus respectivas referencias.

En las Figs. 4.15-4.17, se muestra la tensión de los condensadores C_1 , C_2 y C_3 , respectivamente, de un brazo del inversor. Se observa que se establece el balance esperado, ya que las tensiones de los mismos están alrededor de sus valores de referencia que son de 50, 100 y 150V, respectivamente.

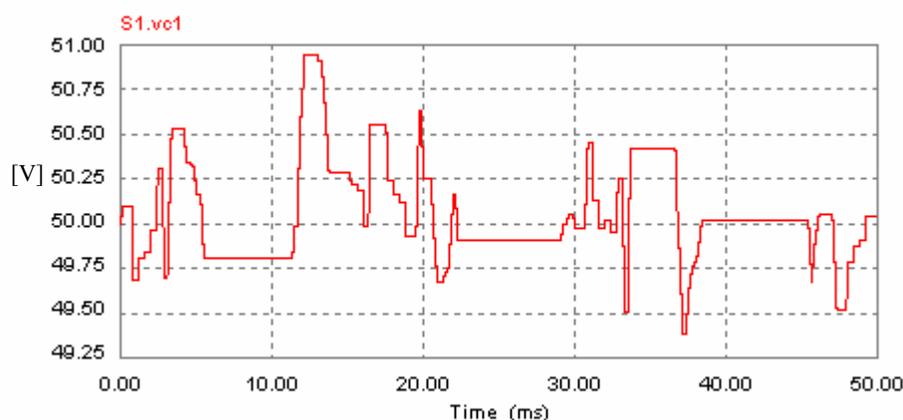


Figura 4.15 Tensión en el condensador C_1 de un brazo del inversor multinivel.

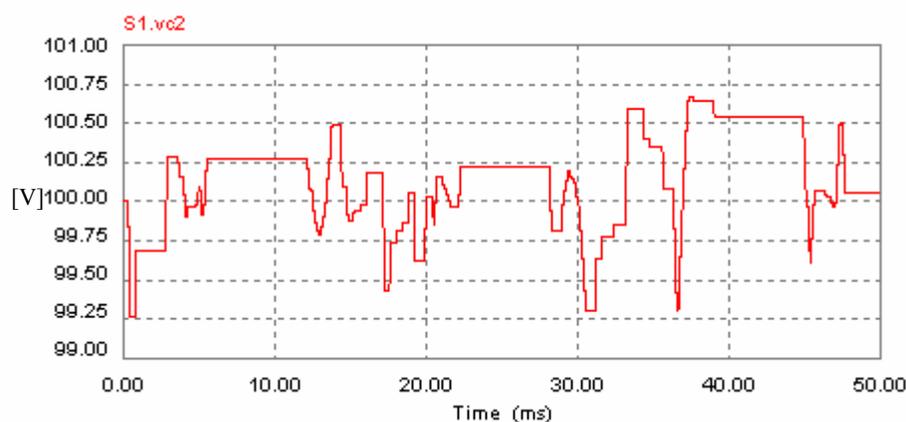


Figura 4.16 Tensión en el condensador C_2 de un brazo del inversor multinivel.

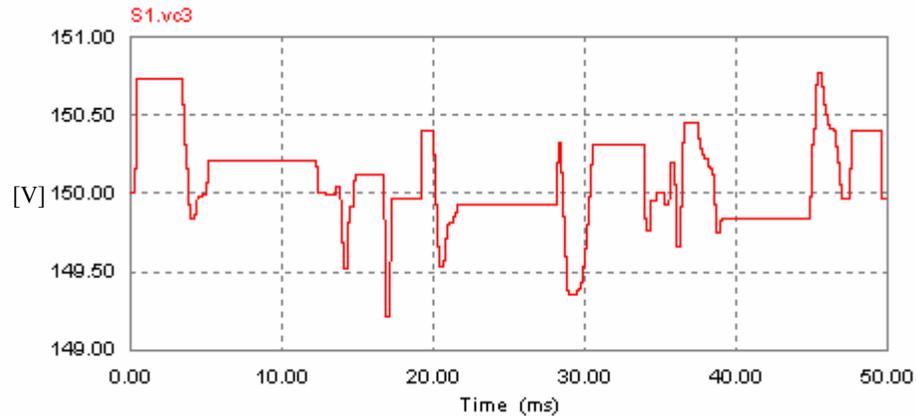


Figura 4.17 Tensión en el condensador C_3 de un brazo del inversor multinivel.

Además, si analizamos su variación máxima encontramos que está dentro de los límites dados por la ec. (4.3), con un intervalo de integración de $t_1 = [(T_{SW} - t_a)/2]$ hasta $t_2 = [(3 * T_{SW})/2]$.

3) Uso equilibrado de los interruptores del arreglo

Primeramente, en las Figs. 4.18-4.20, se muestran las señales de control que envía el SE a cada célula de conmutación. Se presentan cuatro señales por brazo en el mismo intervalo de tiempo (11-21ms).

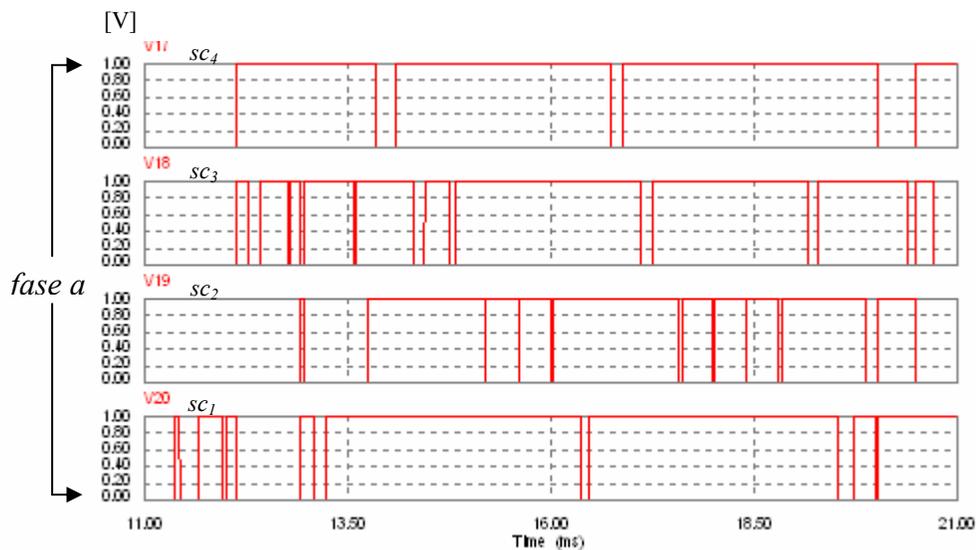


Figura 4.18 Señales de Control para el brazo de la fase a) del inversor.

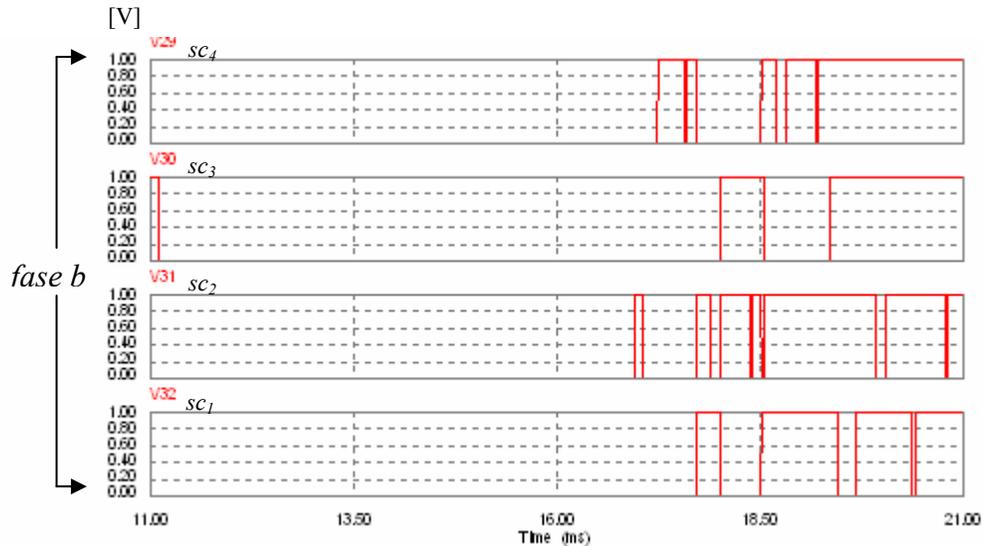


Figura 4.19 Señales de Control para el brazo de la fase b) del inversor.

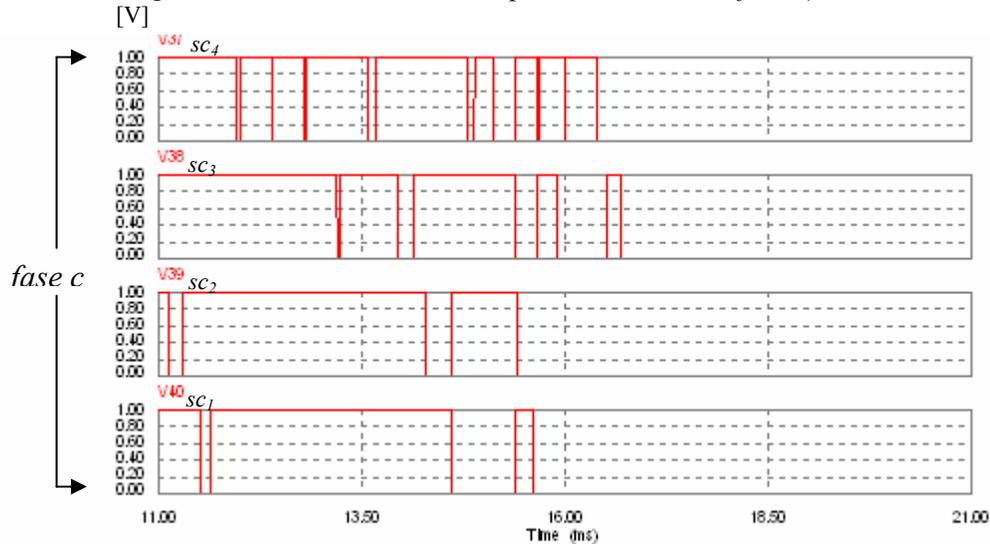


Figura 4.20 Señales de Control para el brazo de la fase c) del inversor.

De las Figs. 4.18-4.20, si tomamos el intervalo de 11ms a 16.6 ms, observamos que cuando dos brazos están operando (fase a y c), el brazo restante se mantiene sin hacerlo (fase b), lo anterior sucede porque cada brazo del inversor se mantiene en funcionamiento 2 terceras partes de un ciclo, por una tercera parte sin operación, esto debido al método de modulación vectorial.

Para cuantificar si los interruptores de cada brazo trabajan de manera equilibrada, es necesario analizar como se reparte el total de las conmutaciones. En la Fig. 4.21, se muestra el número de conmutaciones totales, así como el NCI, cuando la estrategia opera únicamente en cada cambio de nivel del patrón de modulación, como se mostró en la Fig. 4.5.

Del total de 500 conmutaciones, se espera que se distribuyan entre las 4 células de manera equilibrada, es decir, 125 conmutaciones por célula. Podemos observar que el número de conmutaciones de cada célula están cumpliendo con ese equilibrio.

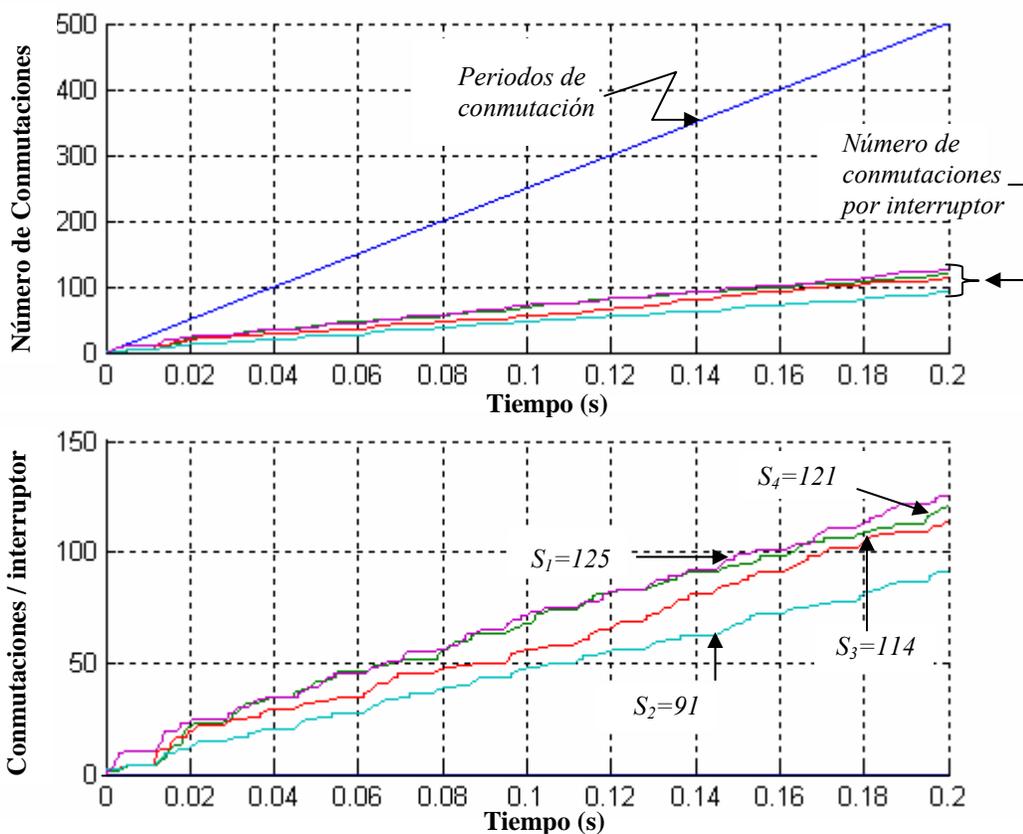


Figura 4.21 NCI cuando la estrategia opera únicamente con cada cambio de nivel hacia arriba.

Adicionalmente, para estudiar el efecto del modo de sincronización se realizó una prueba sincronizando el algoritmo de control con el inicio de cada periodo de conmutación y a cada cambio de nivel. En la Fig. 4.22 se muestran los resultados con este método de sincronización. Podemos ver que el número de conmutaciones por célula aumentaron ligeramente con respecto a su valor de equilibrio.

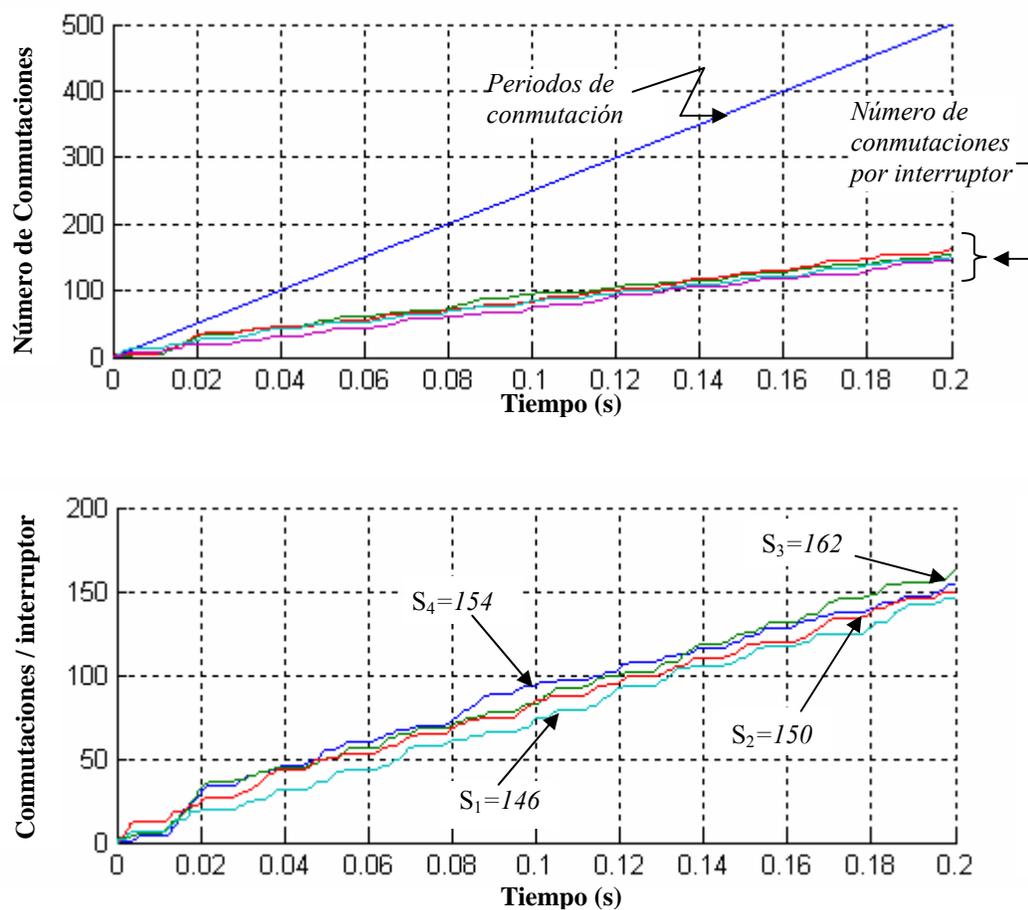


Figura 4.22 NCI cuando la estrategia opera cada inicio de T_{SW} y cada cambio de nivel.

En las Tablas 4.6 y 4.7 se hace un resumen del desempeño que se obtiene al emplear ambos métodos de sincronización.

En la Tabla 4.6, se muestran los resultados para el primer caso de sincronización, se observa que se tienen 451 conmutaciones totales, lo que representa 9.8% menos que el número de periodos de conmutación; considerando que a una frecuencia de 2.5kHz en 0.2 s. se tienen 500 periodos de conmutación. También se observa que se consigue buen equilibrio en el uso de los interruptores, dado que las 451 conmutaciones se reparten entre los 4 interruptores del brazo de manera equilibrada, siendo S_1 , el interruptor que

presenta mayor número de conmutaciones, 10.86% más que las deseadas (113 conmutaciones por interruptor).

En la Tabla 4.7, se muestran los resultados para el segundo caso de sincronización, se observa que se tienen 612 conmutaciones totales, lo que representa 22.4% más, que el número de periodos de conmutación totales (500 periodos). También se observa que se consigue buen equilibrio en el uso de los interruptores, dado que las 612 conmutaciones se dividieron entre los 4 interruptores del brazo, siendo S_3 el interruptor que conmuta un número mayor de veces, 162, que representa 5.88% más que el valor que se esperaría (153 conmutaciones por interruptor).

Tabla 4.6 NCI cuando SE opera cada cambio de nivel hacia arriba.

	No. de Conmutaciones	%Variación
Interruptor 1	125	+10.86
Interruptor 2	91	-19.29
Interruptor 3	114	+1.11
Interruptor 4	121	+7.32
Total de conmutaciones	451	-9.80

Tabla 4.7 NCI cuando SE opera cada inicio de T_{sw} y cada cambio de nivel hacia arriba.

	No. de Conmutaciones	%Variación
Interruptor 1	146	-4.58
Interruptor 2	150	-1.96
Interruptor 3	162	+5.88
Interruptor 4	154	+0.65
Total de conmutaciones	612	+22.40

En ambos casos es necesario considerar que el intervalo de observación fue de sólo 0.2 s. Para una mayor evaluación habría que considerar un mayor intervalo de tiempo, e incluir condiciones adicionales como cambios en el valor de la tensión de referencia o cambio de la frecuencia de salida. Por ello, en la Sección 5.7 se lleva a cabo una simulación en un intervalo de tiempo mayor y con variaciones en la carga.

También es interesante evaluar la desviación de la tensión de los condensadores en ambos casos. Si bien, con el primer caso de sincronización se muestra un mejor desempeño del SE en cuanto a NCI, se esperaría tener una banda de operación mayor en la tensión de los condensadores, dado que la actualización es cada T_A a $3/2$ de T_{sw} .

Sin embargo, al comparar el desvío de tensión en C_l ocasionado con ambas estrategias de sincronización, se aprecia que prácticamente este desvío es el mismo (49 a 50.8 para $V_{Cl}=50V$), Fig. 4.23(a)-(b).

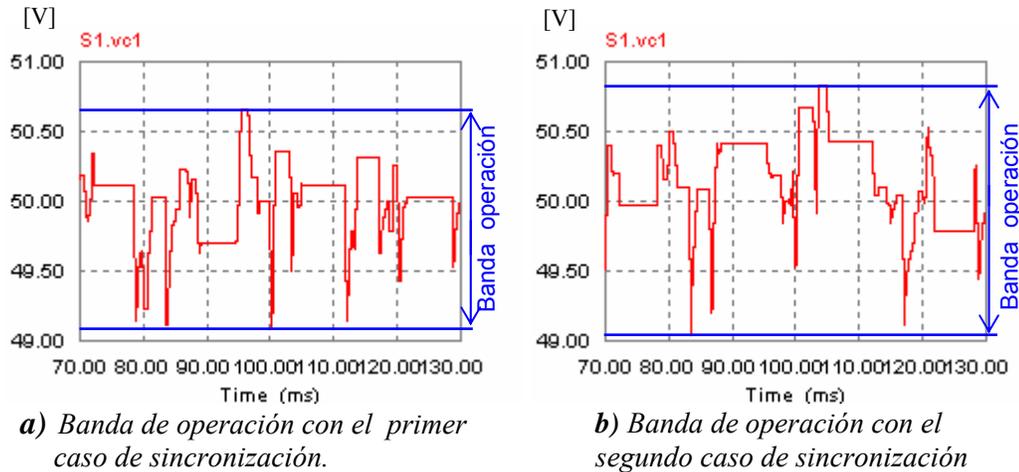


Figura 4.23 Variación de la tensión en ambos casos de sincronización.

El desvío máximo de tensión que se esperaría para el primer caso se muestra en el cálculo (4.4) y para el segundo en (4.5). Se consideró $I_{ckmax}=4.24A$ y $C=1mF$ en ambos cálculos. En cuanto al intervalo de tiempo máximo para la operación del SE, en el primer caso se consideró de $200\mu S$ (suponiendo una condición en la que el patrón de modulación es muy estrecho) y en el segundo caso de $600\mu S$ ($T_A=3/2T_{SW}$).

$$\Delta V_{Ck} = \frac{1}{C_k}(i_{ckmax})\Delta t_{max} = \frac{1}{1 \times 10^{-3}}(4.24)600 \times 10^{-6} = 2.54V \quad (4.4)$$

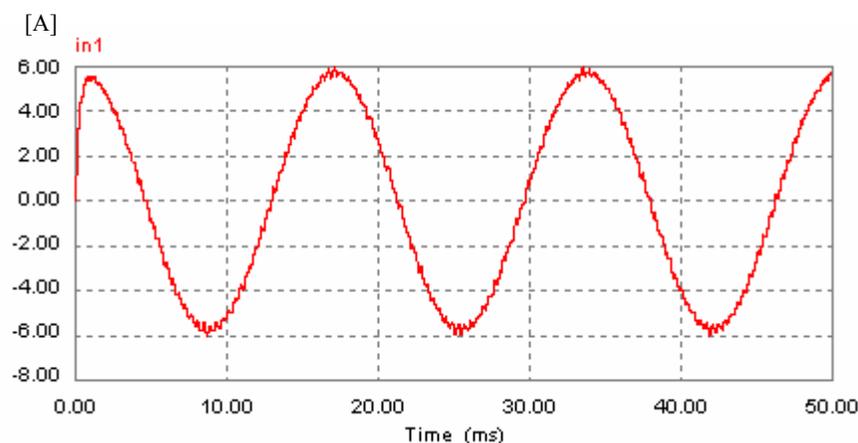
$$\Delta V_{Ck} = \frac{1}{C_k}(i_{ckmax})\Delta t_{max} = \frac{1}{1 \times 10^{-3}}(4.24)200 \times 10^{-6} = 0.85V \quad (4.5)$$

El desvío de tensión calculado en (4.5), coincide con el desvío de tensión mostrado en la Fig. 4.23(b). Sin embargo, el valor calculado en (4.4) no corresponde a la variación obtenida en la simulación, Fig. 4.23(a). Esto último sucede debido a que en el cálculo se considero el escenario crítico, en el que se supone una corriente máxima constante en un periodo T_A igual a $3/2 T_{SW}$, pero dado que se simuló en un periodo de tiempo muy corto, sin variaciones abruptas en la referencia de tensión y por ende sin variaciones en la corriente de carga, este escenario no se presentó.

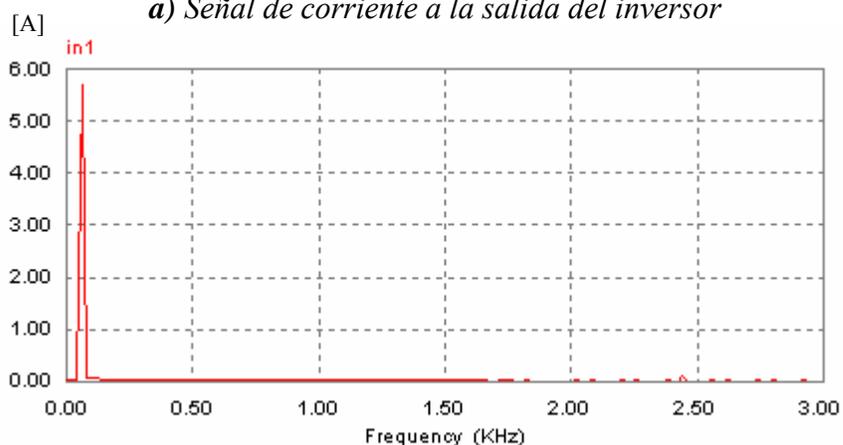
Con lo anterior, se demuestra que la estrategia de balance cumple con los tres objetivos de control para los que fue diseñada.

A continuación se presentan otros resultados que pueden ser de utilidad para evaluar el buen desempeño de la estrategia de balance en conjunto con el método de modulación vectorial.

En la Fig. 4.24(a)-(b), se muestra la corriente a la salida de uno de los brazos del inversor y su espectro en frecuencia, respectivamente. Se observa que se trata de una sinusoidal con cierto rizo por efecto de la conmutación en alta frecuencia de los transistores, esto se ve reflejado en la frecuencia armónica mostrada en el espectro a 2.5 kHz que corresponde a la frecuencia de conmutación del modulador. La amplitud de la corriente a 2.5 kHz es de aproximadamente 1.6% de la fundamental.



a) Señal de corriente a la salida del inversor

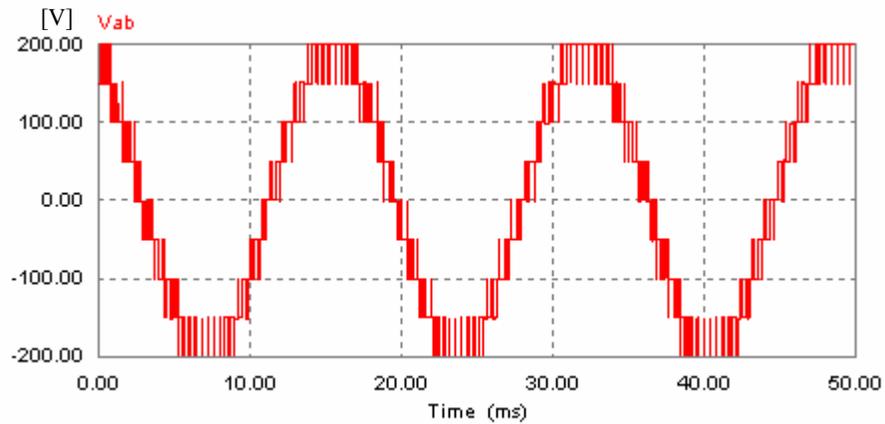


b) Espectro en frecuencia de la corriente de salida del inversor

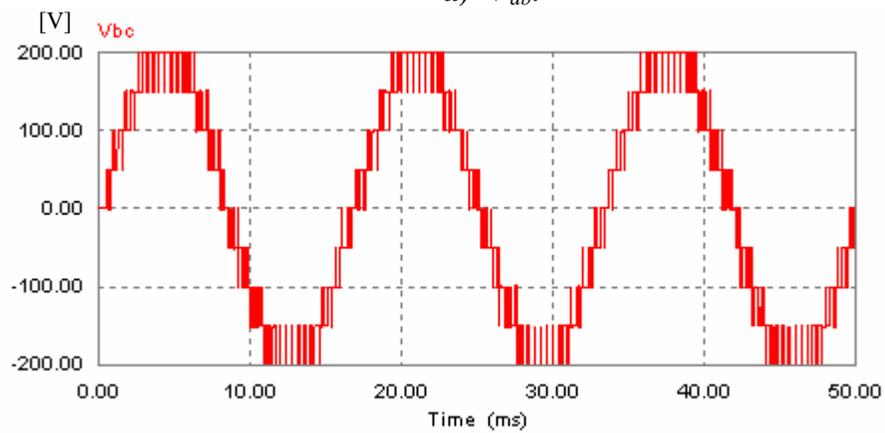
Figura 4.24 Corriente a la salida del inversor y su espectro en frecuencia.

En la Fig. 4.25(a)-(c), se muestran las tensiones entre fases a la salida del inversor, se observa que se trata de señales multinivel bien definidas, en 5 niveles y

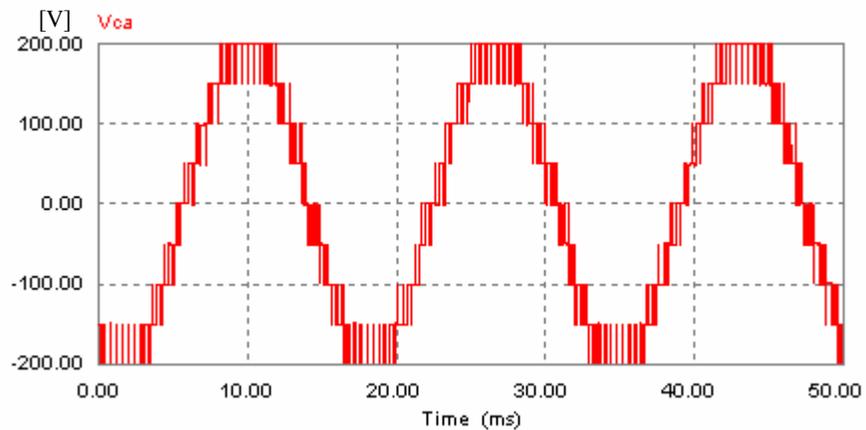
desfasadas 120° y 240° entre si. Esto demuestra que la operación de la estrategia es adecuada para los tres brazos del inversor.



a) V_{ab} .



b) V_{bc} .



c) V_{ca} .

Figura 4.25 Tensión entre fases a la salida del inversor.

4.4.2 Comportamiento de la estrategia ante la variación de la tensión de entrada.

Por último, se realizó una prueba variando la tensión de alimentación de cd del inversor para determinar cuanto tiempo le lleva, a la estrategia de balance, fijar a un nuevo nivel de referencia la tensión de los condensadores. Se espera que la señal de salida del brazo del inversor se vea modificada. En la Fig. 4.26(a)-(b) se muestra la variación de la tensión de la fuente de cd , V_{cd} , y como se modifica la tensión en cada uno de los condensadores, V_{C1} , V_{C2} y V_{C3} .

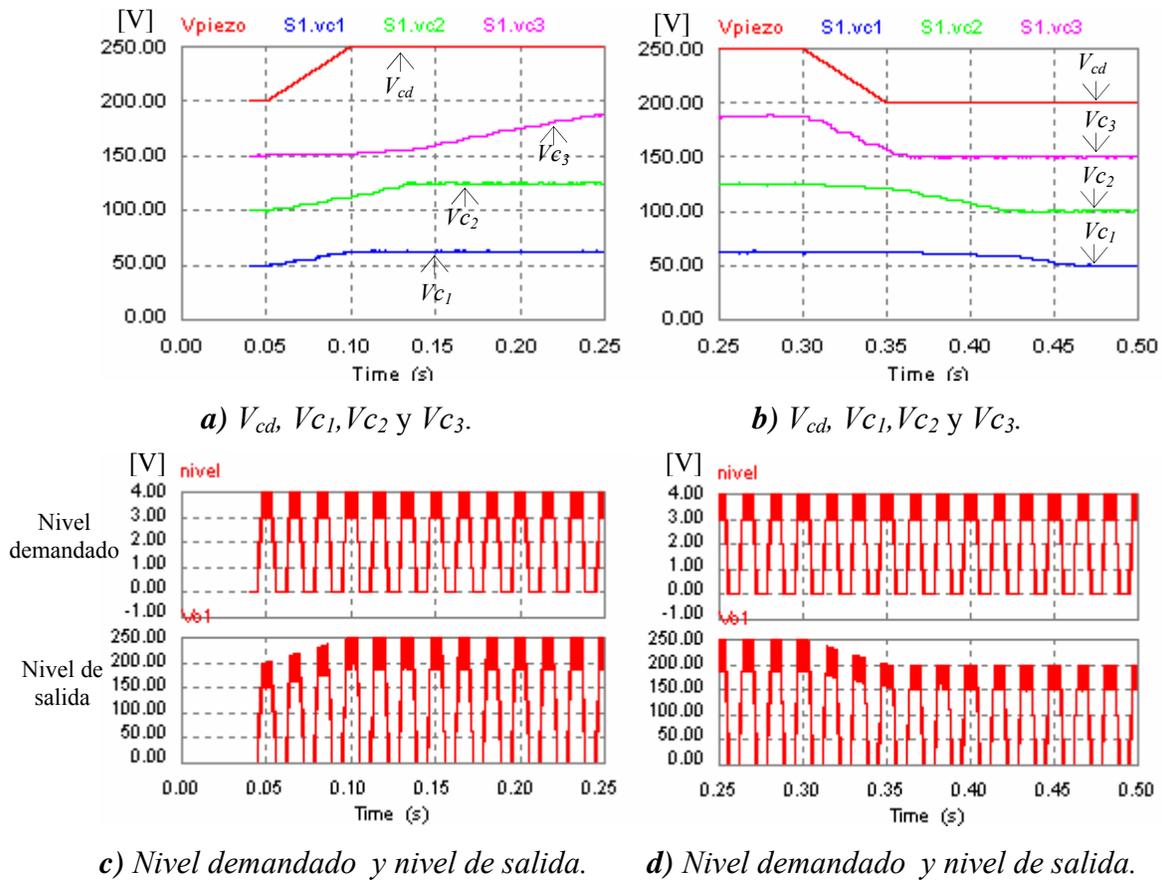


Figura 4.26 Desempeño de la estrategia ante la variación de V_{cd}

De las Figs. 4.28(a)-(b), se observa que a medida que varía la tensión de la fuente V_{cd} (de 200V a 250V), la estrategia de balance consigue llevar a cada condensador a su respectivo nivel de tensión ($V_{C1}=62.5V$, $V_{C2}=125V$ y $V_{C3}=187.5V$), aunque se presenta un

retraso, siendo C_3 el condensador al que le lleva más tiempo (0.2 s.) alcanzar la nueva referencia en la subida y al condensador C_1 en la bajada (0.15 s.). En la Fig. 4.26(c)-(d), se muestra la señal que demanda la modulación PWM vectorial y la respuesta del inversor. Se observa que la señal de referencia dada por el método de modulación no presenta ningún cambio en su forma. Sin embargo, la señal de salida del brazo presenta un cambio en su amplitud debido a que la referencia de las tensiones en los condensadores fue modificada.

Para una validación más completa en el siguiente capítulo se presenta el desempeño de la estrategia de control, en el marco de una aplicación de compensación de potencia reactiva.

4.5 Conclusiones preliminares

En este capítulo se presentó una estrategia de control para mantener regulada la tensión en los condensadores de un inversor trifásico de cinco niveles, cuya configuración se denomina condensadores flotantes CF. De los datos obtenidos se concluye lo siguiente.

- Dado que la estructura CF presenta la característica de redundancia de estados, es posible asegurar el nivel de tensión demandado por la modulación PWM, establecer el balance de tensión en cada condensador y equilibrar el uso de los interruptores en cada brazo del inversor.
- Con la metodología de selección de estados propuesta, la técnica puede ser extendida a un número mayor de niveles, tomando en cuenta que crecerá la aparición de estados indeseables, por lo que el análisis será más complejo.
- Ante un aumento del 25% en la tensión de la fuente de cd , con respecto a su valor nominal (200V), la estrategia responde de manera lenta en los tres brazos; esto implica un riesgo para la integridad de los interruptores, por lo que es necesario explorar técnicas para aumentar la rapidez de respuesta de la estrategia. Cabe señalar que esta rapidez de respuesta, depende de la tasa de variación con respecto al tiempo de la tensión en la fuente de cd . Sin embargo se requieren estudios más detallados para evaluar de mejor manera este parámetro.

Capítulo 5

Compensación de potencia reactiva mediante un inversor estático multinivel de cinco niveles tipo CF

En este capítulo se prueba la estrategia de balance de tensión descrita en el Capítulo 4 en una aplicación de compensación dinámica de potencia reactiva. Se plantean dos leyes de control para conseguir la compensación de reactivos y se simula en ambos casos utilizando la estrategia de balance propuesta, para ello se utiliza un sistema de prueba. Se obtienen los resultados y se concluye al respecto.

5.1 Introducción

En este capítulo se presenta un ejemplo de aplicación para validar la estrategia de balance de tensión propuesta en el Capítulo 4. La aplicación consiste en utilizar al inversor CF como un compensador dinámico de potencia reactiva en un sistema eléctrico. Para ello, primeramente se valida el modelo del inversor y posteriormente se diseñan los lazos de control de corriente necesarios para esta aplicación. En cuanto al control del inversor, éste se realiza utilizando el algoritmo de modulación vectorial multinivel, trabajando en conjunto con la técnica de balance propuesta en el capítulo anterior.

El sistema de prueba está conformado por una carga alimentada por un generador a través de una red eléctrica. La inyección de reactivos se logra conectando el inversor multinivel en paralelo con dicha red a través de un transformador de acoplamiento.

Para llevar a cabo la compensación, es necesario diseñar un control de corriente que asegure las corrientes de referencia calculadas a partir de la potencia instantánea consumida por la carga. Para ello se proponen dos estrategias de control. La primera, es una estrategia por asignación de polos y una segunda estrategia basada en un controlador PI tradicional. Por último, se compara el desempeño de ambos controladores, y se evalúa el desempeño de la estrategia de balance de la tensión de los condensadores del compensador multinivel.

5.2 Red eléctrica y compensador paralelo

En la Fig. 5.1 se muestra el sistema eléctrico con el compensador paralelo y sus bloques de control de corriente. El sistema está compuesto de los siguientes bloques:

- 1) Generador
- 2) Red Eléctrica
- 3) Carga
- 4) Transformador de acoplamiento
- 5) Sensor de tensión en la red.
- 6) Sensor de corriente de carga
- 7) Punto de acoplamiento común, PCC (Inyección de corriente del inversor hacia la red)
- 8) Sensor de corriente del inversor
- 9) Inversor multinivel tipo CF y selector de estados
- 10) Obtención de fase del vector de tensión de la red (marco de referencia giratorio)
- 11) Transformación de coordenadas abc/dqo, para corrientes del inversor (al marco de referencia giratorio)
- 12) Transformación de coordenadas abc/dqo, para corrientes de la carga (al marco de referencia giratorio)
- 13) Control de corriente (Compensación)
- 14) Modulación PWM multinivel de tipo vectorial

El sistema se compone de un generador 1), que alimenta una carga 3) a través de una red eléctrica 2). El inversor 9), se encuentra conectado a la red en el punto de acoplamiento común PCC 7), mediante un transformador de acoplamiento 4). En el Bloque 5) se sensan las tres tensiones de fase de la red, estas señales son enviadas al Bloque 10) para obtener el ángulo del vector de tensión de red, que servirá para sincronizar la transformación de coordenadas abc/dqo en los bloques de transformación 11) y 12). En el Bloque 6), se tiene el sensor que registra la corriente demandada por la carga, la cual se procesa en el Bloque 12) para obtener las componentes directa y de cuadratura, $i_{\alpha L}$ e $i_{\beta L}$, en un marco de referencia síncrono. De igual forma, en 8), es sensada la corriente del inversor (compensador), para ser convertida a un marco de referencia giratorio y obtener las componentes directa, i_{α} y de cuadratura, i_{β} , en el Bloque 11). En el Bloque 13), se realizan las acciones de control de la corriente inyectada por el compensador, donde se generan las componentes del vector tensión de referencia requerido para llevar a cabo la compensación de reactivos, el cual es enviado (magnitud y ángulo) hacia el bloque de modulación PWM 14).

Debido a que el interés de este sistema de prueba, radica en que el inversor suministre únicamente la potencia reactiva requerida por la carga y la potencia activa necesaria sea suministrada solamente por el generador, los objetivos de control para la corriente del inversor son:

- a) $i_{\alpha}=0$; dado que no hay intercambio de potencia activa con la red
- b) $i_{\beta}=i_{\beta L}$; el compensador proporciona la potencia reactiva demandada por la carga.

donde i_{α} e i_{β} , representan la corriente suministrada por el inversor, $i_{\alpha L}$ e $i_{\beta L}$ la corriente requerida por la carga, ambas expresadas en el marco de referencia síncrono.

Lo anterior asegura que el sistema de generación suministre únicamente la potencia activa y los reactivos sean suministrados por el compensador estático: inversor multinivel.

En la siguiente sección se lleva a cabo el modelado del sistema, a partir del cual se diseñarán los lazos de control requeridos.

5.3 Modelado del sistema

En la Fig. 5.2 se muestra el diagrama equivalente del circuito de potencia usando fasores espaciales [31].

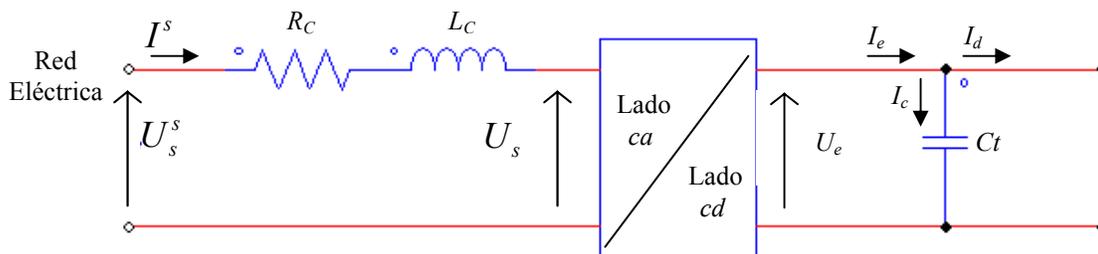


Figura 5.2 Circuito equivalente del inversor trifásico acoplado a la red

El transformador de acoplamiento se representa por la resistencia y la inductancia de corto circuito R_C y L_C , respectivamente. La tensión U_s es la tensión de salida del inversor, aplicada en el lado secundario del transformador. La tensión U_s^s representa el fasor de tensión de la red en el lado primario del transformador, de la misma forma I^s representa el vector de corriente del lado primario del transformador.

Las tensiones y corrientes del lado trifásico son vectores espaciales expresados en un marco de referencia fijo. El inversor se representa por un convertidor cd - ca ideal. Del lado de cd se observa la tensión continua U_e , la corriente I_e , y el condensador de almacenamiento C_t . Se muestra también la corriente I_c que fluye a través del condensador y la corriente I_d que fluye al circuito intermedio.

La ecuación de malla del circuito trifásico se puede expresar como:

$$R_C I^s + L_C \frac{dI^s}{dt} = U_s^s - U_s \quad (5.1)$$

Considerando una transformación de coordenadas a un marco de referencia giratorio, que gira a una velocidad angular ω , donde ω es la pulsación angular del sistema trifásico, tenemos:

$$U_s = u_s e^{j\omega t}, \quad I^s = i e^{j\omega t}, \quad U_s^s = u_s^s e^{j\omega t} \quad (5.2)$$

donde el vector tensión de la red eléctrica se toma como marco de referencia.

Así,

$$R_C i e^{j\omega t} + L_C \frac{d(i e^{j\omega t})}{dt} = u_s^s e^{j\omega t} - u_s e^{j\omega t} \quad (5.3)$$

efectuando la derivada indicada llegamos a:

$$R_C i e^{j\omega t} + j\omega L_C i e^{j\omega t} + L_C \frac{d i e^{j\omega t}}{dt} = u_s^s e^{j\omega t} - u_s e^{j\omega t} \quad (5.4)$$

Simplificando, y sabiendo que estamos en un sistema de coordenadas síncrono, girando a la velocidad angular de la red, tenemos que el vector tensión de la red es el vector de referencia, así:

$$\begin{aligned} u_s &= U_e u_{cm} \\ u_s^s &= \hat{u}_N \end{aligned} \quad (5.5)$$

donde U_e es la tensión en el lado de cd y u_{cm} es el índice de modulación de la tensión de referencia. Este índice puede ser descompuesto en sus componentes, $u_{cm\alpha}$ y $u_{cm\beta}$, mediante la transformación descrita en la Ec. 5.22. Es decir, $u_{cm} = u_{cm\alpha} + u_{cm\beta}$. De la misma forma el vector I^s , puede ser descompuesto en sus componentes i_α e i_β .

Siguiendo con el análisis, sustituyendo (5.5) en (5.4) simplificada, y separando la ecuación de malla en parte real (α) e imaginaria (β), tenemos:

$$\frac{d i_\alpha}{dt} = -\frac{R_C}{L_C} i_\alpha + \omega i_\beta - \frac{U_e}{L_C} u_{cm\alpha} + \frac{\hat{u}_N}{L_C} \quad (5.6)$$

$$\frac{d i_\beta}{dt} = -\frac{R_C}{L_C} i_\beta - \omega i_\alpha - \frac{U_e}{L_C} u_{cm\beta} \quad (5.7)$$

Por otro lado, el balance de potencias entre el lado de ca y el lado de cd , está dado por:

$$P = \text{Re}\{U^{s*} I^s\} = U_e I_e \quad (5.8)$$

Para el condensador, se tiene que:

$$I_e - I_d = I_c = C_t \frac{dU_e}{dt}$$

$$o \tag{5.9}$$

$$I_e = C_t \frac{dU_e}{dt} + I_d$$

Sabiendo que:

$$u^s = U_e u_{cm} \tag{5.9a}$$

Introduciendo (5.9a) en (5.8) se obtiene:

$$P = \text{Re} \left\{ (U_e u_{cm})^* I^s \right\} = U_e \left(C_t \frac{dU_e}{dt} + I_d \right) \tag{5.10}$$

Simplificando obtenemos la ecuación para la dinámica de la tensión del condensador C_t :

$$\frac{dU_e}{dt} = \frac{1}{C_t} \left[u_{cm\alpha} i_\alpha + u_{cm\beta} i_\beta - I_d \right] \tag{5.11}$$

Así, se tienen las tres ecuaciones que rigen al sistema:

$$\frac{di_\alpha}{dt} = -\frac{R_C}{L_C} i_\alpha + \omega i_\beta - \frac{U_e}{L_C} u_{cm\alpha} + \frac{\hat{u}_N}{L_C} \tag{5.12}$$

$$\frac{di_\beta}{dt} = -\frac{R_C}{L_C} i_\beta - \omega i_\alpha - \frac{U_e}{L_C} u_{cm\beta} \tag{5.13}$$

$$\frac{dU_e}{dt} = \frac{1}{C_t} \left[u_{cm\alpha} i_\alpha + u_{cm\beta} i_\beta - I_d \right] \tag{5.14}$$

Para completar el modelado del sistema es necesario incluir la dinámica del modulador PWM. Esta parte del sistema, puede verse como un retardo puro, pero para propósitos de análisis se aproximará este retardo por un sistema de primer orden. Se tomará un retardo de tiempo de un tercio del periodo de conmutación, que es el retardo promedio que toma al convertidor para actualizar su salida después de recibir un cambio de referencia [32].

5.4 Validación del modelo

En esta sección se valida el modelo obtenido en la sección anterior. Para ello se compara la respuesta del modelo dinámico representado por las ecuaciones (5.12)-(5.14) con la respuesta obtenida por la simulación del circuito exacto del sistema eléctrico. Para ello se utiliza el simulador PSIM. Este simulador permite tanto la simulación del circuito eléctrico (modelo instantáneo incluyendo los elementos de conmutación) como la simulación de las ecuaciones que lo representan. Una vez validado el modelo, se procederá a implementar los algoritmos para el control de la corriente de compensación que suministra el inversor a la red eléctrica.

Para la validación, se simuló el diagrama estructural representado en la Fig. 5.3, pero sin incluir la dinámica de la tensión U_e del condensador, es decir, se consideró U_e constante, tal como se muestra en la Fig. 5.4. Igualmente, se simuló el sistema de prueba de la Fig. 5.1 (circuito real), y se compararon las respuestas de ambos sistemas ante los mismos estímulos. Las señales de entrada en ambos sistemas son las tensiones u_{cma} y $u_{cm\beta}$ y las señales de salida son las corrientes i_α e i_β , ambas en un marco de referencia síncrono con el vector tensión de la red.

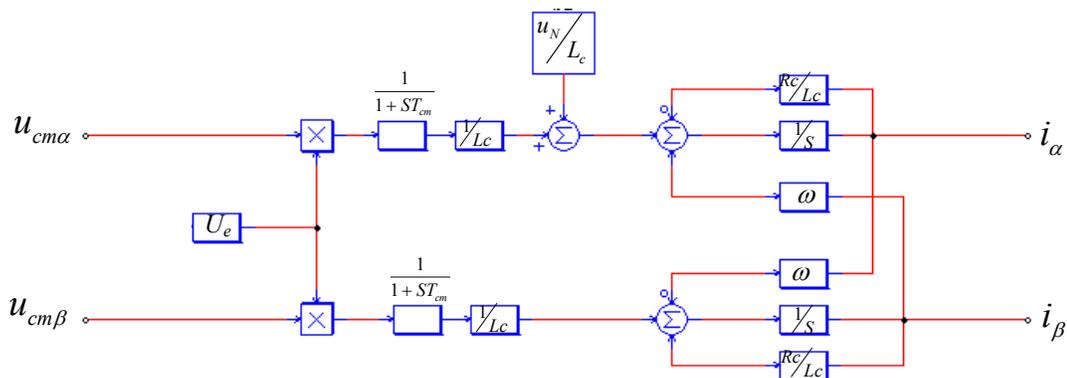


Figura 5.4 Diagrama estructural suponiendo U_e constante

En la Fig. 5.5(a) se muestran las señales de excitación u_{cma} y $u_{cm\beta}$ aplicadas a ambos sistemas (modelo y circuito real). En las Figs. 5.5(b)-5.5(c) se observan las corrientes i_α e i_β respectivamente, tanto las obtenidas por el modelo como las obtenidas por el circuito real. Se puede ver que ambas son similares, con la diferencia de que en las corrientes del circuito real se observa el rizo introducido por la naturaleza conmutada del inversor, lo cual no se toma en cuenta en el modelo y por lo tanto no se observa este fenómeno.

Finalmente, en la Fig. 5.5(d) se muestra la tensión entre las fases a y b del inversor en el circuito real, se puede apreciar que se trata bien de un inversor de tipo multinivel.

Los resultados obtenidos confirman la validez del modelo desarrollado en la Sección 5.3. En la siguiente sección se presenta un método de control para regular las corrientes que entrega el inversor multinivel, tomado como base el modelo presentado en la Sección 5.3. Igualmente el modelo seguirá empleándose para comparar los resultados obtenidos con el sistema real.

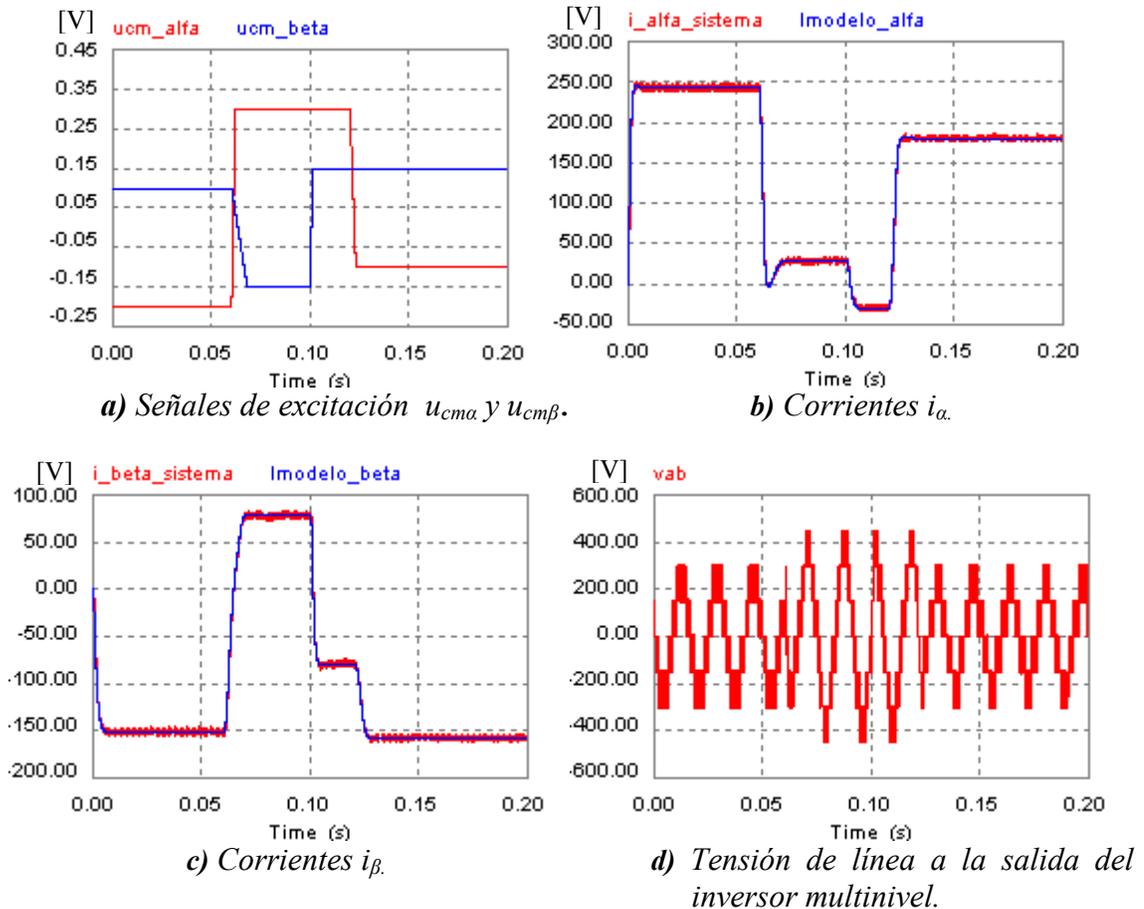


Figura 5.5 Formas de onda obtenidas con el modelo y con el circuito real.

5.5 Control de la corriente por asignación de polos (AP)

En esta sección se propone un control de la corriente por asignación de polos [33]. Básicamente se busca modificar la dinámica del sistema e introducir una dinámica que mueva los puntos de equilibrio hacia los valores de referencia deseados. Para la corriente del eje directo (i_a), se requiere que esta sea nula, ya que el compensador, en este caso,

sólo intercambia reactivos con la red eléctrica. Por otra parte, la dinámica del eje de cuadratura se modifica de tal forma que la corriente tienda al valor de referencia i_β^* , que se calcula de tal manera que el compensador suministre la potencia reactiva que consume la carga. Para los objetivos de control mencionados, el sistema (5.12)-(5.14) se transforma en:

$$\frac{di_\alpha}{dt} = -\frac{R_C}{L_C}i_\alpha + \omega i_\beta - \frac{U_e}{L_C}u_{cm\alpha} + \frac{\hat{u}_N}{L_C} = -Ki_\alpha \quad (5.17)$$

$$\frac{di_\beta}{dt} = -\frac{R_C}{L_C}i_\beta - \omega i_\alpha - \frac{U_e}{L_C}u_{cm\beta} = -\psi(i_\beta - i_\beta^*) \quad (5.18)$$

$$\frac{dU_e}{dt} = 0 \quad (5.19)$$

La dinámica dada por (5.14), se considera nula, ya que el condensador del lado de cd es sustituido por una fuente de tensión constante (5.19). Los variables K y ψ permiten ajustar la dinámica deseada en los ejes directo y de cuadratura respectivamente. Cabe mencionar que la dinámica introducida por el modulador PWM no ha sido tomada en cuenta.

Las ecuaciones de control resultantes son:

$$u_{cm\alpha} = \frac{L_C}{U_e}Ki_\alpha - \frac{R_C}{U_e}i_\alpha + \frac{L_C}{U_e}\omega i_\beta + \frac{\hat{u}_N}{U_e} \quad (5.20)$$

$$u_{cm\beta} = \frac{L_C}{U_e}\psi i_\beta - \frac{L_C}{U_e}\psi i_\beta^* - \frac{R_C}{U_e}i_\beta - \frac{L_C}{U_e}\omega i_\alpha \quad (5.21)$$

donde $i_\beta^* = i_{\beta L}$, es la corriente de cuadratura de la carga en un marco de referencia síncrono.

5.5.1 Simulación del controlador AP

En el Bloque 13 de la Fig. 5.1, se lleva a cabo la regulación de las corrientes de referencia para la compensación de los reactivos de la red eléctrica. Como ya se mencionó, en esta parte se considera que la tensión del condensador, U_e , permanece constante; con el propósito de simplificar el control del sistema. Además se establece que no existe intercambio de potencia activa entre el compensador y la red, por lo que en

un marco de referencia síncrono $i_\alpha=0$, y por lo tanto se tiene que la corriente de referencia en el eje directo es nula, es decir $i_\alpha^*=0$. La referencia de la corriente de cuadratura, se genera a la salida del Bloque 12 utilizando los conceptos de potencia instantánea en un marco de referencia síncrono [34]. Se tiene que para compensar los reactivos, se requiere que la corriente de cuadratura del compensador $i_\beta^*=i_{\beta L}$. Donde $i_{\beta L}$ es la corriente de cuadratura de la carga también en un marco de referencia síncrono, la cual representa la corriente reactiva del sistema. Así, en este bloque se generan las salidas de control u_{cma} y $u_{cm\beta}$, las cuales son enviadas hacia el bloque de modulación PWM multinivel de tipo vectorial, como se explicó en la Sección 5.2.

Los parámetros empleados en la simulación del sistema se muestran en la Tabla 5.1.

Tabla 5.1 Parámetros de simulación

Parámetros de simulación					
	Sistema Eléctrico			Controlador	
Resistencia de corto circuito	R_c	1	(Ω)	ψ	1000
Inductancia de corto circuito	L_c	1	(mH)	K	1000
Tensión del lado de cd	U_e	600	(V)		
frecuencia de conmutación	F_c	2.5	(kHz)		
frecuencia de la red	f	60	(Hz)		
velocidad angular	ω	377	(rad/seg)		
Tensión de la red	U_N	180	(V)		
Retardo por modulador PWM	T_{cm}	133	(μ s)		

La transformación abc/dqo utilizada es la siguiente:

$$\begin{bmatrix} V_a \\ V_\beta \\ V_o \end{bmatrix} = \frac{2}{3} \begin{bmatrix} \cos \omega t & \cos\left(\omega t - \frac{2*\pi}{3}\right) & \cos\left(\omega t + \frac{2*\pi}{3}\right) \\ \text{sen} \omega t & \text{sen}\left(\omega t - \frac{2*\pi}{3}\right) & \text{sen}\left(\omega t + \frac{2*\pi}{3}\right) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix} \quad (5.22)$$

La carga conectada a la red eléctrica tiene las características que se muestran en la Tabla 5.2. En todo momento se consideraron cargas balanceadas.

Tabla 5.2 *Parámetros de la carga conectada a la red eléctrica y sus intervalos de conexión a la red.*

Característica de la carga conectada a la red, por intervalos de tiempo								
Intervalo (s)	Ángulo(°)	FP	Q (KVAR)	P(KW)	S(KVA)	R(Ω)	L(mH)	C(mF)
0 - 0.01	0	0	0	0	0	0	0	0
0.01 - 0.05	-41	0.75	50	57.5	76.2	0.51	1.1	0
0.05 - 0.1	-50	0.64	60	50.3	78.3	0.42	1.3	0
0.1 - 0.15	-15	0.96	5	18	19.3	2.57	1.83	0
0.15 - 0.2	+75	0.25	-19.4	5.1	20.1	0.65	0	1

En las Figs. 5.6(a)-5.6(b), se muestran las corrientes directa y de cuadratura, i_α e i_β , obtenidas, tanto en el modelo como en el sistema real. Se observa que dichas corrientes siguen con precisión a las corrientes de referencia, ver Figs. 5.6(c)-5.6(f), en las cuales se muestra el error. Se puede observar que el error permanece nulo una vez que transcurren los periodos transitorios.

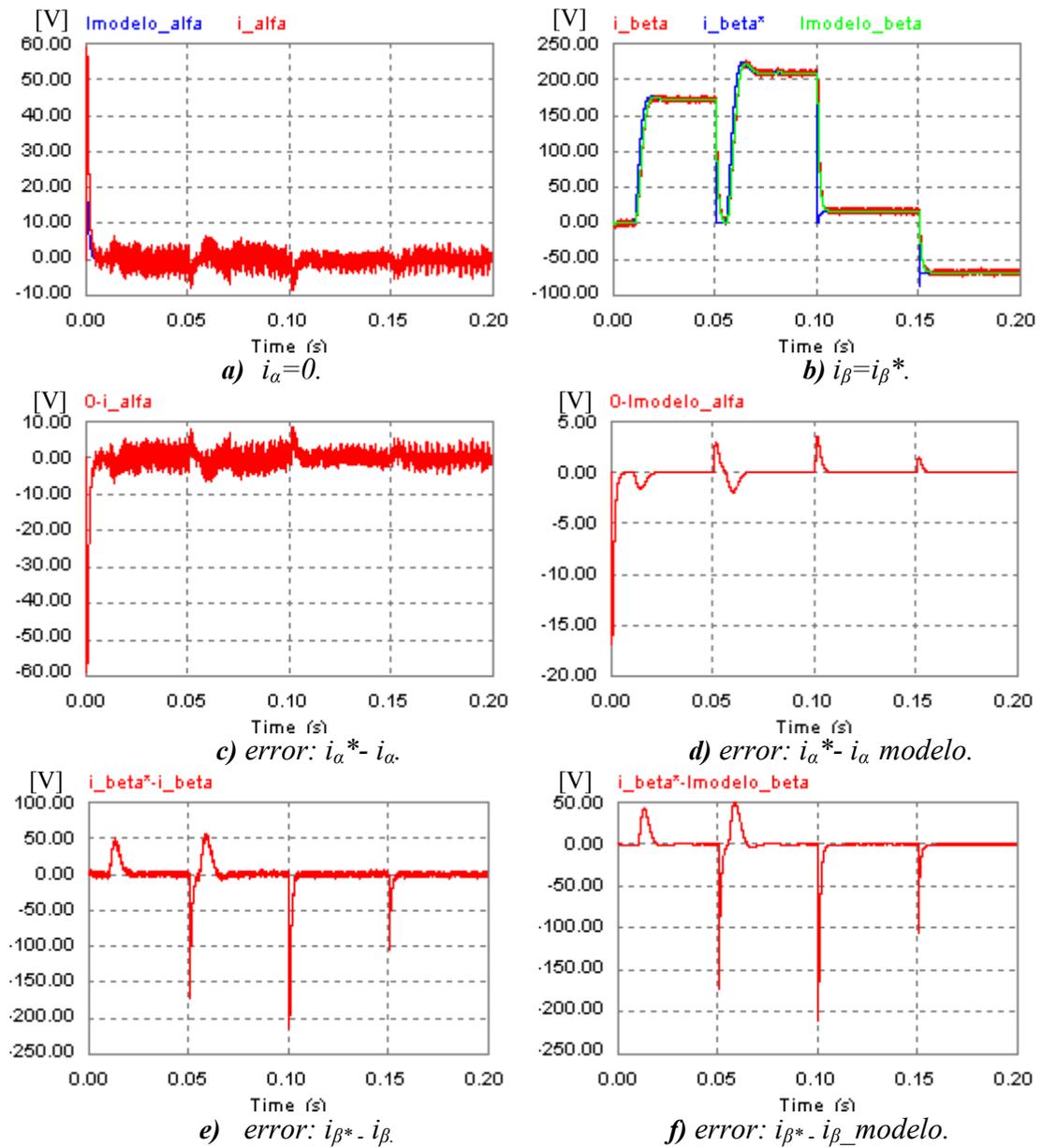


Figura 5.6 Desempeño de control propuesto.

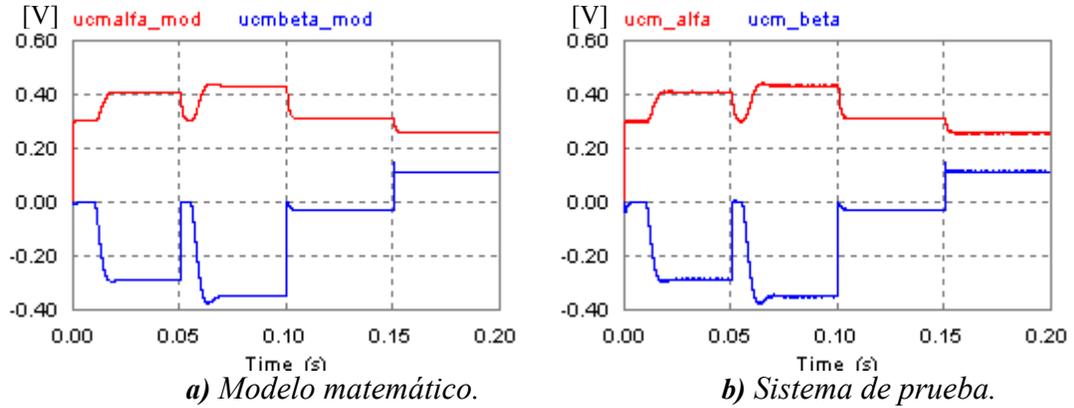


Figura 5.7 Señales de salida del control.

En las Figs. 5.7(a)-5.7(b), se muestran las señales de control para el modelo y el sistema real respectivamente; obviamente son casi idénticas dado que ambos sistemas son equivalentes y están operando en condiciones similares.

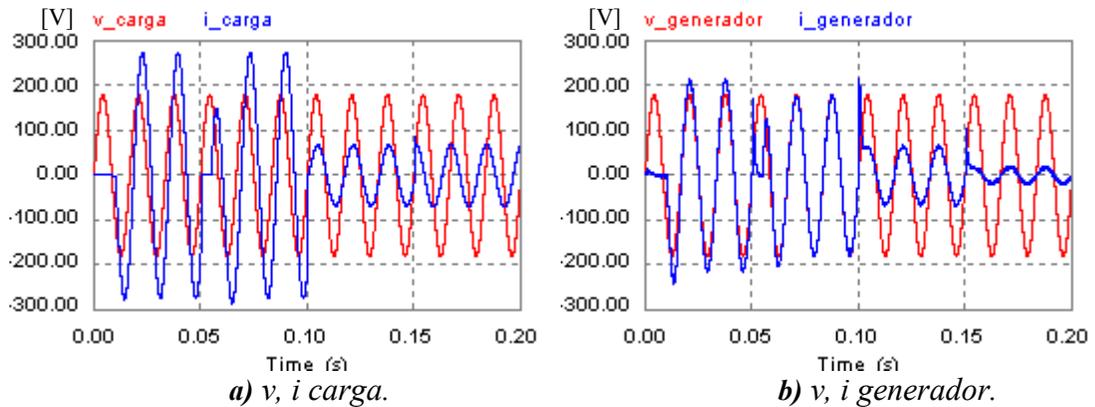


Figura 5.8 Señales de tensión y corriente.

Ahora, mostraremos el desempeño del sistema desde el punto de vista de la compensación de reactivos. Es de esperar que si las corrientes de referencia han sido seguidas por el control de manera satisfactoria, la compensación de reactivos sea igualmente satisfactoria. En la Fig. 5.8(a) se muestran las variables corriente y tensión en la carga. Se puede apreciar que no se encuentran en fase, por lo que el factor de potencia no es unitario; además tiene una parte con carga inductiva (0-0.15 s) y otra con carga capacitiva (de 0.15-0.2 s) – ver Tabla 5.2 -. En la Fig. 5.8(b) se observa que la corriente y la tensión del generador están en fase, lo cual indica que el compensador (inversor multinivel + algoritmo de control) están cumpliendo su función de compensación de reactivos. Esto mismo se verifica observando la Fig. 5.9(a) donde se

muestran los reactivos consumidos por la carga, proporcionados por el inversor y los proporcionados por la red eléctrica; se observa que los reactivos proporcionados por el inversor son iguales a los consumidos por la carga, mientras que la red eléctrica prácticamente no proporciona reactivos, lo que indica que el compensador está cumpliendo con su función. Esto último se complementa si observamos, en la Fig. 5.9(b) que la potencia activa de la carga y del generador son idénticas, mientras que la potencia activa en el inversor es prácticamente nula (con excepción de los periodos transitorios).

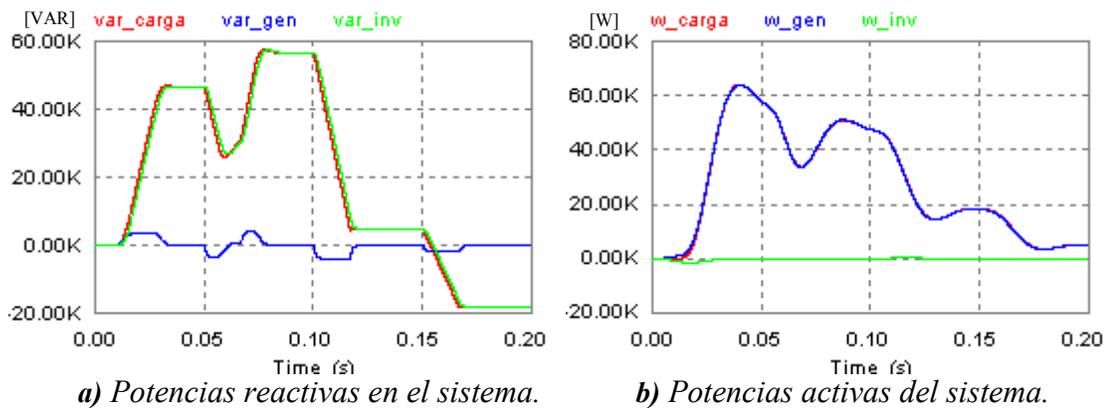


Figura 5.9 Potencias activas y reactivas del sistema.

Con los resultados anteriores se ha verificado tanto la correcta operación del sistema de control de corriente, como el buen desempeño del sistema en cuanto a la compensación de reactivos. Por otro lado, dado que el funcionamiento del inversor multinivel es una de las partes de interés en este trabajo, enseguida mostraremos algunos resultados para corroborar la correcta operación de dicho inversor, cuando es empleado como dispositivo de compensación de reactivos.

Los condensadores de la estructura multinivel de tipo CF fueron calculados para obtener una variación máxima de la tensión en sus terminales de ± 5 V. Esta variación máxima se presenta con la corriente máxima de fase y con el máximo tiempo que se tarda la estrategia de balance de tensión en actualizar el estado del convertidor. La corriente máxima considerada es de 185 A, mientras que el intervalo máximo de tiempo para la actualización del estado del convertidor es de $(3/2)$ del periodo de conmutación

T_{SW} , conmutando a una frecuencia de 2500 Hz, este intervalo de tiempo equivale a 600 microsegundos. El cálculo de los condensadores es:

$$C = \frac{1}{\Delta V_C} (I_{Ck \max}) \Delta t_{\max} = \frac{1}{5} (185) 600 \times 10^{-6} = 22.2 \text{ mF} \quad (5.23)$$

En las Figs. 5.10(a)-(b) y 5.11(a), se presenta la evolución de las tensiones de los condensadores flotantes de un brazo del inversor multinivel. Como puede observarse, las tensiones se mantienen alrededor de sus valores ideales que son de 150 V, 300 V y 450 V para los condensadores C_1 , C_2 y C_3 respectivamente. Dado que el cálculo se verificó para el peor de los casos (máxima corriente y máximo intervalo de tiempo) las variaciones se encuentran bien dentro de los límites esperados de ± 5 V.

Otro parámetro de interés, en cuanto al desempeño del inversor multinivel, es la frecuencia de conmutación de los semiconductores que componen la estructura multinivel. Para ello se midieron el número de conmutaciones de cada interruptor con respecto al número de conmutaciones totales, requeridas por la frecuencia de conmutación. En la Fig. 5.11(b) puede observarse que las conmutaciones se repartieron de manera equilibrada entre los diferentes semiconductores. Los valores exactos de cada interruptor se muestran en la Tabla 5.3.

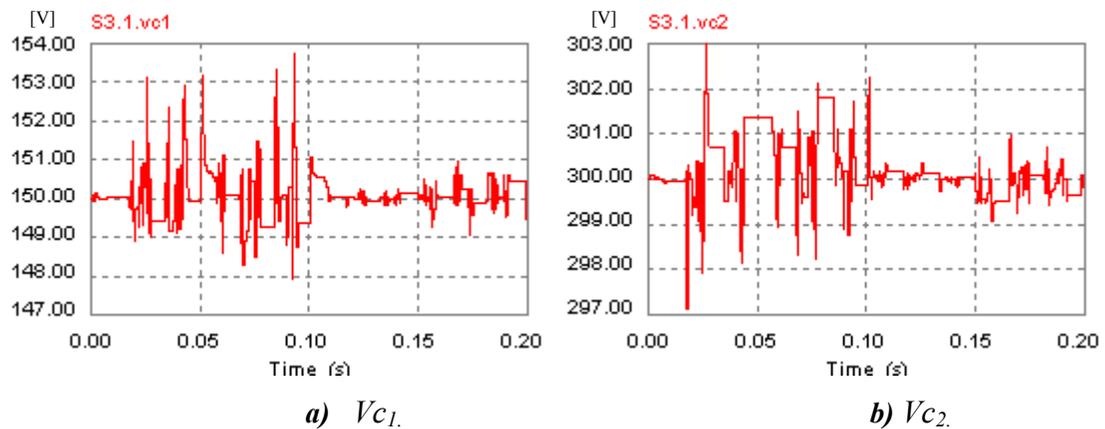


Figura 5.10 Tensión en condensadores de la fase “a” del inversor.

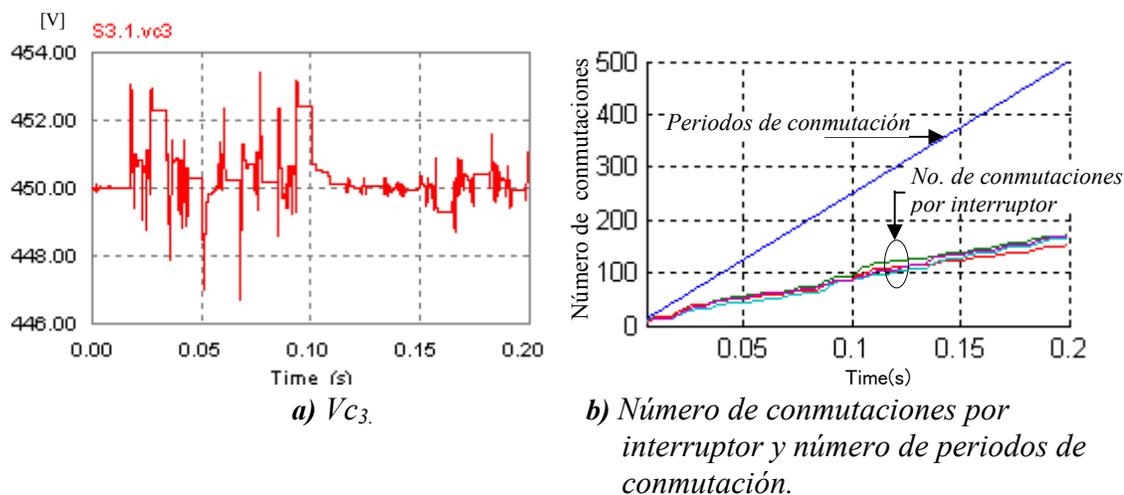


Figura 5.11 Tensión V_{c3} de la fase a y NCI en el brazo del inversor.

Tabla 5.3 Número de conmutaciones por interruptor y porcentaje de variación (+/-) con respecto al valor esperado, control AP, $t=0.2s$.

	No. de Conmutaciones	%Variación
Interruptor 1	180	+44
Interruptor 2	181	+45
Interruptor 3	165	+33
Interruptor 4	158	+26
Total de conmutaciones	684	+36

La tercera columna de la Tabla 5.3, muestra el incremento (o decremento) del número de conmutaciones esperadas con respecto a las conmutaciones totales consideradas por la frecuencia de conmutación en un intervalo de tiempo de 0.2 s. Es de notar un incremento promedio de 36 % en el número de conmutaciones por interruptor, tomando como base una frecuencia de conmutación de 2.5 kHz. Esta prueba no es definitiva porque se considera sólo un pequeño intervalo de tiempo y deberá de corroborarse con pruebas con intervalos de tiempo mayores.

Para complementar los resultados, en la Fig. 5.12(a) se muestra la secuencia de niveles demandados por el algoritmo de modulación vectorial, mientras que en la Fig. 5.12(b) se muestra la tensión a la salida del inversor. Se aprecia que esta salida corresponde bien al nivel demandado por el modulador. Finalmente, en la Fig. 5.13 se muestra la tensión entre la fase a y b del inversor multinivel. Se aprecia que se trata de una forma de tensión multinivel.

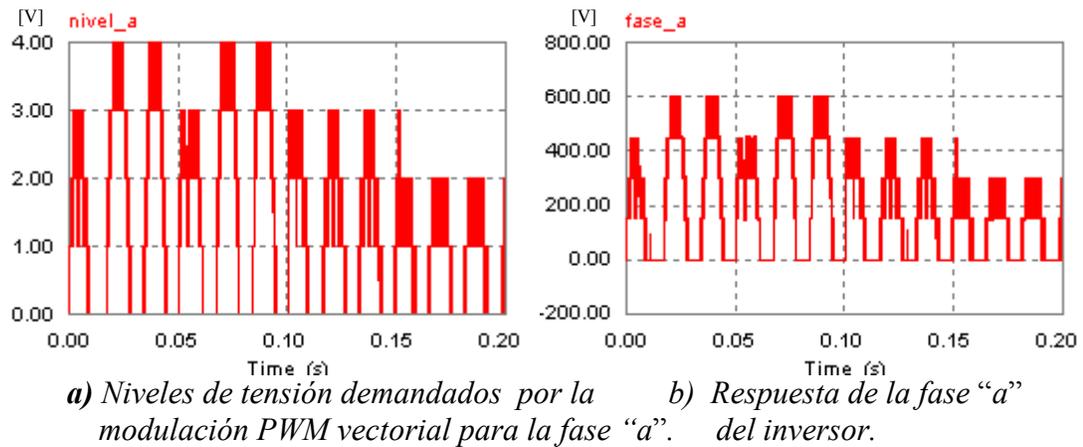


Figura 5.12. Secuencia de niveles demandados y tensión de salida.

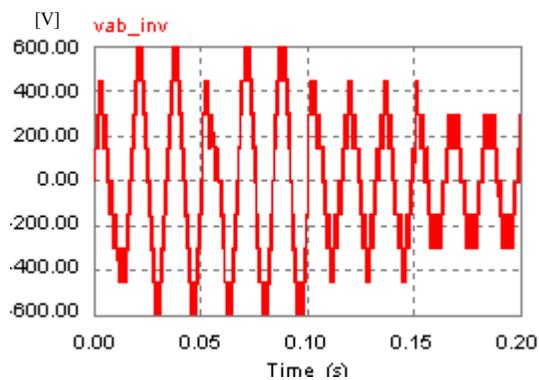


Figura 5.13. Tensión de línea del inversor multinivel.

5.6 Control proporcional-integral (PI) para el control de la corriente

En esta sección se utiliza un controlador de tipo proporcional-integral (PI) para regular las corrientes entregadas por el compensador. Se comparará su desempeño con el controlador de asignación de polos presentado en la Sección 5.5.

La sintonización del controlador PI se realizó siguiendo el procedimiento denominado Ziegler- Nichols, basado en la respuesta al escalón del sistema. A partir de este método se determina las ganancias proporcional, K_p , y el tiempo de integración, T_i ,

del controlador. Este método se describe con detalle en [35], y se presenta de manera resumida a continuación.

Primeramente, se obtiene la respuesta de la planta a una entrada escalón unitario, como se muestra en la Fig. 5.14. La planta es representada de acuerdo al modelo antes obtenido y representado en la Fig. 5.4. En la curva de respuesta obtenida, se dibuja una recta tangente al punto de inflexión, determinando las intersecciones de esta tangente con el eje del tiempo y la línea $c(t)=K$, como se aprecia en la Fig. 5.15. En este caso, la función de transferencia $C(s)/U(s)$ se aproxima mediante un sistema de primer orden con un retardo de transporte de la siguiente manera:

$$\frac{C(s)}{U(s)} = \frac{Ke^{-Ls}}{Ts + 1} \quad (5.24)$$

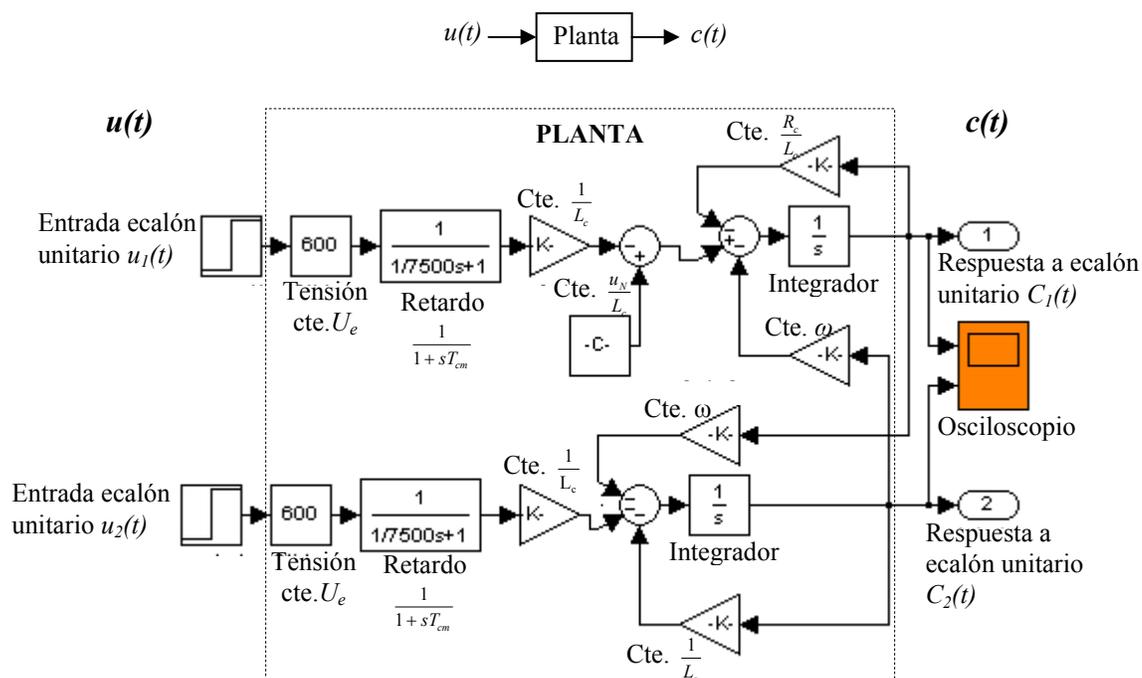


Figura 5.14 Simulación para obtener respuesta a escalón unitario del sistema.

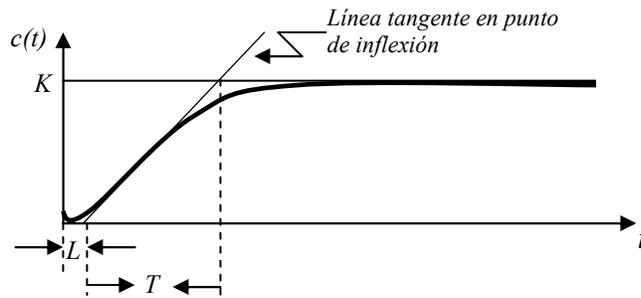


Figura 5.15 Obtención de parámetros L y T , con la respuesta a escalón unitario.

El control PI sintonizado mediante este método produce:

$$G_c(s) = K_p \left(\frac{T_i s + 1}{T_i s} \right); \quad \text{donde; } K_p = 0.9 \frac{T}{L} \quad ; \quad T_i = \frac{L}{3} \quad (5.25)$$

donde $G_c(s)$ es la función de transferencia del controlador PI.

Dado que se trata de un sistema compuesto de dos entradas y dos salidas, se obtuvo la respuesta al escalón en ambas salidas, i_α e i_β . El escalón unitario fue aplicado de manera simultánea en ambas entradas $u_1(t)$ y $u_2(t)$. Las gráficas obtenidas se muestran en las Figs 5.16(a)-5.16(b).

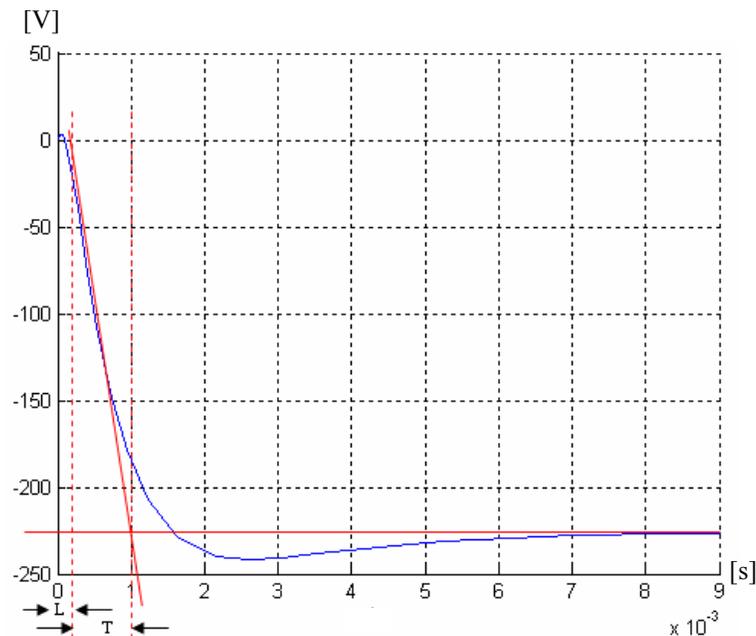


Figura 5.16.a) Obtención de parámetros L y T para lazo de control de i_α .

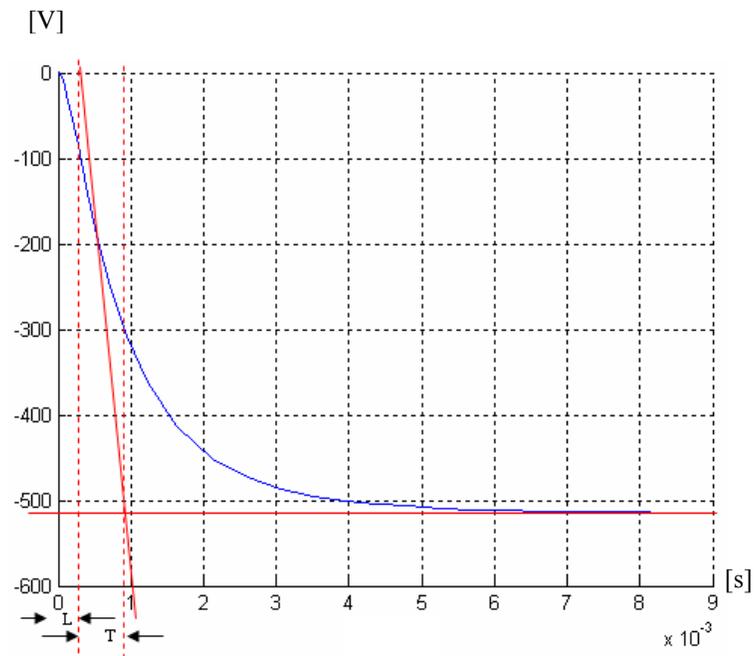


Figura 5.16.b) Obtención de parámetros L y T para lazo de control i_β .

Los valores de T y L , para i_α fueron de 7×10^{-4} s y de 3×10^{-4} s, respectivamente, así se obtuvieron los valores de $K_p=2.1$ y $T_i=1 \times 10^{-4}$ s. Para i_β , se obtuvo $T=6 \times 10^{-4}$ s, $L=3 \times 10^{-4}$ s, por lo que: $K_p=1.8$ y $T_i=1 \times 10^{-4}$ s.

Una vez sintonizado el control PI, se realizaron las pruebas de desempeño, para el mismo sistema de prueba de la Sección 5.1 y la variación de la carga presentada en la Tabla 5.2, así se obtuvieron los siguientes resultados:

En la Figs. 5.17(a)-5.17(b), se muestran las corrientes directa y de cuadratura, i_α e i_β , obtenidas. De la misma forma que con el control AP, éstas corrientes siguen con precisión a las corrientes de referencia, salvo en los periodos transitorios. También se presentan las gráficas de error en las Figs. 5.17(c)-5.17(d), y en la Fig. 5.18, se muestran las señales de control.

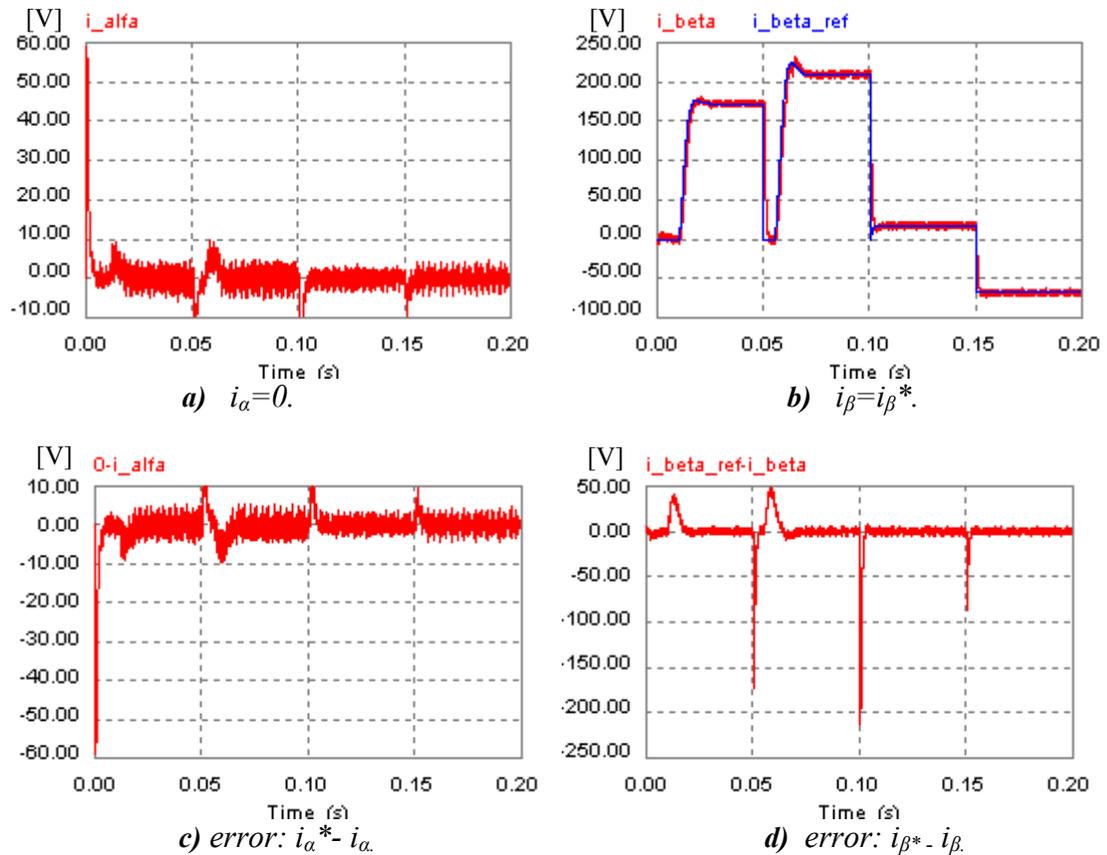


Figura 5.17 Desempeño de control propuesto.

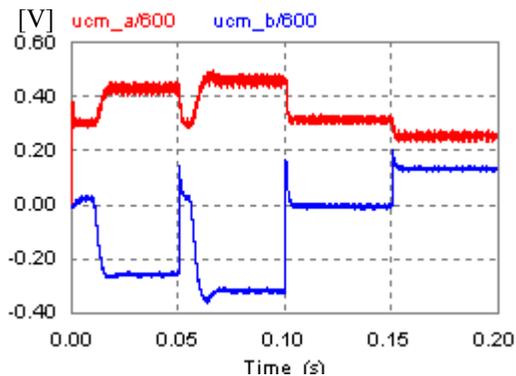
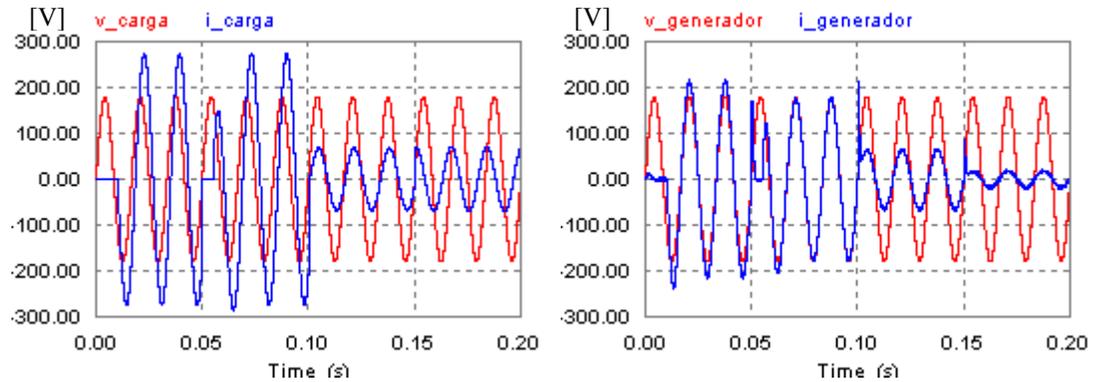
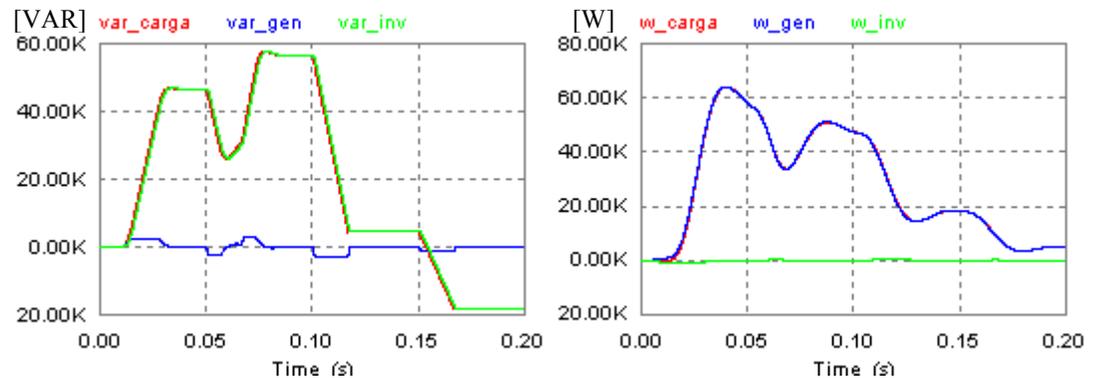


Figura 5.18 Señales de salida del control del sistema de prueba.

En cuanto al desempeño del sistema desde el punto de vista de la compensación de reactivos. En las Figs. 5.19(a)-5.19(b) se muestran las variables corriente y tensión en la carga y en la generación, respectivamente. Se aprecia un comportamiento similar que el observado con el uso del control AP. Lo mismo ocurre en las Figs. 5.20(a)-5.21(b) donde se muestran las potencias activas y reactivas del sistema, respectivamente.

a) v, i carga.b) v, i generador.**Figura 5.19** Señales de tensión y corriente

a) Potencias reactivas en el sistema.

b) Potencias activas del sistema.

Figura 5.20 Potencias activas y reactivas del sistema.

Dado que los resultados muestran una operación correcta tanto del control de corriente, como del compensador, es de esperarse que el inversor multinivel, presente una operación adecuada con el uso del control PI. Considerando que la capacidad de los condensadores es la misma que se calculó en (5.23), se espera obtener un desvío máximo de ± 5 V. Los resultados se muestran a continuación.

En las Figs. 5.21(a)-5.21(c) se presenta la evolución de las tensiones de los condensadores flotantes de un brazo del inversor multinivel. Las tensiones de cada condensador se mantienen alrededor de sus valores ideales: 150 V, 300 V y 450 V para C_1 , C_2 y C_3 respectivamente. De manera similar que con el uso del control AP, se midieron las conmutaciones por interruptor con respecto al número de conmutaciones totales, estos resultados se presentan la Fig. 5.21(d) y en la Tabla 5.4.

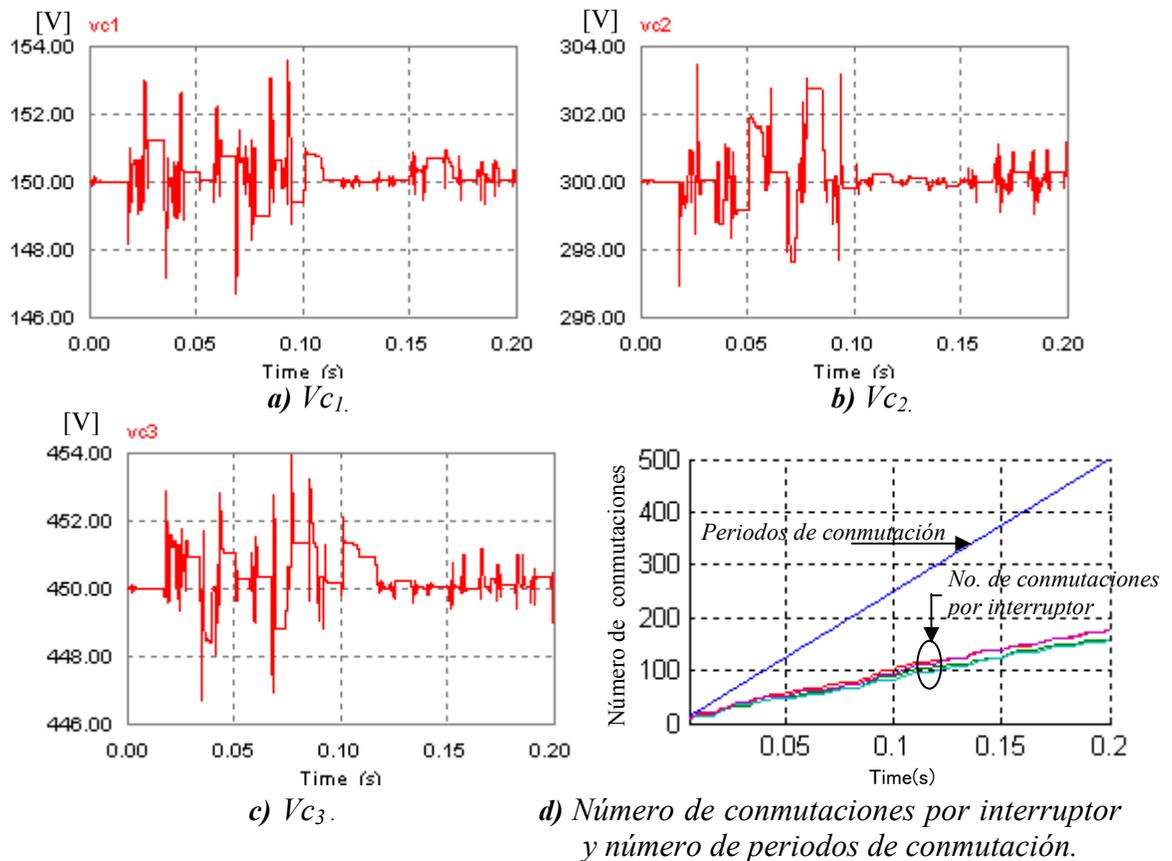


Figura 5.21 Tensión en condensadores de la fase “a” del inversor.

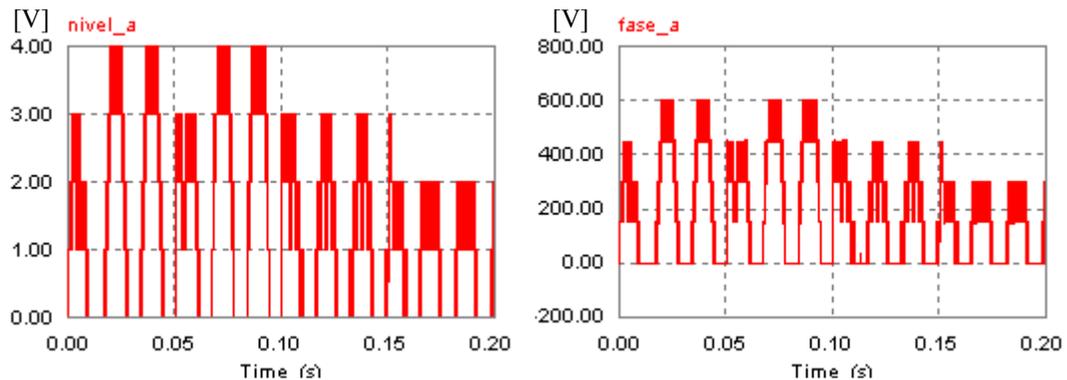
Tabla 5.4 Número de conmutaciones por interruptor y porcentaje de variación (+/-) con respecto al valor esperado, control PI, $t=0.2s$.

	No. de Conmutaciones	%Variación
Interruptor 1	176	+41
Interruptor 2	159	+23
Interruptor 3	157	+25
Interruptor 4	177	+41
Total de conmutaciones	669	+33

Con el uso del control PI se presentan 669 conmutaciones totales, que representan un 33% más de las conmutaciones esperadas (500 para 0.2s a 2.5kHz), en cuanto al número de conmutaciones por interruptor se tiene en promedio 33% más del valor esperado (125 para 0.2s a 2.5kHz). Como se mencionó en la Sección 4.4.1, el intervalo de tiempo considerado es muy breve, por lo que es necesario incluir simulaciones en intervalos de

tiempo mayores para apreciar mejor este parámetro. En la Sección 5.7 se lleva a cabo una simulación en un intervalo de tiempo mayor.

Por último en la Fig. 5.22(a) se muestra la secuencia de niveles demandados por el algoritmo de modulación vectorial, mientras que en la Fig. 5.22(b) se muestra la tensión a la salida del inversor. Se observa que la salida corresponde bien al nivel demandado por el modulador. Finalmente en la Fig. 5.23 se muestra la tensión entre la fase *a* y *b* del inversor multinivel. Se aprecia también que se trata de una forma de tensión multinivel.



a) Niveles de tensión requeridos por la modulación PWM vectorial para la fase “a”.

b) Respuesta de la fase “a” del inversor.

Figura 5.22 Secuencia de niveles demandados y tensión de salida.

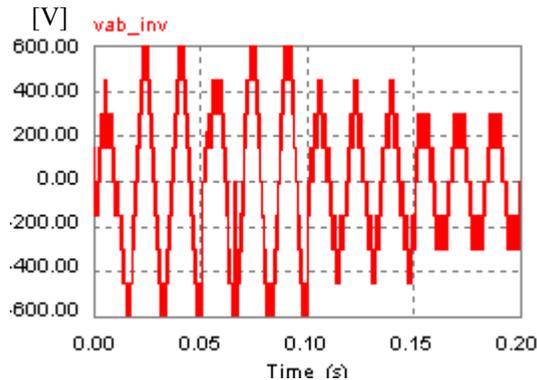


Figura 5.23 Tensión de línea del inversor multinivel.

Con estos resultados y los presentados en la sección anterior, se aprecia que indistintamente al uso de los controles AP o PI, se obtuvieron resultados satisfactorios en cuanto al control de corriente, la compensación de reactivos y el balance de tensión de los condensadores. Sólo resta hacer una comparación detallada para identificar rapidez de respuesta, esfuerzo de control y sensibilidad ante la variación de parámetros

en ambos controles de corriente. Además incluir una prueba que nos permita cuantificar el número de conmutaciones por interruptor en un intervalo de tiempo mayor, con el uso de ambos controles. En la siguiente sección se presenta este análisis.

5.7 Comparativa de desempeño entre controladores AP y PI

Para verificar la rapidez de respuesta de cada control, se amplificaron las gráficas de i_α e i_β entre 0.09 y 0.105s dado que en este intervalo de tiempo se presenta el máximo cambio en la referencia de corriente i_β (0.1s). En las Figs. 5.24(a)-5.24(b) se observa la respuesta del sistema para alcanzar la referencia de corriente i_β para los controles AP y PI, respectivamente. De la misma forma en las Figs. 5.25(a)-5.25(b) se muestra el tiempo de respuesta para alcanzar la referencia de i_α .

Es evidente que la referencia de corriente para i_β se alcanza en 0.002s para el control PI, por 0.004s que le toma al control AP. En ninguno de los dos casos se presenta un sobreimpulso importante con respecto al valor de referencia.

En cuanto a la corriente i_α , se observa que la referencia se alcanza en 0.004s en ambos casos. Con el control PI se presenta un desvío en la señal de aproximadamente 15 A, mientras que con el control AP, este desvío es de 5 A.

El esfuerzo de control se presenta en la Fig. 5.26(a) para AP y en la Fig. 5.26(b) para PI; en ambos controles el esfuerzo es muy parecido, siendo de 0.44 el valor máximo para el primero y 0.49 para el segundo.

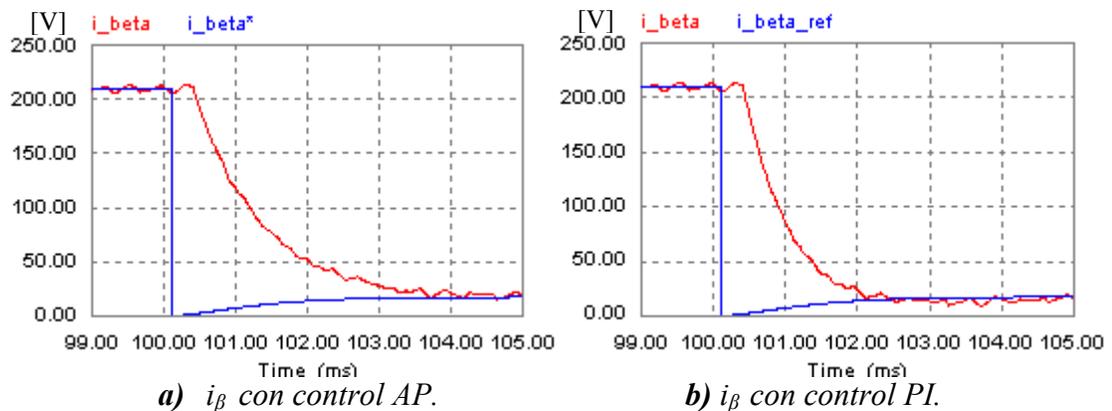


Figura 5.24 Respuesta del sistema.

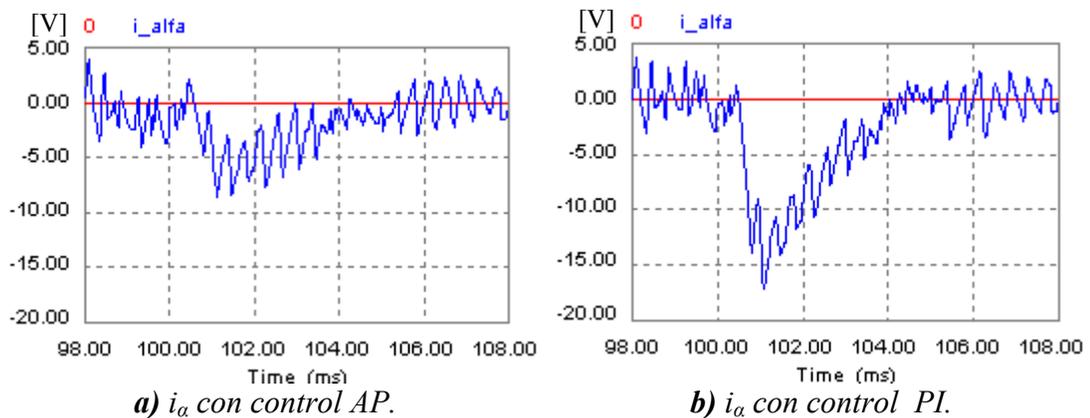


Figura 5.25 Respuesta del sistema.

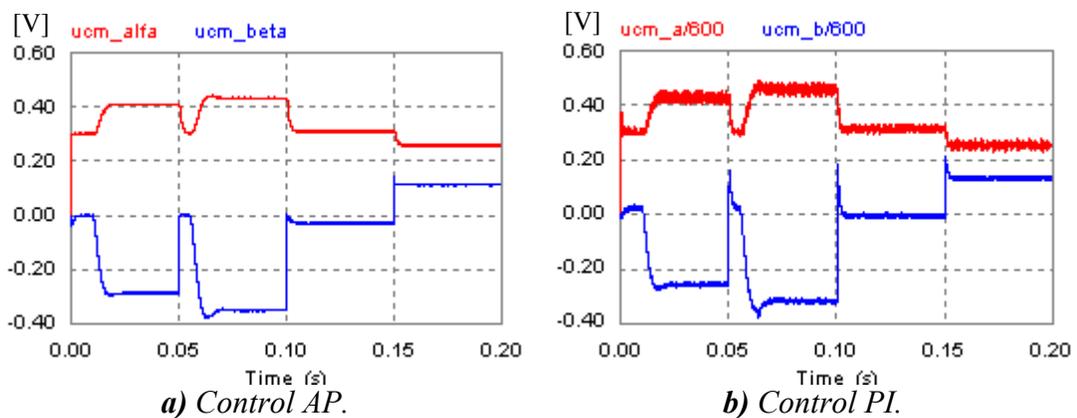


Figura 5.26. Esfuerzo de control.

El número de conmutaciones por interruptor con el uso de los dos controladores se presenta en las Tablas 5.5 y 5.6. En ambos casos se realizó la simulación en un intervalo de tiempo de 0.8s., incluyendo una sola carga ($R_{carga}=0.5\Omega$ y $L_{carga}=1.1mH$) que se conecta a la red a los 0.060s. Se hace esta consideración para observar como se distribuye el total de las conmutaciones entre los cuatro interruptores en un intervalo de tiempo mayor y con un solo cambio en la corriente de referencia i_{β}^* .

En la Tabla 5.5 se puede ver que con el uso del control AP, se consigue tener 1948 conmutaciones totales, lo que representa un 2.6% menos del valor esperado (2000 para 2.5 kHz en 0.8s). El número de conmutaciones por interruptor tiene un valor promedio de 487, con esto se verifica que se cumple con el objetivo de disminuir y distribuir de manera equilibrada el número total de conmutaciones.

Por otro lado, con el uso del control PI el número de conmutaciones por interruptor en todos los casos, se encuentra por debajo del valor esperado (Tabla 5.6), esto se ve reflejado en el total de conmutaciones, 1927, que representa 3.6% menos conmutaciones que las esperadas. Es evidente también, el uso equilibrado de los interruptores.

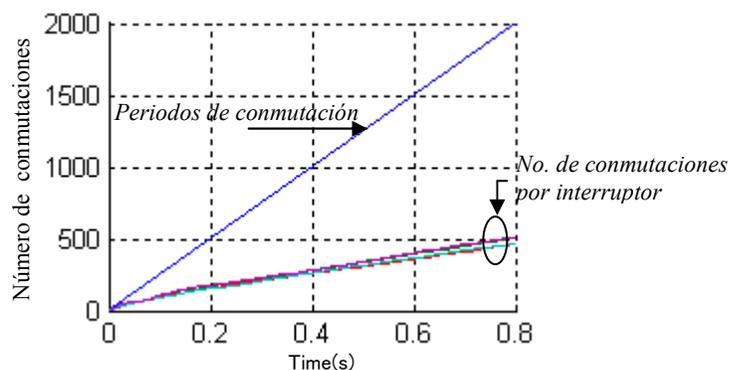


Tabla 5.5 Número de conmutaciones por interruptor y porcentaje de variación (+/-) con respecto al valor esperado, control AP, $t=0.8s$.

	No. de Conmutaciones	%Variación
Interruptor 1	513	+2.6
Interruptor 2	463	-7.4
Interruptor 3	462	-7.6
Interruptor 4	510	+2.0
Total de conmutaciones	1948	-2.6

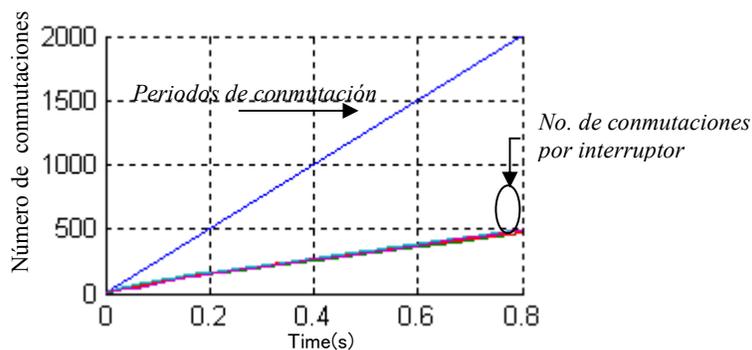


Tabla 5.6 Número de conmutaciones por interruptor y porcentaje de variación (+/-) con respecto al valor esperado, control PI, $t=0.8s$.

	No. de Conmutaciones	%Variación
Interruptor 1	492	-1.6
Interruptor 2	495	-1.0
Interruptor 3	468	-6.4
Interruptor 4	472	-5.6
Total de conmutaciones	1927	-3.6

Por último, para verificar la sensibilidad de cada controlador, se modificaron en 10% los parámetros R_C y L_C del sistema de prueba, se obtuvieron los siguientes resultados.

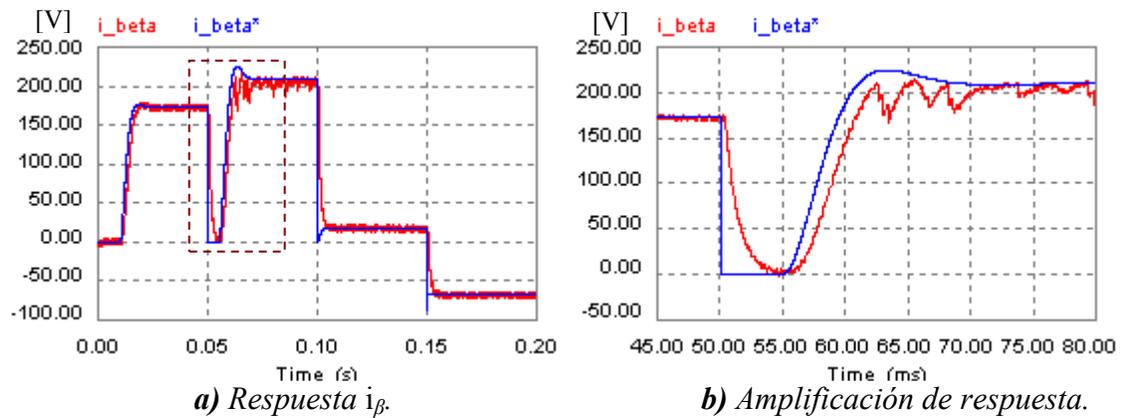


Figura 5.27. Respuesta del sistema para una variación del 10% en los parámetros R_C y L_C utilizando el control AP.

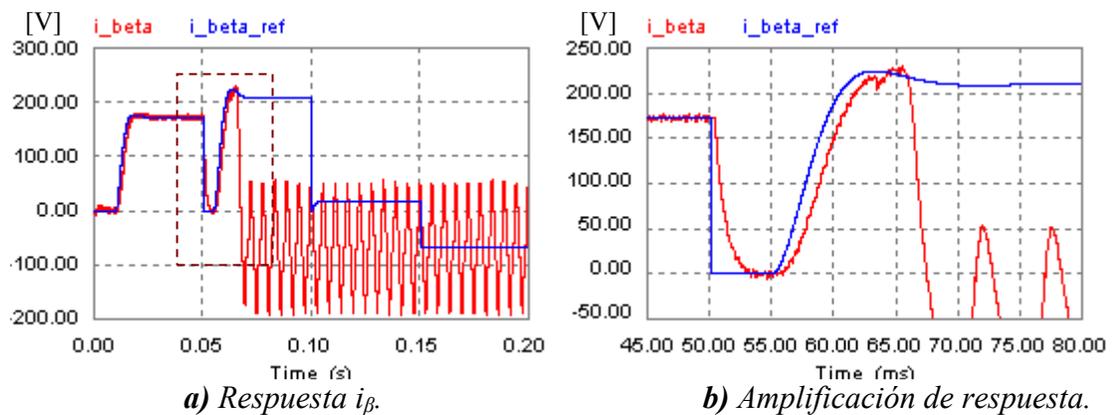


Figura 5.28. Respuesta del sistema para una variación del 10% en los parámetros R_C y L_C utilizando el control PI.

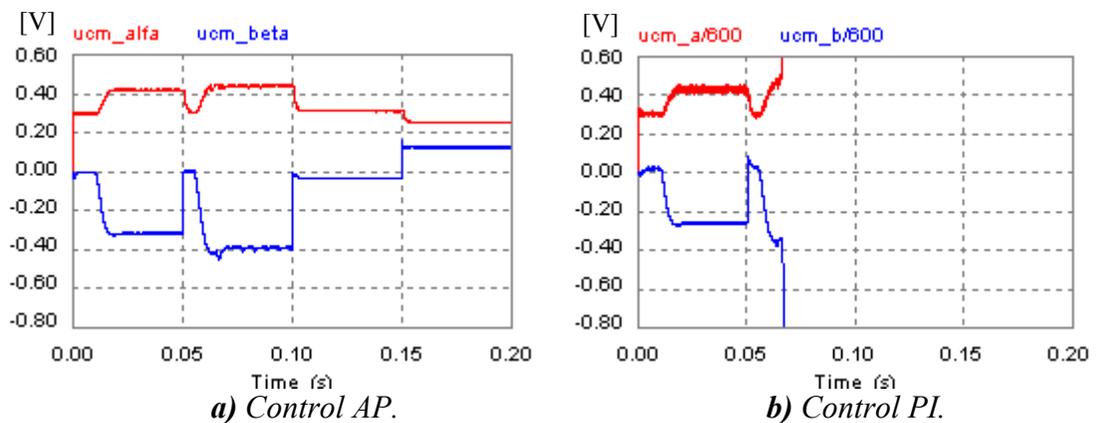


Figura 5.29. Esfuerzo de control con la variación de parámetros del sistema.

En la Fig. 5.27(a), se muestra la respuesta del sistema ante un cambio en los parámetros RC y LC con el uso del control AP. En la Fig. 5.27(b), se muestra la amplificación de ésta señal, se puede ver que se presentan oscilaciones importantes en el seguimiento de la referencia i_β^* . En las Figs. 5.28(a)-(b) se muestran las dos gráficas anteriores pero con el uso del control PI, se observa que después de 0.65s éste control es incapaz de seguir a la referencia i_β^* , debido a que presenta mayor sensibilidad al cambio realizado.

En las Figs. 5.29(a) y 5.27(b), se muestran las señales de salida de ambos controles. Después de 0.65s las señales del control PI se pierden, por lo que el inversor no puede seguir a la referencia de corriente i_β^* . Por el contrario con el uso del control AP, el inversor sigue en todo momento a la referencia de corriente i_β^* .

5.8. Fuente de cd asegurada mediante un condensador

En aplicaciones de compensación de potencia reactiva, el intercambio promedio de energía entre la red eléctrica y el convertidor estático (compensador) es nulo. Esto permite que el lado de cd del convertidor pueda ser asegurado por un condensador. Sin embargo, se deberá de contar con un mecanismo que asegure la compensación de posibles desviaciones de la tensión del condensador. Estas desviaciones pueden ser ocasionadas por las imperfecciones del control (desviaciones en los tiempos, transitorios, desbalances) o por las pérdidas propias del dispositivo. Para verificar esta condición vamos a sustituir la fuente de tensión V_{cd} , por un condensador, C_4 .

Por otra parte, del conocimiento de las propiedades del sistema, se sabe que en un marco de referencia síncrono, el intercambio de energía entre el convertidor y la red eléctrica es determinado por la componente i_α de la corriente inyectada. Entonces, la tensión del condensador se puede controlar a través de la componente i_α de la corriente. Para mantener la tensión constante en el condensador, C_4 , se incorpora un controlador de corriente PI tradicional. El objetivo es inyectar o drenar la corriente necesaria al condensador C_4 para mantener su tensión fija. Dicha corriente es tomada de la red eléctrica.

Para verificar lo anterior, se realizó una prueba en conjunto con la estrategia de control PI utilizada para la compensación de potencia reactiva (Sección 5.6). El lazo de control utilizado, para el balance de tensión de C_4 , se muestra en el esquema de la Fig. 5.30.

La capacidad del condensador, C_4 , utilizada en la simulación, es 10 veces mayor que la de los condensadores C_1 , C_2 y C_3 . Los parámetros de sintonización del controlador PI, con los que se observó un mejor seguimiento de la tensión en C_4 , son los siguientes: $K_p=1$ y $T_i=0.0001$ s. (Cabe señalar que la sintonización del control PI es aproximada). La característica de la carga que fue conectada a la red para realizar la prueba se muestra en la Tabla 5.7.

Tabla 5.7 Característica de la carga que fue conectada a la red eléctrica y sus intervalos de conexión.

Característica de la carga conectada a la red, por intervalos de tiempo								
Intervalo (s)	Ángulo(°)	FP	Q (KVAR)	P(KW)	S(KVA)	R(Ω)	L(mH)	C(mF)
0 - 0.2	-15	0.96	5	18	19.3	2.57	1.83	0
0.2 - 0.5	+75	0.25	-19.4	5.1	20.1	0.65	0	1

En la Fig. 5.31(a), se muestra la tensión del condensador C_4 sin el uso del control PI y en la Fig. 5.31(b), utilizando el control PI.

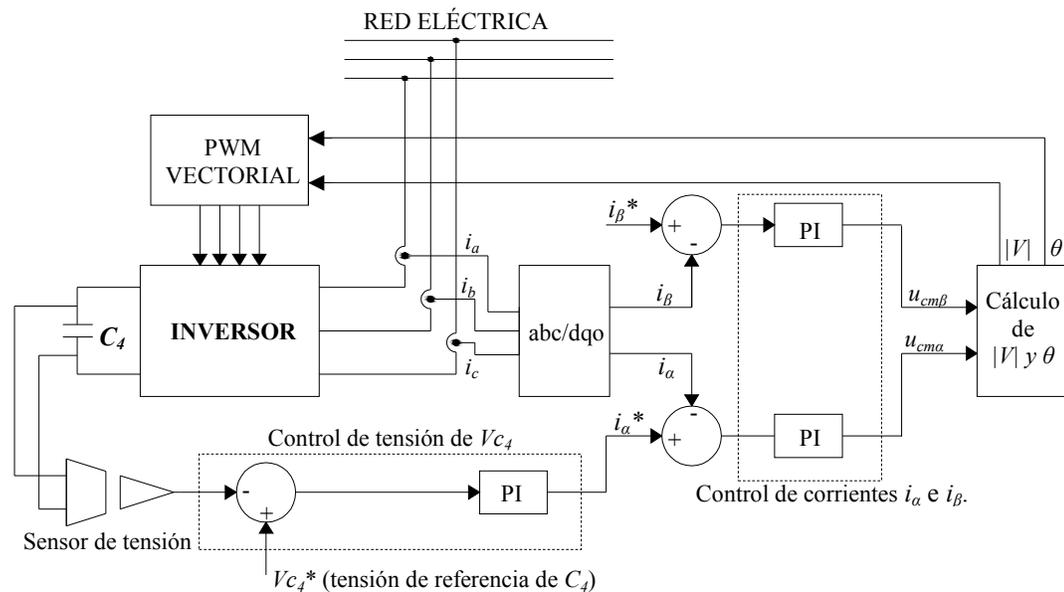


Figura 5.30 Estrategia de control para mantener la tensión constante en el condensador C_4 .

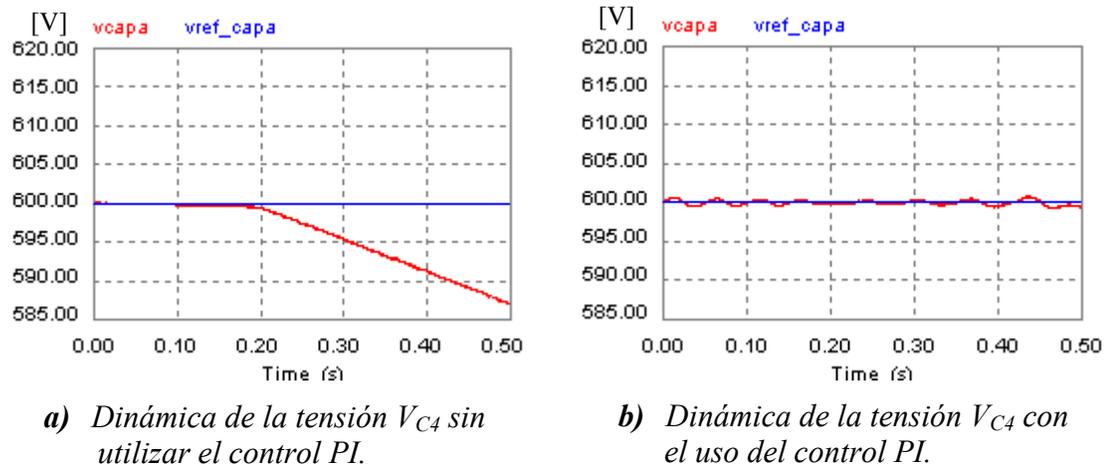


Figura 5.31 Dinámica de la tensión V_{C4} .

De la Fig. 5.31(a), se observa que la tensión del condensador C_4 , sufre una caída importante, con respecto a la tensión de referencia, después de 0.2 s. Mientras que en la Fig. 5.31(b), se observa que la tensión V_{C4} se mantiene en un valor muy cercano a la referencia, aunque presenta una ligera oscilación. Con el control PI para la regulación de la tensión del condensador C_4 , es posible sustituir la fuente de V_{cd} por un condensador y mantener en un valor fijo el nivel de tensión de éste.

5.9. Conclusiones preliminares

En este capítulo se presentó un compensador de reactivos basado en el convertidor multinivel de tipo CF. Para ello, se diseñaron dos algoritmos para controlar la corriente de salida del inversor. En dicha aplicación se verificó y probó el desempeño de la estrategia de control de la tensión propuesta en este trabajo.

Para el control de la corriente se propusieron dos estrategias: una por asignación de polos (AP) y la otra utilizando un control PI, se compararon ambos desempeños y de este cotejo se desprende lo siguiente:

- Con ambos controles, se consigue llevar a cabo la compensación de potencia reactiva. Ambas estrategias ofrecen resultados satisfactorios en lo referente a los objetivos de control buscados, $i_\alpha=0$ e $i_\beta=i_{\beta L}$.
- El control PI muestra mayor rapidez de respuesta que el control AP para alcanzar la referencia i_β , pero presenta un desvío en la referencia de i_α mayor y de magnitud considerable. Dependiendo de la aplicación, estos parámetros serán de suma importancia. Sin embargo, para la aplicación que se plantea en este reporte, ambas leyes de control han mostrado un buen desempeño.
- En cuanto a la sintonización, los valores de K y ψ para el método AP fueron encontrados de manera aproximada, ya que aún no se establece un criterio de sintonización. Después de múltiples simulaciones, los parámetros de ajuste mostraron una respuesta rápida al converger a los valores deseados y un bajo esfuerzo de control. El control PI, se sintonizó con la metodología de Ziegler-Nichols y se obtuvieron resultados similares al control AP propuesto.
- El esfuerzo de control que requiere el control PI (considerando una sintonización aproximada a la óptima) es 11.5% mayor que el demandado por el método AP propuesto.
- El número de conmutaciones por interruptor resultó ser muy elevado en las simulaciones presentadas en las Secciones 5.5.1 y 5.6, debido a la entrada de distintas cargas en un intervalo de tiempo muy breve. Para cuantificar de mejor manera este parámetro, se simuló en un intervalo de tiempo mayor y con una sola variación en la carga. Al analizar la simulación, en ambos controles se observa un equilibrio en el uso de los interruptores e incluso una disminución en el número de conmutaciones esperadas, siendo el control PI el que obtuvo un número menor.
- Ante la variación de parámetros, el control AP resultó ser menos sensible que el control PI (considerando una sintonización aproximada a la óptima), para una variación del 10% en los parámetros R_C y L_C del sistema.

De estas comparaciones, se concluye que, cualquiera de los dos métodos de control, puede ser utilizado en la aplicación presentada. El control AP propuesto tiene mayor

precisión, requiere menor energía, produce 1.8% más pérdidas por conmutación, tiene una respuesta 2 veces más lenta y es menos sensible ante la variación de parámetros. Sin embargo se requiere de estudios más detallados para tener una mejor apreciación y evaluación del desempeño de cada uno de ellos.

En cuanto a la estrategia de balance de tensión en los condensadores, ésta mostró un buen desempeño con ambos controladores, ya que cumplió con los tres objetivos para los que fue diseñada: suministrar el nivel de tensión demandado por el método de modulación PWM, establecer el balance de tensión de los condensadores en una banda de operación específica y equilibrar el uso de los interruptores en el inversor. Por ello, podemos decir que la estrategia de control es independiente a las estrategias usadas para controlar la corriente de salida del inversor.

En lo que respecta a la sustitución de la fuente, V_{cd} , por el condensador, C_d , se consiguió mantener el nivel de tensión en un valor muy cercano y alrededor de la tensión de referencia, 600 V, mediante el uso de un control PI. Con esta consideración se incluye la dinámica de la tensión dada por la ec. (5.14). Sin embargo, existe la posibilidad de diseñar un control que incluya simultáneamente las tres ecuaciones que rigen al sistema (5.12)-(5.14) y no de manera separada, tal como se presentó en este trabajo.

Capítulo 6

Conclusiones y trabajos futuros

6.1. Conclusiones

En este trabajo se presentó una estrategia de balance de tensión para los condensadores que conforman la estructura de un inversor multinivel de cinco niveles tipo CF adaptada a una técnica de modulación de ancho de pulso de tipo vectorial.

Los objetivos marcados en el Capítulo 1 se cumplieron en su totalidad y de los resultados obtenidos, se concluye lo siguiente:

- Con la característica de redundancia de estados que presenta la estructura CF es posible mantener el nivel de tensión requerido en los condensadores, garantizar el nivel de tensión demandado por la estrategia de modulación y conseguir un uso equilibrado de los interruptores.
- La estrategia propuesta puede adaptarse a cualquier tipo de modulación.
- Utilizando la metodología de selección de estados propuesta, la estrategia de balance puede ser extendida a un mayor número de niveles y puede ser implementada de manera sencilla.
- La técnica desarrollada permite que el inversor sea visto como una verdadera fuente de tensión de valores discretos.

- La técnica propuesta muestra buen desempeño en la aplicación de compensación dinámica de potencia reactiva.
- En cuanto a los controladores propuestos para conseguir el control de la corriente en la compensación de reactivos, cualquiera de las dos leyes de control puede ser utilizada, ya que ambas presentan resultados satisfactorios.
- Se consiguió mantener el nivel de tensión del condensador, C_4 , para el caso de aplicación presentado, mediante un controlador PI.

6.2. Trabajos futuros

Por último se presentan los trabajos futuros, estos se pueden citar en el siguiente orden:

- Validar los resultados obtenidos mediante experimentación.
- Extender la estrategia de balance para un número mayor de niveles.
- Elaborar una estrategia de balance de tensión en los condensadores para la estructura multinivel tipo “Neutro Fijo por Diodos (NFD)”.
- Probar el desempeño tanto de la estrategia de balance, como de las leyes de control propuestas en este trabajo, para otro tipo de aplicaciones.

Referencias

- [1] Muhammad H. Rashid, "Electrónica de Potencia, circuitos, dispositivos y aplicaciones," Tercera edición, Pearson, PH, 2004, pp. 226-227, 406-419.
- [2] Ned Mohan, "Power Electronics: converters, aplicaciones , and design," Second edition, John Willey and sons,1995, pp. 301.
- [3] P.M. Bhagwat y V. R. Stefanovic, "Generalized structure of a multilevel PWM inverter," *IEEE Trans. on Industry Applications*, vol. 19, no. 6, Nov./Dec. 1983, pp. 1057-1069.
- [4] J. S. Lai and F. Z. Peng, "Multilevel converters—A new breed of power converters," *IEEE Trans. on Industry Applications*, vol. 32, no. 3, May./Jun. 1996, pp. 509-517.
- [5] A. Nabae, I. Takahashi y H. Akagi, "A new neutral-point clamped PWM inverter," *IEEE Trans. on Industry Applications*, vol. IA-17, no. 5, Sep./Oct. 1981, pp. 518-523.
- [6] T. A. Meynard and H. Foch, "Multi-level conversion: High voltage choppers and voltage-source inverters," in *Proc. IEEE Power Electron. Spec. Conf.*, Toledo, Spain, 1992, pp. 397–403.
- [7] F. Z. Peng and J. S. Lai, "A multilevel voltage-source converter with separate DC sources for static var generation," *IEEE Trans. on Industry Applications*, vol. 32, Sept./Oct. 1996, pp. 1130–1138.
- [8] L. M. Tolbert and F. Z. Peng, "Multilevel converters for large electric drives," *IEEE Trans. on Industry Applications*, vol. 35, Jan./Feb. 1999, pp.36–44.
- [9] G. Gateau, M. Fadel, P. Maussion, R. Bensaid, and T.A. Meynard, "Multicell Converters: Active Control and Observation of Flying-Capacitor Voltages," *IEEE Trans. on Industrial Electronics*, vol. 49, no. 5, Oct. 2002.
- [10] S. G. Lee, D. W. Kang, Y. H. Lee, and D. S. Hyun, "The carrier-based PWM method for voltage balancing of flying condensador multilevel inverter," in *Proc. IEEE PESC'00*, vol. 1, 2001, pp. 126-131.
- [11] D. W. Kang, B-K. Lee, J-H. Jeon, T-J. Kim, and D-S. Hyun, "A Symmetric Carrier Technique of CRPWM for Voltage Balance Method of Flying-Capacitor Multilevel Inverter," *IEEE Trans. on Industrial Electronics*, vol. 52, no. 3, June 2005.
- [12] Xiaomin Kou, Keith A. Corzine, Yakov L. Familiant, "Full Binary Combination Schema for FloatingVoltage Source Multilevel Inverters," *IEEE Trans. on Power Electronics*, vol. 17, no. 6, November 2002.

- [13] D. W. Kang, B-K. Lee, J-H. Jeon, T-J. Kim, and D-S. Hyun, "A Symetric Carrier Technique of CRPWM for Voltage Balance Method of Flying-Capacitor Multilevel Inverter," *IEEE Trans. on Industrial Electronics*, vol. 52, no. 3, June 2005.
- [14] Anshuman Shukla, Arindam Ghosh, Avinash Joshi, "Static Shunt and Series Compensations of an SMIB System Using Flying Capacitor Multilevel Inverter," *IEEE Trans. on Power Delivery*, vol. 20, no. 4, October 2005, pp. 2613-2622.
- [15] Jing Huang, Keith A. Corzine, "Extended Operation of Flying Capacitor Multilevel Inverters," *IEEE Trans. on Power Electronics*, vol. 21, no. 1, January 2006, pp. 140-147.
- [16] R.H. Wilkinson T.A. Meynard, H. du T. Mouton, "Natural Balance of Multicell Converters, The Two-Cell Case," *IEEE Trans. on Power Electronics*, vol. 21, , November 2006, pp. 1649-1657.
- [17] R.H. Wilkinson and H. du T. Mouton, T.A. Meynard, "Natural Balance of Multicell Converters, The General Case," *IEEE Trans. on Power Electronics*, vol 21, no. 6, November 2006, pp. 1658-1666.
- [18] Chunmei Feng, Jun Liang and Vassilios G. Agelidis, "Modified Phase-Shifted PWM Control for Flying Capacitor Multilevel Converters," *IEEE Trans. on Power Electronics*, pp. vol 22, no. 1, January 2007, pp. 178-185.
- [19] Lie Xu and Vassilios G. Agelidis, "VSC Transmission System Using Flying Capacitor Multilevel Converters and Hybrid PWM Control," *IEEE Trans. on Power Electronics*, vol 22, n, January 2007, pp. 693-702.
- [20] G. Carrara, S. Garadella, M. Marchesoni, R. Salutari, G. Sciutto, "A new Multilevel PWM method: A Theoretical Analysis," *IEEE Trans. on Power Electronics*, vol. 7, no. 2, July 1992, pp. 497-505.
- [21] B. Valaerts, P. Mathaus, D. Tatakis "A Novel Approach to the Generation and optimization of Three_Level PWM Waveforms", *IEEE-PESC Conference Record*, 1998, pp. 1255-1262.
- [22] B.P. McGrath and D.G. Holmes, "Multicarrier PWM Strategies for Multilevel Inverters," *IEEE Trans. on Industrial Electronics*, vol. 49, no. 4, August 2002, pp. 858-867.
- [23] J. H. Seo, C. H. Choi and D. S. Hyun, "A new simplified space-vector PWM method for three-level inverters," *IEEE Trans. on Power Electronics*, vol. 16, no. 4, July 2001, pp. 545-550.
- [24] V. T. Somasekhar and K. Gopakumar "Three-level inverter configuration cascading two-level inverters", *IEE Proc.-Electr. Power Appl.*, vol. 150, no. 3, May 2003, pp. 245-254.

- [25] J. Rodriguez, L.Morán, P. Correa, C. Silva, "A Vector Control Technique for Medium Voltage Multilevel Inverters", *IEEE Trans. on Industrial Electronics*, vol. 49, no. 4, August 2002, pp. 882-888.
- [26] B.P. McGrath and D.G. Holmes and T. Lipo, "Optimized space vector switching sequences for multilevel inverters," *IEEE Trans. on Power Electronics*, vol. 18, no. 6, November 2003, pp. 1293-1301.
- [27] N. Celanovic, D. Boroyevich, "A Fast Space-Vector modulation Algorithm for Multilevel Three-Phase Converters," *IEEE Trans. on Industry Applications*, vol. 37, no. 2, March/April 2001, pp. 637-641.
- [28] P. C. Loh and D. G. Holmes, "Flux modulation for multilevel inverters," *IEEE Trans. on Industry Applications*, vol. 38, no. 5, Sep./Oct. 2002, pp. 1389-1399.
- [29] M.F. Escalante, "A General Space Vector Modulation Strategy for n-Level Three-Phase Inverters," *IEEE International Symposium on Industrial Electronics ISIE 2006*, July 9-12, 2006, Montreal, Canada.
- [30] M.F. Escalante, "Desarrollo de algoritmos de modulación vectorial, para convertidores estáticos multinivel," Reporte Técnico, Proyecto PAICYT DS1228-05, UANL, abril del 2006.
- [31] M.F. Escalante, "Estudio de la compensación de Armónicas y de Potencia Reactiva usando Convertidores Estáticos Multinivel," Reporte Técnico, Proyecto PAICYT CA 830-04 Reporte Técnico, pp. 60-74, abril 2005.
- [32] H. Bühler, "Convertisseurs Statiques," Presses polytechniques et universitaires romandes, 1991.
- [33] H. Khalil, "Nonlinear Systems," Prentice Hall, Second Edition, 1996.
- [34] Krause, Wasynczuk, Sufhoff, "Analysis of Electric Machinery", IEEE Press, 1995.
- [35] Katsuhiko Ogata, "Ingeniería de Control Moderna," Prentice Hall, Tercera Edición.

Anexo 1

Circuitos de simulación

En esta sección se presentan los circuitos implementados en los programas de simulación PSIM y SIMULINK, que fueron utilizados en este trabajo. Así como los nombres de los archivos utilizados en las simulaciones.

A1.1 Inversor trifásico multinivel de 5 niveles del tipo condensadores flotantes, CF, (PSIM)

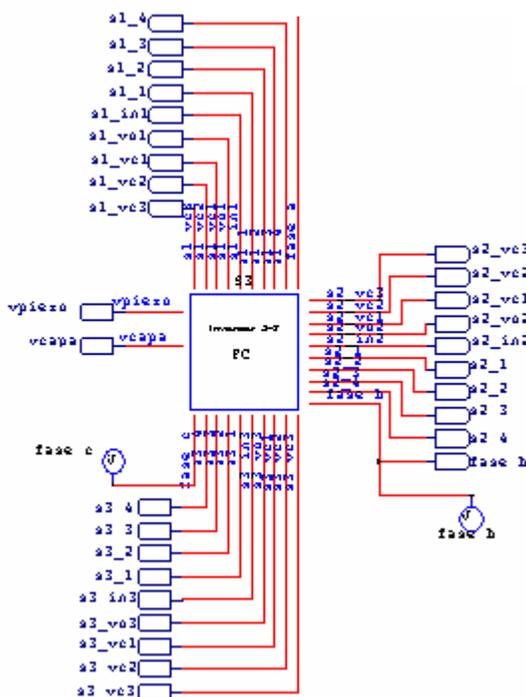


Figura A1.1 Bloque que contiene al inversor trifásico multinivel.

En la Fig. A1.1 se muestra el bloque implementado en PSIM que contiene al inversor multinivel del tipo condensadores flotantes. El nombre del archivo es: *inv_3f_braFC.sch*.

A1.2 Inversor trifásico de 5 niveles utilizado en la simulación

Dentro del bloque de la Fig. A1.1, se encuentra el inversor trifásico multinivel FC, que se muestra en la Fig. A1.2.

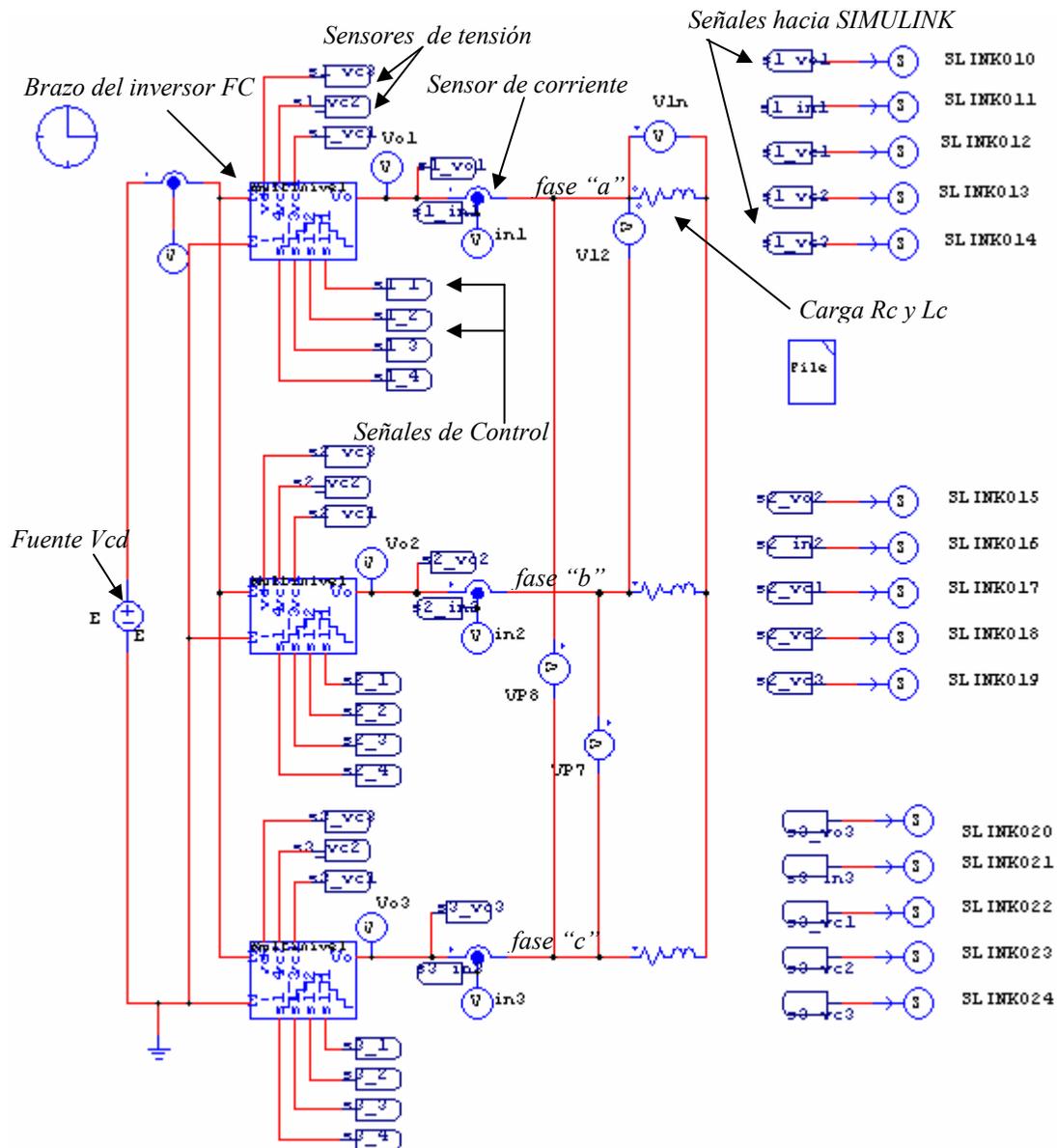


Figura A1.2 Inversor trifásico multinivel.

A1.3 Brazo del inversor multinivel (PSIM)

De la Fig. A1.2 se muestran tres bloques correspondientes a los tres brazos del inversor, cada uno de ellos contiene el circuito mostrado en la Fig. A1.3. El nombre del archivo es: *sub_bra_mlv_5n_prueba4.sch*.

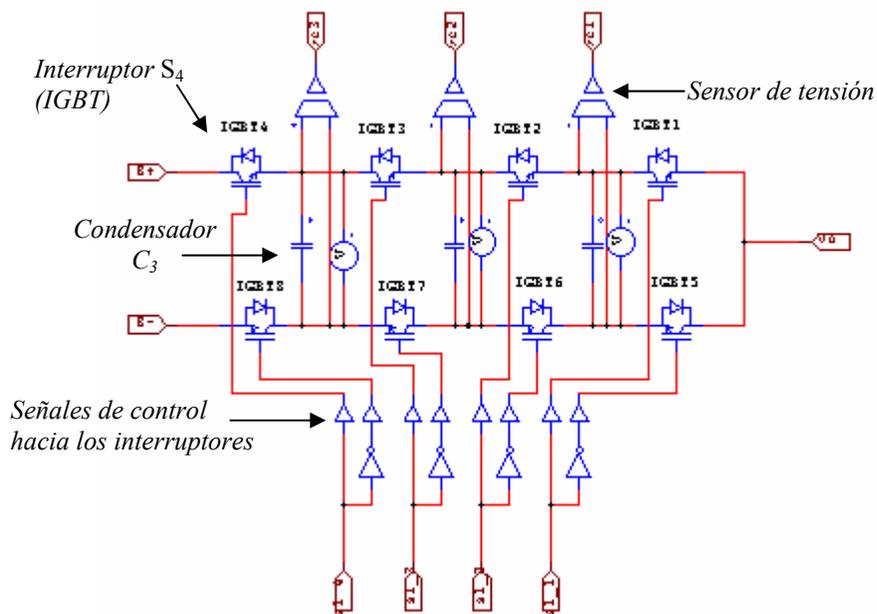


Figura A1.3 Brazo del inversor multinivel.

A1.4 Selector de estados

En la Fig. A1.4 se muestra el bloque implementado en PSIM que contiene al selector de estados. Dentro de este bloque se encuentran programados los estados adecuados para cada condición del inversor. El nombre del archivo es: *selector-edos.sch*.

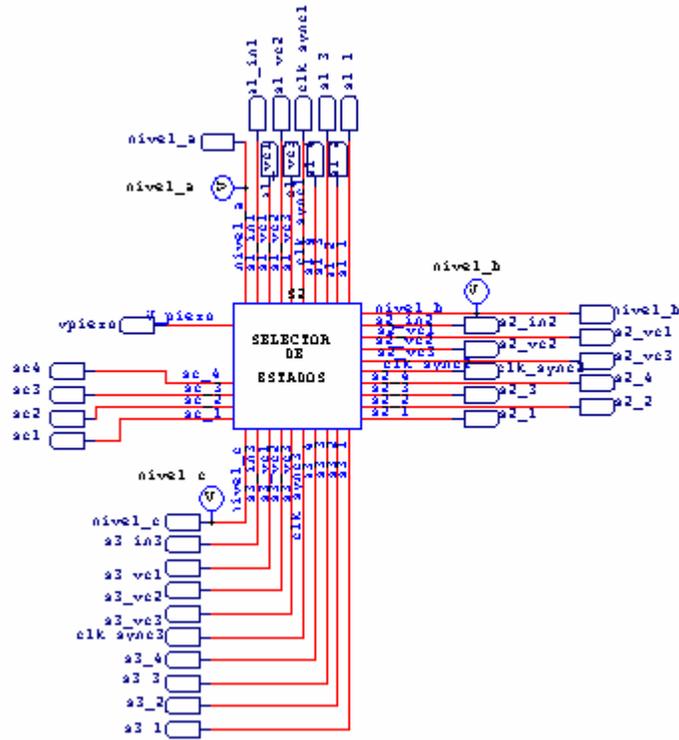


Figura A1.4 Bloque que contiene al selector de estados.

En la Fig. A1.5 se muestra un esquema que representa el circuito contenido en el bloque de la Fig. A1.4. En el esquema se muestra la manera en que se sensa la condición general del brazo del inversor y la memoria que contiene los estados de conmutación. En la Fig. A1.6 se muestra el circuito contenido en el bloque de la Fig. A1.4

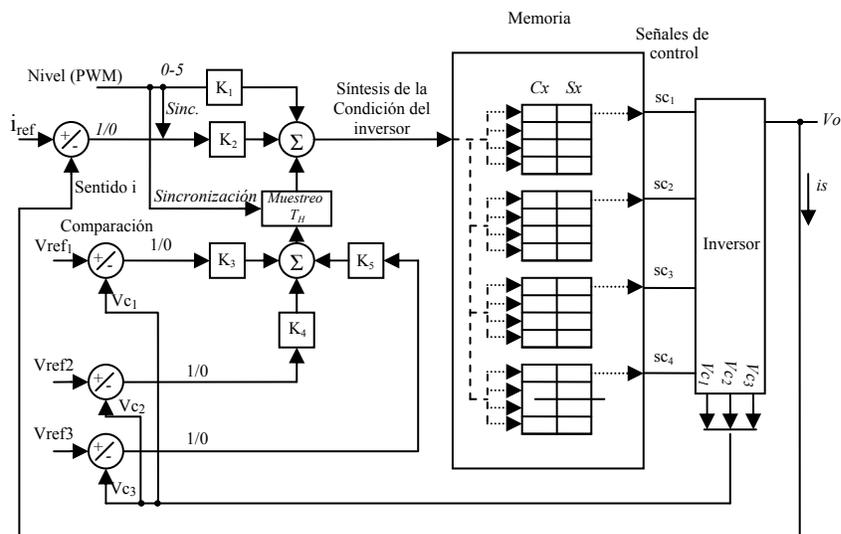


Figura A1.5 Esquema del contenido del bloque “selector de estados”.

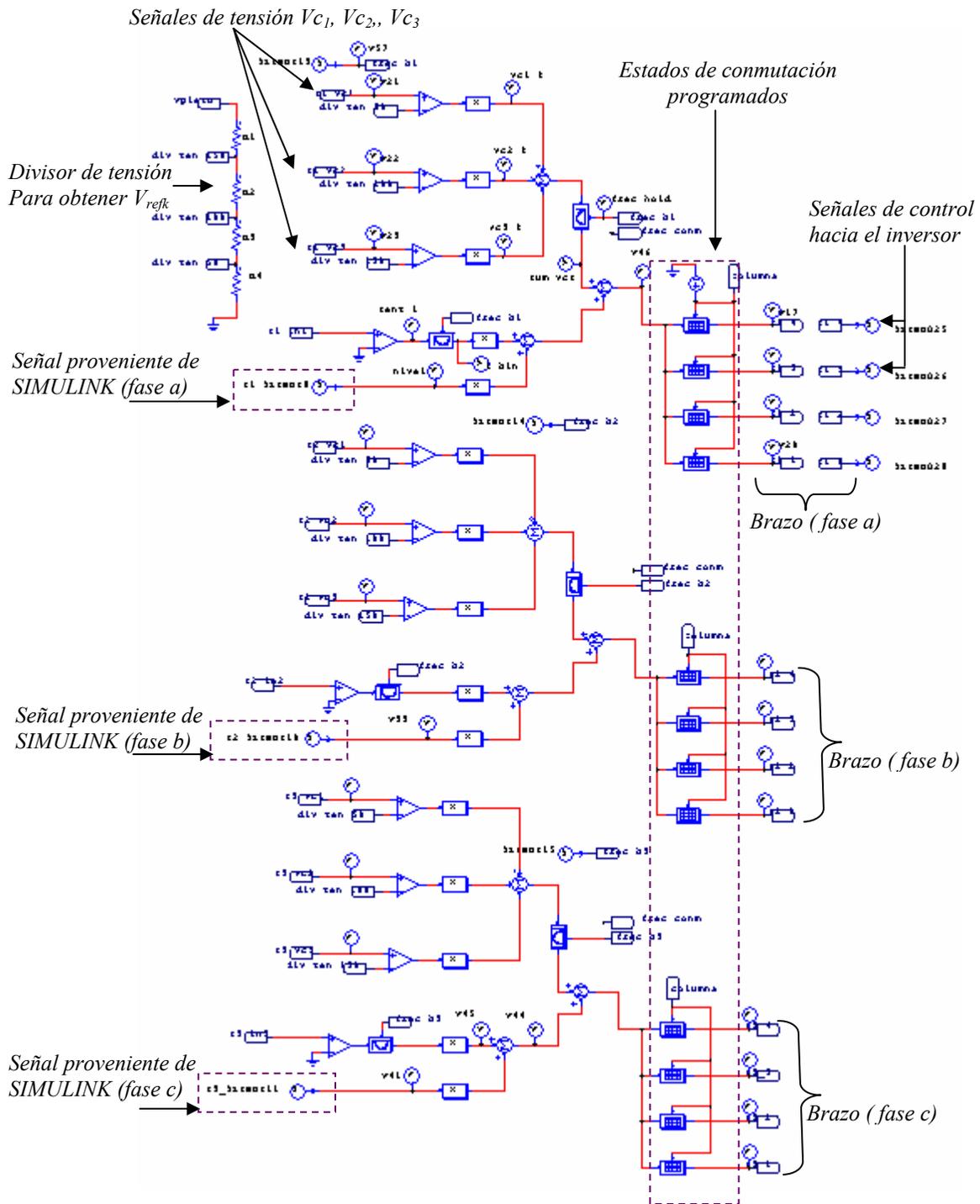


Figura A1.6 Selector de Estados.

A1.6 Control de corriente por asignación de polos (PSIM)

En la Fig. A1.8 se muestra el bloque que contiene al control por asignación de polos, el nombre del archivo es: *ctrl_modelo_final.sch*

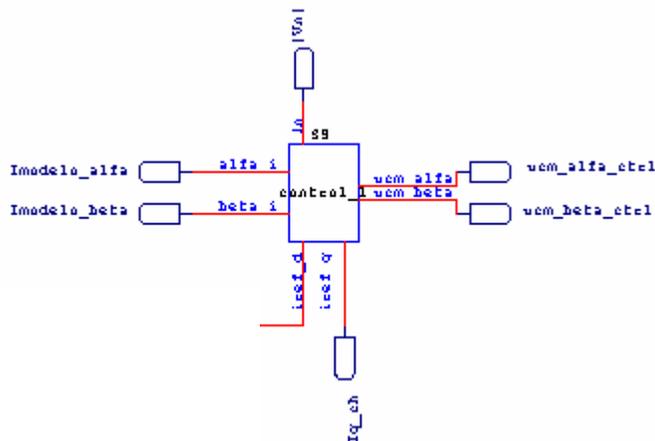


Figura A1.8 Bloque que contiene al control por asignación de polos AP.

Dentro del bloque de la Fig. A1.8, se encuentra el arreglo de bloques de la Fig. A1.9. Este arreglo define la operación del control AP.

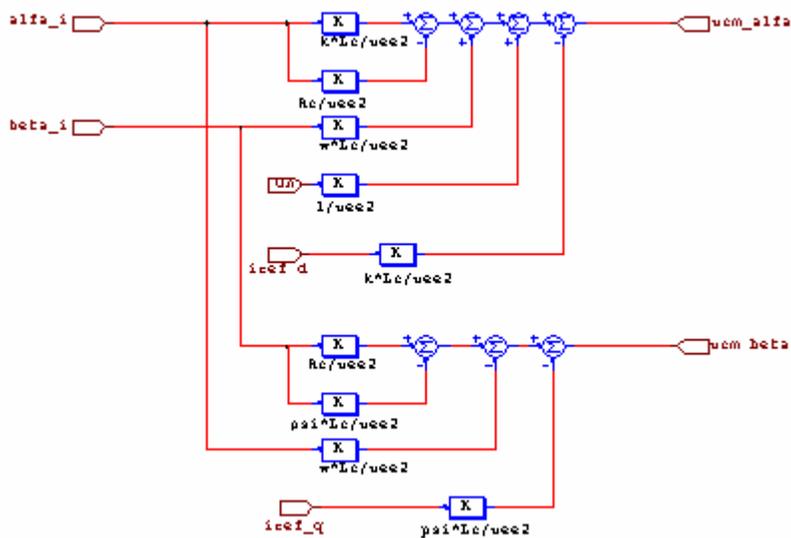


Figura A1.9 Arreglo de bloques que define la operación del control AP.

A1.7 Control de corriente mediante controlador PI (PSIM)

En la Fig. A1.10 se muestra el arreglo de bloques utilizado para controlar las corrientes, i_α e i_β , mediante un control PI.

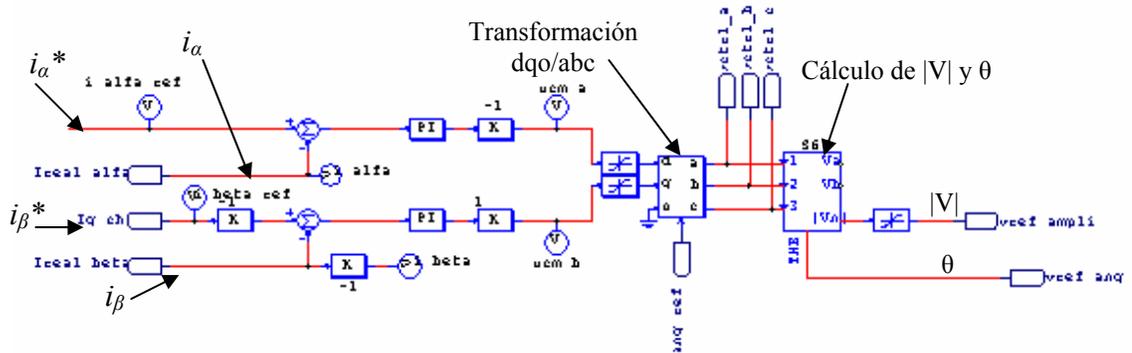


Figura A1.10 Regulación de la corriente, i_α e i_β , mediante controlador PI.

A1.8 Control de tensión de V_{C4} mediante control PI (PSIM)

En la Fig. A1.11 se muestra el arreglo de bloques utilizado para controlar la tensión en el condensador, C_4 , mediante un control PI.

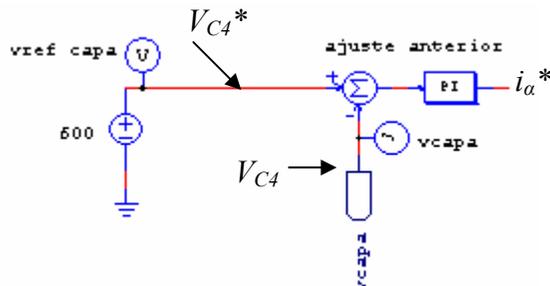


Figura A1.11 Regulación de la tensión, V_{C4} , mediante controlador PI.

En la Tabla A1.2 se muestran los archivos necesarios para correr la simulación de la Sección 5.4. Para correr la simulación es necesario abrir los siguientes archivos: *validación_lazo_abierto.sch*, *validación_lazo_abierto.mdl* y correr desde SIMULINK.

Tabla A1.2 Archivos necesarios para simulación de la Sección 5.4.

Sección: 5.4 Validación del modelo		
carpeta	validación	PSIM6.0 Network
contenido	<i>igbt1.tbl</i> <i>igbt2.tbl</i> <i>igbt3.tbl</i> <i>igbt4.tbl</i> <i>validación_lazo_abierto.sch</i> <i>validación_lazo_abierto.cct</i> <i>inv_3f_braFC.sch</i> <i>selector-edos.sch</i> <i>vabc_ab_THE.sch</i> <i>iqbc_dq_sub2.sch</i> <i>file_lazo_abierto.txt</i> <i>inversor_vectorial_articulo_prueba4.mdl</i>	<i>mlv_vectorial_articulo_prueba1.m</i>

En la Tabla A1.3 se muestran los archivos necesarios para correr la simulación de la Sección 5.5.1. Para correr la simulación es necesario abrir los siguientes archivos: *validacion-modelo-3.sch*, *validacion-modelo-3.mdl* y correr desde SIMULINK.

Tabla A1.3 Archivos necesarios para simulación de la Sección 5.5.1.

Sección: 5.5.1 Simulación del controlador AP		
carpeta	control_AP	PSIM6.0 Network
contenido	<i>igbt1.tbl</i> <i>igbt2.tbl</i> <i>igbt3.tbl</i> <i>igbt4.tbl</i> <i>validacion-modelo-3.sch</i> <i>validacion-modelo-3.cct</i> <i>inv_3f_braFC.sch</i> <i>selector-edos.sch</i> <i>vabc_ab_THE.sch</i> <i>iqbc_dq_sub_carga.sch</i> <i>iqbc_dq_sub2.sch</i> <i>ctrl_modelo_final.sch</i> <i>ctrl_iEscalar_1.txt</i> <i>validacion-modelo-3.mdl</i>	<i>mlv_vectorial_validacion_3.m</i>

En la Tabla A1.4 se muestran los archivos necesarios para correr la simulación de la Sección 5.6. Para correr la simulación es necesario abrir los siguientes archivos: *validacion-modelo-3.sch*, *validacion-modelo-3.mdl* y correr desde SIMULINK.

Tabla A1.4 Archivos necesarios para simulación de la Sección 5.6.

Sección: 5.6 Simulación del controlador PI		
carpeta	control_PI	PSIM6.0_Network
contenido	<i>igbt1.tbl</i> <i>igbt2.tbl</i> <i>igbt3.tbl</i> <i>igbt4.tbl</i> <i>comp_pi.sch</i> <i>comp_pi.cct</i> <i>inv_3f_braFC.sch</i> <i>selector-edos.sch</i> <i>vabc_ab_THE.sch</i> <i>iqbc_dq_sub_carga.sch</i> <i>iqbc_dq_sub2.sch</i> <i>ctrl_iEscalar_1.txt</i> <i>comp_pi.mdl</i>	<i>mlv_vectorial_comp_pi.m</i>

Por último, en la Tabla A1.5 se muestran los archivos necesarios para correr la simulación de la Sección 5.7. Para correr la simulación es necesario abrir los siguientes archivos:

comp_pi-3.sch, *comp_pi.mdl* y correr desde SIMULINK.

Tabla A1.5 Archivos necesarios para simulación de la Sección 5.7.

Sección: 5.7 Fuente de <i>cd</i> asegurada mediante un condensador		
carpeta	control_PI_fuente_cd-cond	PSIM6.0_Network
contenido	<i>igbt1.tbl</i> <i>igbt2.tbl</i> <i>igbt3.tbl</i> <i>igbt4.tbl</i> <i>comp_pi.sch</i> <i>comp_pi.cct</i> <i>inv_3f_braFC.sch</i> <i>selector-edos.sch</i> <i>vabc_ab_THE.sch</i> <i>iqbc_dq_sub_carga.sch</i> <i>iqbc_dq_sub2.sch</i> <i>ctrl_iEscalar_1.txt</i> <i>comp_pi.mdl</i>	<i>mlv_vectorial_comp_pi.m</i>