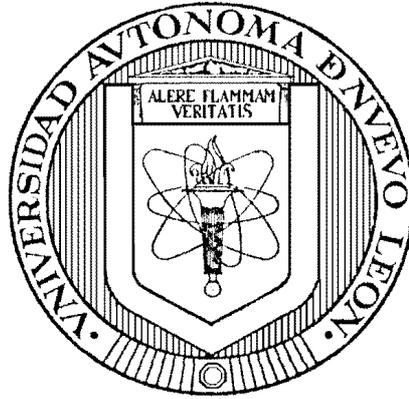


UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN
FACULTAD DE INGENIERÍA MECÁNICA Y ELÉCTRICA
DIVISIÓN DE ESTUDIOS DE POSGRADO



CONVERTIDOR MULTINIVEL TIPO CONDENSADORES FLOTANTES:
PROTOTIPO DE LABORATORIO

POR

MARIO ALBERTO GONZÁLEZ VÁZQUEZ

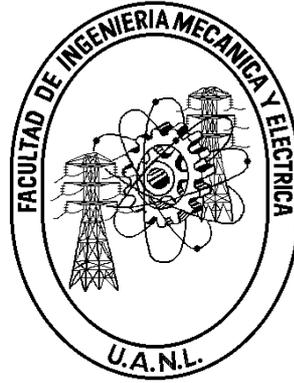
TESIS

EN OPCIÓN AL GRADO DE MAESTRO EN CIENCIAS DE LA
INGENIERÍA ELÉCTRICA CON ORIENTACIÓN
EN SISTEMAS ELÉCTRICOS DE POTENCIA

SAN NICOLAS DE LOS GARZA, N. L.

NOVIEMBRE DEL 2008

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN
FACULTAD DE INGENIERÍA MECÁNICA Y ELÉCTRICA
DIVISIÓN DE ESTUDIOS DE POSGRADO



CONVERTIDOR MULTINIVEL TIPO CONDENSADORES FLOTANTES:
PROTOTIPO DE LABORATORIO

POR

MARIO ALBERTO GONZÁLEZ VÁZQUEZ

TESIS

EN OPCIÓN AL GRADO DE MAESTRO EN CIENCIAS DE LA
INGENIERÍA ELÉCTRICA CON ORIENTACIÓN
EN SISTEMAS ELÉCTRICOS DE POTENCIA

SAN NICOLAS DE LOS GARZA, N. L.

NOVIEMBRE DEL 2008

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN
FACULTAD DE INGENIERÍA MECÁNICA Y ELÉCTRICA
DIVISIÓN DE ESTUDIOS DE POSGRADO

Los miembros del comité de tesis recomendamos que la tesis “**CONVERTIDOR MULTINIVEL TIPO CONDENSADORES FLOTANTES: PROTOTIPO DE LABORATORIO**” realizada por el alumno Ing. **Mario Alberto González Vázquez**, matrícula número 828849, sea aceptada por su defensa como opción al grado de **Maestro en Ciencias** de la Ingeniería Eléctrica con orientación en Sistemas Eléctricos de Potencia.

El Comité de Tesis

Asesor
Dr. Francisco Escalante Gutiérrez

Coasesor:
Dr. Ernesto Vázquez Martínez

Coasesor:
Dr. Arturo Conde Enríquez

Vo. Bo.
Dr. Moisés Hinojosa Rivera
División de Estudios de Posgrado

Este trabajo se lo dedico al amor de mi vida.....mi hermana...

Esmeralda Gzz.

Q.E.P.D.

Agradecimientos

Agradezco a Dios, el ser supremo, el haberme permitido concluir satisfactoriamente una etapa más en mi vida.

Al Dr. Miguel Francisco Escalante Gutiérrez por su guía, sus valiosos consejos, sugerencias e interés en la realización de este trabajo.

Al Dr. Ernesto Vázquez Martínez y al Dr. Arturo Conde Enríquez por formar parte del Comité de Tesis.

A los profesores del DIE por las clases que me impartieron a lo largo de la maestría, haciéndome partícipe de sus conocimientos y experiencias.

A mis compañeros de carrera, los ingenieros: Roberto Salinas, Nestor P. Maldonado, Ricardo Rosas, Antonio Lara, Luis A. Trujillo, Felix Zamarrón, que han compartido conmigo esta experiencia. A ellos que han dejado de ser solo mis compañeros para convertirse en mis amigos.

A mi amigo de años, Miguel A. Gamez, por su apoyo incondicional.

A mi tío Angel Vzz. Vzz. por su amor por mi, su apoyo sin condiciones. Por mostrarme con su ejemplo lo que es vivir la vida con rectitud.

A mi familia, que aunque no están a mi lado me han apoyado incondicionalmente. A mi Madre quien es para mi el ejemplo perfecto de sacrificio, dedicación y amor por este su hijo. Al hombre que no conocí pero su sangre recorre mis venas, con el cual comparto un mismo corazón...a mi Padre.

Al consejo nacional de ciencia y tecnología por proporcionar el apoyo necesario en la realización de este trabajo.

A la Facultad de Ingeniería Mecánica y Eléctrica de la Universidad Autónoma de Nuevo León por permitirme hacer uso de sus instalaciones, la cual considero mi casa.

Noviembre, 2008

Alberto Gzz.

RESUMEN

Publicación No. _____

Nombre del Alumno: Mario Alberto González Vázquez

M. C. en Ingeniería Eléctrica

Universidad Autónoma de Nuevo León, 2008

Profesor Asesor: Dr. Miguel Francisco Escalante Gutiérrez

En este trabajo se presenta el diseño e implementación de un prototipo de laboratorio de un convertidor multinivel de tipo condensadores flotantes de cinco niveles, en tres modalidades diferentes: troceador, inversor monofásico e inversor trifásico. El prototipo integra las etapas de control y potencia así como la instrumentación necesaria para el monitoreo y control del sistema. Se emplea la modulación en ancho de pulso (PWM) para generar la forma de onda de la tensión de salida. El control de la tensión de los condensadores de la estructura esta basado en la redundancia de estados que presenta dicha topología.

La implementación del prototipo permite establecer claramente las diferencias existentes entre los resultados teóricos y los obtenidos en un prototipo real. Además, con el diseño propuesto del prototipo es posible modificar la estructura para integrar un mayor número de niveles si es requerido.

Se desarrolla también la plataforma necesaria para la integración de algoritmos de control, tanto para el control de las variables internas como para la síntesis de la forma de onda de la tensión de salida, los cuales pueden ser modificados como sea requerido, permitiendo la implementación de nuevas aplicaciones, así como la validación de nuevas técnicas de control, entre otras.

Se valida una estrategia para el control interno del convertidor (tensiones de los condensadores flotantes) basado en la redundancia de estados, la cual selecciona el mejor estado de conmutación para asegurar el nivel de tensión demandado mientras mantiene la estabilidad de las tensiones.

El trabajo también incluye un análisis del prototipo mediante el cual es posible detectar las deficiencias en la implementación del mismo, permitiendo identificar algunos aspectos que pueden contribuir a mejorar el desempeño del prototipo.

Índice General

Agradecimientos	iv
Resumen	vi
Índice General	viii
Índice de Figuras	xi
Índice de Tablas	xv
1 Introducción	1
1.1 Introducción	1
1.2 Objetivo de la tesis	3
1.3 Contenido de la tesis	4
1.4 Conclusiones preliminares	5
2 Estructuras multinivel	6
2.1 Introducción	6
2.2 Estructuras multinivel	8
2.2.1 Características de los convertidores multinivel	8
2.2.2 Inversor multinivel con neutro fijo por diodos (NPC, "Neutral Point Clamped")	10
2.2.3 Inversor multinivel con condensadores flotantes (FC, "Flying Capacitor")	14
2.2.4 Inversor multinivel con puentes "H" en cascada (H-Bridge cascaded) . . .	18
2.3 Conclusiones preliminares	21
3 Convertidor multinivel tipo condensadores flotantes	22
3.1 Introducción	22
3.2 Estructura de la topología MLFC de 5 niveles	23

3.3	Modelo del convertidor FC	26
3.4	Conclusiones preliminares	28
4	Diseño e implementación del convertidor multinivel tipo condensadores flotantes	30
4.1	Introducción	30
4.2	Sistema de conversión y monitoreo de variables internas	32
4.2.1	Celdas de potencia	32
4.2.2	Drivers para el manejo de los MOSFETS	34
4.2.3	Introducción de tiempos muertos	36
4.2.4	Monitoreo de tensión	39
4.2.5	Monitoreo de corriente	43
4.3	Sistema de control de variables internas	45
4.4	Sistema de control de la tensión de salida	49
4.5	Sistema de control general	51
4.6	Secuencia de operación del prototipo del convertidor multinivel	51
4.7	Conclusiones preliminares	54
5	Resultados experimentales	55
5.1	Introducción	55
5.2	Convertidor cd-cd reductor (troceador)	56
5.3	Inversor monofásico	61
5.4	Inversor trifásico	66
5.4.1	Formas de onda de la tensión de salida	68
5.4.2	Tensión en los condensadores flotantes del inversor multinivel	69
5.4.3	Tensión en los interruptores	71
5.4.4	Formas de onda de las corrientes	73
5.4.5	Equilibrio de las conmutaciones de los interruptores	75
5.5	Análisis del comportamiento de las variables del inversor trifásico multinivel	76
5.6	Conclusiones preliminares	82
6	Conclusiones	84
6.1	Introducción	84
6.2	Conclusiones generales	85

6.3	Aportaciones	87
6.4	Recomendaciones para trabajos futuros	87
Bibliografía		89
A Método de modulación multinivel basado en vectores espaciales		91
A.1	Introducción	91
A.2	Modulación PWM vectorial	91
A.2.1	Síntesis del vector de referencia a partir de los vectores básicos	93
A.2.2	Proceso de modulación de ancho de pulso	95
A.2.3	Parte discreta del vector de referencia	96
A.2.4	Parte no discreta del vector de referencia	96
A.2.5	Modulación PWM de la parte discreta	97
A.2.6	El patrón de conmutación PWM	97
A.2.7	El proceso y los estados de conmutación	99
B Diagramas y circuitos PCB de los bloques del convertidor multinivel		100
B.1	Introducción	100
B.2	Diagramas esquemáticos	100
B.3	Diagramas PCB	104
C Componentes		108
C.1	Introducción	108
C.2	Links	108
C.2.1	Celda de potencia y drivers	108
C.2.2	Módulo para la implementación de la estrategia de control basada en redundancia de estados	109
C.2.3	Módulo de transductores de corriente	110
C.2.4	Módulo para la generación de tiempos muertos	110
C.2.5	Módulo de transductores de tensión	111
D Instrumentos y equipo		113
D.1	Introducción	113
D.2	Instrumentos de medición	113
D.3	Equipo	114

Índice de Figuras

2.1	Forma de tensión de salida de un inversor multinivel en cinco niveles	7
2.2	Convertidor multinivel NPC	11
2.3	Inversor monofásico tipo FC de 5 niveles.	15
2.4	Convertidor multinivel en cascada de medio puente	20
3.1	Estructura del convertidor multinivel tipo condensadores flotantes de 5 niveles .	23
3.2	Celda básica de conmutación	24
4.1	Sistema propuesto del convertidor multinivel tipo condensadores flotantes	32
4.2	Diagrama simplificado de los bloques de potencia y control	34
4.3	Drivers para MOSFETS	35
4.4	Tiempos muertos	37
4.5	Diagrama para la introducción de tiempos muertos	37
4.6	Fotografía del módulo de tiempos muertos	38
4.7	Función de transferencia de sensores de tensión	39
4.8	Diagrama esquemático para la medición de tensión en condensadores flotantes .	41
4.9	Diagrama esquemático para la obtención del estado de tensión de los condensadores flotantes	42
4.10	Fotografía del módulo de sensores de tensión en condensadores flotantes	42
4.11	Diagrama esquemático de sensores de corriente	43
4.12	Linealidad de sensores de corriente	44
4.13	Implementación de los sensores de corriente	45

4.14	Diagrama simplificado de la estrategia de control	47
4.15	Fotografía de la implementación del control de tensión en condensadores flotantes	49
4.16	Principio de la modulación PWM	50
4.17	Secuencia de operación del convertidor	52
4.18	Diagrama de tiempos	53
5.1	Configuración de un brazo del convertidor multinivel tipo condensadores flotantes	56
5.2	Fotografía de la implementación del convertidor multinivel (Chopper) tipo condensadores flotantes de 5 niveles	57
5.3	Forma de onda de la tensión de salida	57
5.4	Troceado de la forma de onda de la tensión de salida en niveles 4-5	58
5.5	Corriente que fluye a través de la estructura (i_{ch})	59
5.6	Tensión en los condensadores flotantes	59
5.7	Tensión en interruptores $Sw1$ y $Sw'1$ de la celda 1	60
5.8	Señales de control $s1$, $s2$, $s3$ y $s4$ (4 bits) generadas por la tabla de búsqueda en la memoria EPROM (niveles 4 y 5)	60
5.9	Señales de control y respuesta en compuerta (V_G) de interruptores Sw y Sw' de la celda 1 de la estructura	61
5.10	Configuración del inversor monofásico multinivel tipo condensadores flotantes . .	62
5.11	Fotografía del inversor monofásico tipo condensadores flotantes de 5 niveles . . .	63
5.12	Formas de onda de las tensiones de fase (V_a , V_b) del inversor monofásico	64
5.13	Formas de onda de la tensión de línea V_{ab} con 9 niveles del inversor monofásico .	64
5.14	Niveles de referencia y rizo de tensión en condensadores, brazo 1 y 2	65
5.15	Corrientes que circulan a través de los brazos del inversor monofásico	65
5.16	Tensión en interruptores complementarios ($Sw1$, $Sw'1$) de las celdas 1 en brazos 1 y 2 (B1, B2) del inversor monofásico	66
5.17	Configuración trifásica del convertidor multinivel tipo condensadores flotantes .	67
5.18	Inversor trifásico tipo condensadores flotantes de 5 niveles	68

5.19	Formas de onda de salida de tensión de fase del inversor multinivel en las fases a, b y c (V_a , V_b y V_c)	69
5.20	Formas de onda de salida de tensión de línea del inversor multinivel (V_{ab} , V_{bc} y V_{ca})	69
5.21	Balance de tensión y ΔV en condensadores flotantes del brazo 1 del inversor multinivel 3ϕ	70
5.22	Balance de tensión y ΔV en condensadores flotantes del brazo 2 del inversor multinivel 3ϕ	70
5.23	Balance de tensión y ΔV en condensadores flotantes del brazo 3 del inversor multinivel 3ϕ	71
5.24	Tensión en interruptores (V_{SD}) del brazo 1	72
5.25	Tensión en interruptores (V_{SD}) del brazo 2	72
5.26	Tensión en interruptores (V_{SD}) del brazo 3	73
5.27	Formas de onda de las señales de corriente	74
5.28	Corrientes trifásicas del inversor multinivel	74
5.29	Interfase de Tiempo Real (RTI) de Control Desk	75
5.30	Equilibrio en el uso de los interruptores	76
5.31	Análisis de señales	80
5.32	Análisis de Señales de control y tensión en interruptor	81
A.1	Vectores espaciales para un inversor de 5 niveles	92
A.2	Fasor de referencia	93
A.3	Vectores básicos en un inversor multinivel de n-niveles.	94
A.4	Patrón de conmutación PWM.	98
A.5	Proceso y estados de conmutación.	99
B.1	Diagrama esquemático del módulo de transductores de tensión	101
B.2	Diagrama esquemático de celdas de conmutación	102
B.3	Diagrama esquemático de la implementación de la estrategia de control	102
B.4	Diagrama esquemático para la introducción de tiempos muertos	103

B.5	Diagrama esquemático de transductores de corriente	104
B.6	Diagrama PCB de celdas de conmutación	105
B.7	Diagrama PCB del módulo de transductores de tensión	105
B.8	Diagrama PCB del módulo para la implementación de la estrategia de control .	106
B.9	Diagrama PCB para la introducción de tiempos muertos	106
B.10	Diagrama PCB de transductores de corriente	107

Índice de Tablas

2.1	Niveles de tensión en configuración NPC y sus estados de conmutación	11
2.2	Estados de conmutación para un convertidor de 5 niveles empleando la topología de condensadores flotantes	16
2.3	Combinación posible de interruptores en el inversor tipo condensadores flotantes	17
2.4	Estados de cada inversor	19
3.1	Estados de los interruptores	25
3.2	Tensión de salida en función de los estados de los interruptores para el inversor de 5 niveles de tipo condensadores flotantes	26
4.1	Estados de conmutación para un convertidor de 5 niveles tipo condensadores flotantes	48
4.2	Tabla de búsqueda	54
A.1	Rol de cada fase como una función de la posición angular θ	94

Capítulo 1

Introducción

En este capítulo se presenta una introducción general, abordando el tema principal de este trabajo. Se presentan los objetivos de la tesis así como la organización del contenido de la misma.

1.1 Introducción

Con el desarrollo de la electrónica de potencia ha surgido la posibilidad de tratar y acondicionar la energía eléctrica mediante el uso de dispositivos de estado sólido. En este sentido, los convertidores estáticos han adquirido gran relevancia, ya que con estos elementos es posible controlar el funcionamiento de máquinas eléctricas y mejorar el transporte de la energía en las redes eléctricas. Entre los dispositivos más relevantes para dichas aplicaciones se encuentra el inversor de tensión.

Los inversores son utilizados actualmente en los Sistemas Eléctricos de Potencia (SEP) en distintas aplicaciones, tanto en niveles de transmisión como en distribución. La función principal de este convertidor es cambiar la tensión de entrada de corriente directa (cd) a una tensión simétrica de salida de corriente alterna (ca), con la magnitud y frecuencia deseadas. La

síntesis de la tensión de salida requiere de estrategias que permitan aproximar la forma de onda de salida del inversor con una senoide. Sin embargo, en la práctica la señal de salida no es sinusoidal y contiene frecuencias armónicas. En algunas aplicaciones se pueden utilizar señales de tensión de onda cuadrada o casi cuadrada, pero en aplicaciones de mayor desempeño se requiere de formas de onda con poca distorsión. Actualmente, dado que el contenido armónico representa problemas para algunas aplicaciones, se han propuesto topologías de convertidores que minimizan este problema, estas son las denominadas estructuras multinivel, que tienen como ventajas: 1) la reducción de armónicos en la tensión y corriente de salida y 2) la disminución de la tensión en los dispositivos interruptores, haciendo posible el manejo de mayores niveles de tensión [1]-[2], y por lo tanto atractivos para aplicaciones de alta y media tensión.

El concepto multinivel fue introducido en [3]. A partir de entonces se han propuesto diferentes topologías multinivel, siendo 3 las principales: Neutro fijo por diodos o NPC (Neutral Point Clamped por sus siglas en inglés) [4], con condensadores flotantes [5] y de puentes H en cascada [6]. Todas estas topologías multinivel tienen diferentes estructuras y características pero todas ellas sintetizan la forma de onda de la tensión de salida en niveles discretos de tensión.

Las estructuras multinivel están basadas en dispositivos semiconductores de potencia, que dependiendo de la topología en cuestión se asocian de tal manera que la salida de tensión pueda ser sintetizada a partir de niveles discretos de tensión y que a su vez, les confiere las características propias a cada una de las estructuras.

Para la síntesis de las formas de onda multinivel se requiere una estrategia para generar los estados de conmutación requeridos. Existen 2 métodos principales: los métodos con conmutación a frecuencia fundamental y los que utilizan conmutaciones a frecuencias mayores. Estos últimos se basan principalmente en estrategias de modulación en ancho de pulsos (PWM)[7]-[8] que pueden ser de tipo sinusoidal o basados en una representación vectorial de las tensiones

en vectores espaciales [9]-[10]. Hay que remarcar que estos métodos de modulación se deben de diseñar tomando en cuenta el funcionamiento interno de la estructura para asegurar la estabilidad de las variables internas.

Así, la necesidad de controlar las variables internas exige que cada topología sea acompañada de una estrategia de control que permita mantener las variables internas de las estructuras (generalmente tensiones de condensadores) alrededor de sus referencias para que éstas puedan funcionar de manera correcta.

La concepción y optimización de las estructuras de conversión multinivel requieren de un esfuerzo multidisciplinario para lograr un funcionamiento óptimo de cada una de sus partes. En la actualidad la comunidad académica e industrial están desarrollando diversos trabajos relacionados con la conversión multinivel, tales como: modelado, control, métodos de modulación y aplicaciones, entre otros [11]. Además, una componente importante de los trabajos sobre convertidores estáticos es la validación experimental de las propuestas.

1.2 Objetivo de la tesis

El objetivo principal de este trabajo es el desarrollo de un prototipo de laboratorio de un inversor multinivel de tipo condensadores flotantes de 5 niveles en su modalidad trifásica, por medio del cual se validarán experimentalmente resultados teóricos o simulados referentes a las variables que lo representan.

El prototipo de laboratorio permitirá establecer las diferencias y límites prácticos de este tipo de dispositivos, comparando los resultados teóricos o simulados con los obtenidos experimentalmente. Esto permitirá conocer las posibles deficiencias que el desarrollo teórico no contempla, e incrementará la experiencia en el diseño y construcción de inversores multinivel,

para continuar con el estudio de estos dispositivos y evaluar la posibilidad de aplicaciones en redes eléctricas de alta, media y baja tensión, entre otras.

1.3 Contenido de la tesis

La tesis esta estructurada en seis capítulos. En el capítulo uno se presenta una introducción general, se abordan las ideas principales de los convertidores multinivel y se plantean los objetivos del trabajo.

En el capítulo dos se presenta una descripción general de las diferentes topologías multinivel existentes y se destacan las más utilizadas en la actualidad. De estas estructuras se muestran principalmente las características, el comportamiento, las ventajas y las desventajas de cada una de ellas.

En el capítulo tres se hace un estudio más amplio de la topología multinivel tipo condensadores flotantes por ser esta la topología que se emplea en este trabajo. Se presenta la estructura básica, el principio de operación y se plantean las ecuaciones que describen su comportamiento.

El capítulo cuatro muestra el sistema propuesto así como el proceso a seguir en la implementación del convertidor multinivel tipo condensadores flotantes en cada una de sus etapas. Se lleva a cabo la integración de todos los bloques del sistema y se muestra su funcionamiento.

En el capítulo cinco se presentan los resultados experimentales del prototipo de laboratorio del inversor multinivel tipo FC (condensadores flotantes). Se muestran los resultados de las variables representativas del inversor. Se muestran las diferencias entre la teoría y los resultados experimentales mediante un análisis comparativo y se explican las posibles causas de estas diferencias.

En el capítulo seis se presentan las conclusiones de la tesis, se hacen observaciones acerca del comportamiento del prototipo y se proponen los cambios necesarios en el diseño para mejorar su desempeño. Se establecen las aportaciones y contribuciones logradas, y se mencionan algunas consideraciones para trabajos futuros.

1.4 Conclusiones preliminares

En este capítulo se presentó una introducción general acerca de la tecnología multinivel y las ventajas que existen con respecto a las tecnologías usadas en la actualidad. Se planteó la necesidad de la validación experimental para avanzar en temas relacionados. Se presentaron los objetivos del trabajo de investigación, así como el proceso a seguir en la documentación del mismo.

Capítulo 2

Estructuras multinivel

En este capítulo se presenta una descripción general de las principales topologías de los convertidores multinivel, destacando las características representativas de cada estructura, así como las ventajas y desventajas de cada una de ellas.

2.1 Introducción

Como se mencionó en el capítulo anterior, los inversores son ampliamente utilizados tanto en los SEP como en sistemas industriales. La forma de onda de tensión de salida de los inversores debe ser sinusoidal idealmente, sin embargo, en la práctica esto no es posible debido a que se emplean inversores de dos niveles, resultando en una forma de onda de tensión de salida no sinusoidal. Además de la forma de onda de salida, los inversores de dos niveles presentan limitaciones en cuanto al manejo de altos niveles de potencia. En algunas aplicaciones se pueden utilizar señales de forma de onda de tensión cuadrada o casi cuadrada, pero en aplicaciones de mayor desempeño se requieren de formas de onda casi sinusoidales con muy poca distorsión.

Actualmente el uso de los convertidores denominados multinivel, cuya forma de onda de salida no es cuadrada, si no que produce una señal de tensión escalonada entre 0 y V_{cd} , ofrecen

la posibilidad de mejorar el desempeño de los inversores.

Referente a la tecnología multinivel, diferentes topologías para inversores han sido propuestas a través de los años; si bien, cada una de las topologías tiene una estructura diferente, todas ellas son capaces de producir a la salida una forma de onda compuesta de varios niveles discretos de tensión. La estructura de un inversor multinivel puede entenderse como un convertidor que proporciona más de dos niveles de tensión, a partir de fuentes con valores discretos más pequeños [1]. En la Fig. 2.1 se muestra una forma de onda multinivel.

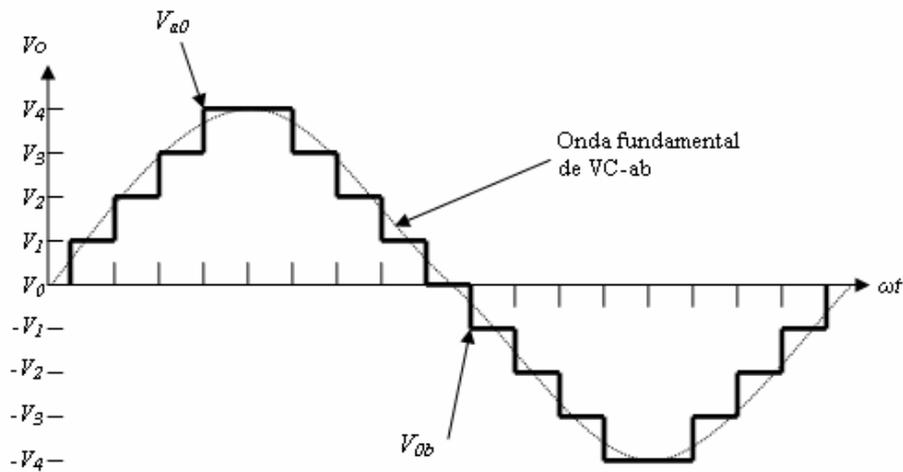


Figura 2.1: Forma de onda de la tensión de salida de un inversor multinivel en cinco niveles.

Ciertas topologías multinivel han sido privilegiadas para manejar alta potencia dada su capacidad para trabajar con tensiones de alimentación elevadas. Esto último es posible gracias a la asociación en serie de interruptores de potencia, con lo que se asegura la distribución equilibrada de la tensión de entrada entre los interruptores de la estructura. En general, las estructuras multinivel presentan las siguientes ventajas comparadas con una estructura de dos niveles:

- La forma de onda de salida presenta baja distorsión armónica, y si el número de niveles

es suficientemente elevado la etapa de filtrado a la salida del inversor puede ser eliminada [1]-[3].

- Es posible sintetizar una señal de tensión de valor elevado empleando componentes de baja tensión, esto permitirá menores tiempos de conmutación y por ende menores pérdidas por este efecto, minimizando los costos en el diseño.
- El gradiente de la tensión de salida disminuye ($\frac{dv}{dt}$), lo que incrementa la vida útil de los dieléctricos que mantienen aislado el equipo.
- En algunas aplicaciones es posible suprimir el transformador que se coloca a la salida del inversor.
- En cuanto a la síntesis de las formas de onda de tensión multinivel, sin importar que estrategia sea empleada, esta será vista como una secuencia discreta de niveles de tensión adyacentes, que varía con el tiempo.

2.2 Estructuras multinivel

Las topologías multinivel básicas que son objeto de mayor estudio son las siguientes [2]:

- Convertidor con neutro fijo por diodos (Diode-clamped converter) [4].
- Convertidor con condensadores flotantes (Flying-capacitor converter) [5].
- Convertidor con conexión en cascada de puentes monofásicos (H-Bridge cascaded) [6].

2.2.1 Características de los convertidores multinivel

Las características más relevantes de los convertidores multinivel son las siguientes:

- La disposición de la tensión de entrada (V_d) en múltiples niveles permite aumentar varias veces la tensión de trabajo del convertidor empleando los mismos interruptores que un convertidor convencional. Cada interruptor debe bloquear únicamente una fracción de la tensión de entrada, evitando de esta manera los problemas que se presentan en la asociación serie de los dispositivos semiconductores de potencia [12].
- La potencia de los convertidores se incrementa al emplear tensiones mayores, sin necesidad de incrementar la corriente, evitando así mayores pérdidas durante la conducción, y por consecuencia mejorando el rendimiento del convertidor [13].
- La tensión de salida obtenida en un convertidor multinivel *cd-ca* presenta un contenido armónico menor que el obtenido en un convertidor *cd-ca* convencional de potencia equivalente de 2 niveles [2]. Teóricamente puede obtenerse una distorsión armónica nula si se dispone de un número infinito de niveles de tensión, reduciendo así, el costo, volumen y peso de los filtros.
- Pueden operar a baja frecuencia de conmutación, y con un bajo contenido armónico en la salida. [5].
- La respuesta dinámica del convertidor es más rápida, por tener más niveles de tensión de salida y emplear filtros de menor tamaño.

En cuanto a sus inconvenientes, se pueden mencionar los siguientes:

- Cuando se emplea un número grande de interruptores la complejidad del control aumenta [14].
- Es necesario tener diferentes niveles de tensión de entrada, que pueden obtenerse con condensadores o mediante varias fuentes de continua. Cuando se emplean condensadores

las tensiones de estos deben de permanecer constantes o con bajo rizo en cualquier condición de trabajo, con objeto de que cada condensador actúe como una fuente de tensión constante.

A continuación, se hace una breve descripción de las topologías más importantes de los inversores multinivel.

2.2.2 Inversor multinivel con neutro fijo por diodos (NPC, "Neutral Point Clamped")

Un inversor multinivel (m niveles) con neutro fijo por diodos NPC, consiste, en forma típica, en $(m - 1)$ condensadores en el bus de cd y produce m niveles en la tensión de fase. La Fig. 2.2a muestra un troceador de cinco niveles, en configuración NPC. La terminal inferior $V1$ del lado de cd es el punto de referencia de la tensión de fase de salida. El orden de numeración de los interruptores es $Sa1, Sa2, Sa3, Sa4, S'a1, S'a2, S'a3, S'a4$. Hay cuatro pares complementarios de interruptores, los cuales son: $(Sa1, S'a1), (Sa2, S'a2), (Sa3, S'a3)$ y $(Sa4, S'a4)$. Así, si uno de los interruptores del par se activa, el otro debe estar inactivo. Siempre se activan cuatro interruptores a un mismo tiempo, en el caso de 5 niveles. El canal de cd consiste en cuatro condensadores, $C1, C2, C3$ y $C4$, la tensión en cada condensador es $V_{cd}/4$, y el esfuerzo dieléctrico de cada dispositivo semiconductor (elementos s) se limita mediante diodos fijadores al nivel de tensión de un condensador. Una rama del inversor en m niveles requiere $(m - 1)$ condensadores, $2(m - 1)$ dispositivos de conmutación y $(m - 1)(m - 2)$ diodos fijadores.

En la Fig. 2.2b se muestra un inversor monofásico en configuración NPC. La Fig. 2.1 muestra la forma de onda de tensión de línea (V_{ab}) del inversor en cinco niveles. Esto implica que un convertidor multinivel tiene una tensión de salida de fase de m niveles y una tensión de salida de línea de $(2m - 1)$ niveles. La tabla 2.1 muestra los estados de conmutación y sus

correspondientes niveles de tensión a la salida. Condición de estado "1" quiere decir que el interruptor está activo o cerrado y estado "0" quiere decir que el interruptor está desactivado o abierto.

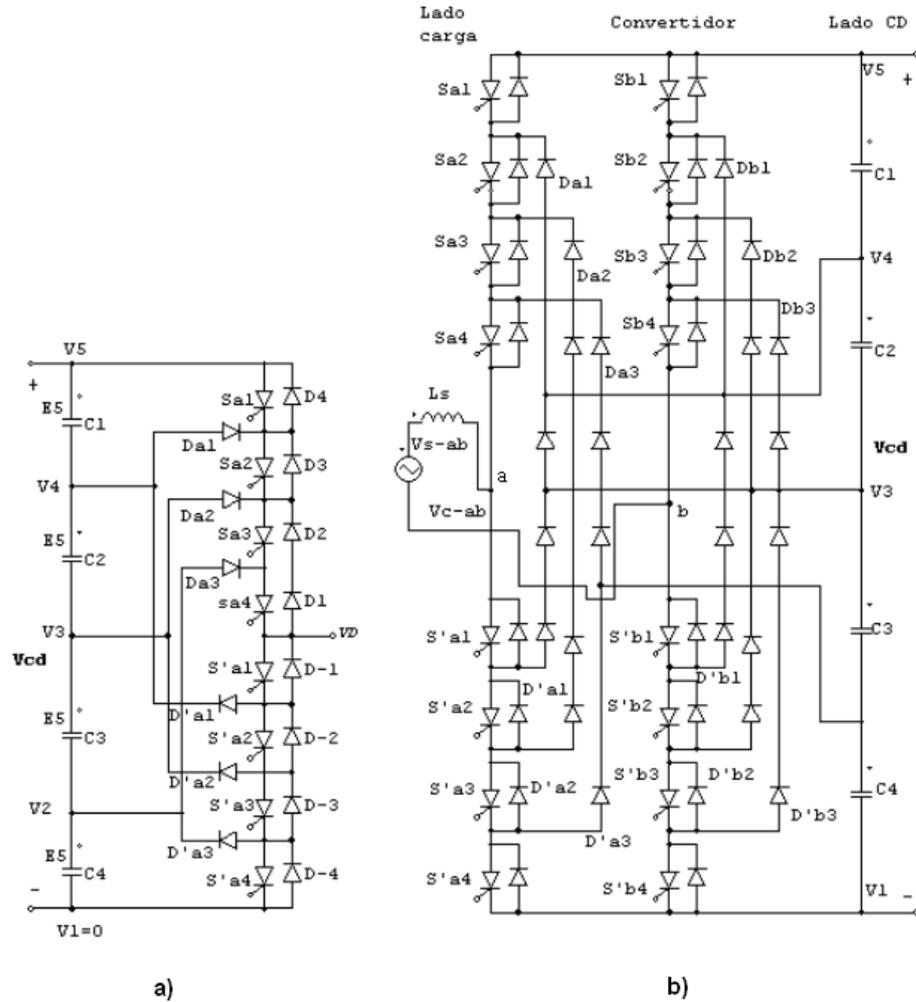


Figura 2.2: Convertidor multinivel NPC. a) Troceador NPC en 5 niveles, b) Inversor monofásico NPC en cinco niveles.

Tabla 2.1: Niveles de tensión en configuración NPC y sus estados de conmutación.

Salida	Estado de Conmutación							
	Sa_1	Sa_2	Sa_3	Sa_4	$S'a_1$	$S'a_2$	$S'a_3$	$S'a_4$
$V_5=V_{cd}$	1	1	1	1	0	0	0	0
$V_4=3V_{cd}/4$	0	1	1	1	1	0	0	0
$V_3=V_{cd}/2$	0	0	1	1	1	1	0	0
$V_2=V_{cd}/4$	0	0	0	1	1	1	1	0
$V_1=0$	0	0	0	0	1	1	1	1

Aspectos importantes a tomar en cuenta en la configuración NPC

a) Ciclo de trabajo promedio y dimensionamiento de los dispositivos de conmutación.

De la Tabla 2.1 se puede observar que el interruptor Sa1 sólo conduce durante $V_{a0} = V_{cd}$, mientras que el interruptor Sa4 conduce durante todo el ciclo, excepto en el intervalo cuando $V_{a0} = 0$. Esto implica que en la disposición que se encuentran los interruptores, algunos son más utilizados que otros dependiendo del nivel de salida requerido. Este trabajo de conducción desigual requiere distintas especificaciones nominales de corriente para los dispositivos de conmutación. Por lo tanto, si se usa el ciclo de trabajo promedio en el diseño del inversor, los interruptores superiores pueden estar sobredimensionados, mientras que los inferiores no lo estarán. Si se quiere dimensionar todos los dispositivos de conmutación de la misma forma, se tendrá que diseñar un algoritmo de control que permita un uso equilibrado de los interruptores.

b) Desbalance de tensión en los condensadores.

Partiendo del hecho de que los niveles de tensión en cada condensador son diferentes por efecto de la carga y descarga, las corrientes que suministran los condensadores también son diferentes. Cuando se opera con factor de potencia unitario, el tiempo de descarga para la operación del inversor es distinto para cada condensador. Ese perfil de carga del condensador se repite cada medio ciclo, y el resultado son tensiones distintas en cada condensador, entre los distintos niveles. Este problema de desbalance de tensión en un convertidor multinivel se puede resolver con estrategias de control que mantengan la tensión en la referencia deseada ó reemplazando los condensadores por baterías o fuentes controladas de tensión de cd constante.

Ventajas de la configuración NPC

- El número de condensadores utilizados es menor, comparada con otras topologías, siendo esto de interés puesto que son los elementos reactivos los de mayor costo en el convertidor.
- La tensión de bloqueo de los interruptores es la misma que la tensión de los condensadores de entrada, y para el caso de (m) niveles esta es igual a $V_{cap} = V_{cd}/(m - 1)$ [2]-[4].
- Se pueden conectar directamente a un bus de cd , sin necesidad de crear otros nodos adicionales.
- No requiere de transformadores adicionales.
- Cambio de un estado a otro accionando un solo interruptor.
- Cuando la cantidad de niveles es suficientemente alta, el contenido armónico es lo suficientemente bajo para evitar el uso de filtros.

Desventajas de la configuración NPC

- Se requiere que los diodos fijadores sean de recuperaciones rápidas y capaces de conducir la corriente nominal del convertidor, además de estar sometidos a recuperación inversa exigente.
- Al aumentar el número de niveles se requieren más diodos.
- Es difícil controlar el flujo de la potencia real del convertidor individual en sistemas con varios convertidores [12].
- En topologías de más de tres niveles, los diodos anclados bloquean diferentes tensiones, esto es en función de su posición en el convertidor, siendo la máxima tensión de bloqueo igual a $V_{diodo} = V_{cd}(m - 2)/(m - 1)$ donde m es el número de niveles [2]-[4]. Esto requiere

la asociación serie de diodos o el uso de diodos de mayor tensión si se utilizan diodos con la misma capacidad de bloqueo que los interruptores del convertidor.

- Se requieren $2(m - 2)$ diodos por fase [2]. Esto quiere decir que el número de diodos de anclaje por fase aumenta en forma cuadrática con el número de niveles, aumentando la complejidad y disminuyendo la fiabilidad del diseño e incrementando el costo del convertidor.
- Es necesario que las tensiones de los condensadores se mantengan equilibradas en cualquier punto de trabajo, complicando el control del convertidor. Mantener el equilibrio de los condensadores se dificulta conforme se incrementa el número de niveles, incluso puede ser imposible en algunas condiciones de operación [15].

2.2.3 Inversor multinivel con condensadores flotantes (FC, "Flying Capacitor")

La Fig. 2.3 muestra un inversor monofásico de cinco niveles, la topología utilizada es conocida como condensadores flotantes (FC) [5]. Para cada uno de los brazos del inversor el orden de numeración de los interruptores es S_{a1} , S_{a2} , S_{a3} , S_{a4} , S'_{a4} , S'_{a3} , S'_{a2} y S'_{a1} . Esta estructura tiene como principio la conexión imbricada de células elementales de conmutación. Una célula básica de conmutación esta formada por bancos de condensadores precargados a los niveles de tensión requeridos y por un par de interruptores controlados de manera complementaria, cuya tensión es determinada por la diferencia de tensión entre las fuentes adyacentes.

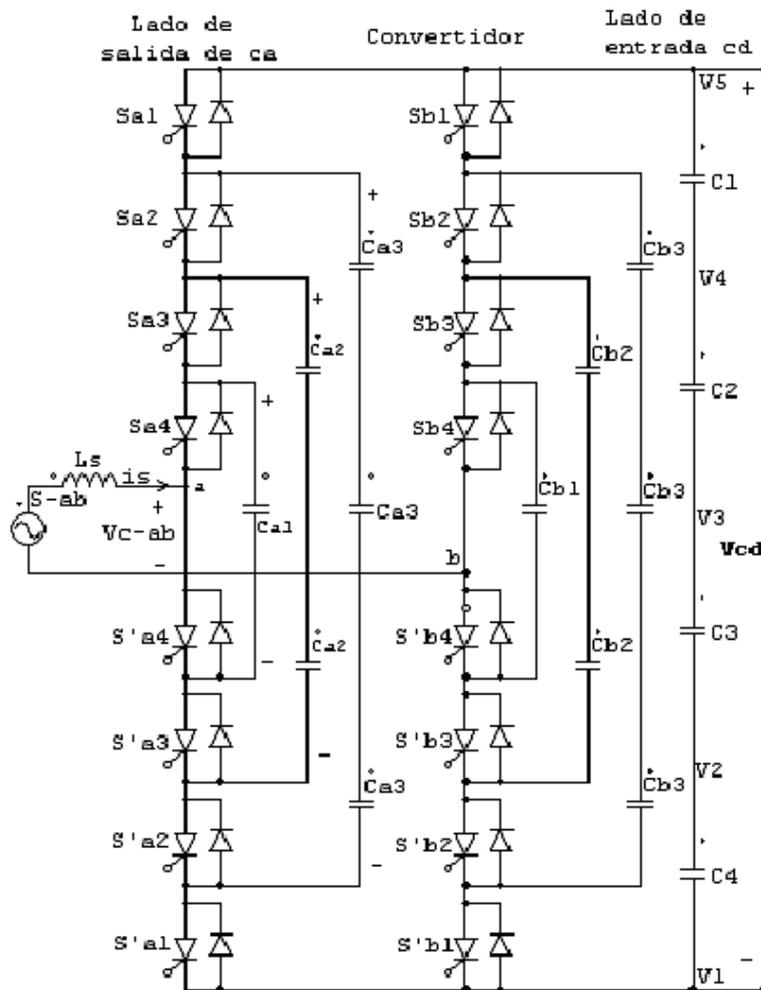


Figura 2.3: Inversor monofásico tipo FC de 5 niveles.

La síntesis de formas de onda es más flexible que en la estructura NPC. En general se dispone de varios estados de conmutación para asegurar los diferentes niveles a la salida del convertidor. A esta característica se le llama redundancia de estados, ya que se dispone de distintas combinaciones de apertura y cierre de los interruptores que proporcionan el mismo nivel.

El nivel de tensión en el convertidor con condensadores flotantes es parecido al del convertidor con neutro fijo con diodos. Esto es, la tensión de fase V_{a0} del convertidor tiene m

niveles (incluyendo el nivel de referencia), y la tensión de línea V_{ab} tiene $(2m - 1)$ niveles. Suponiendo que cada condensador tiene la misma especificación de tensión que la del dispositivo de conmutación, el canal de cd necesita $(m - 1)$ condensadores. La cantidad necesaria de condensadores para cada fase es $\sum_{j=1}^m (m - j)$. Así, para $m = 5$, $N_C = 10$.

En la Tabla 2.2 se muestran los estados de conmutación, en los cuales se pone de manifiesto la redundancia de los estados para los niveles de tensión intermedios, es decir, para tensiones diferentes de 0 y V_{dc} .

Tabla 2.2: Estados de conmutación para un convertidor de 5 niveles empleando la topología de condensadores flotantes.

V_{salida}	Estado de Conmutación							
	$Sa1$	$Sa2$	$Sa3$	$Sa4$	$S'a1$	$S'a2$	$S'a3$	$S'a4$
$V4=V_{dc}$	1	1	1	1	0	0	0	0
$V3=3/4 V_{dc}$	1	1	1	0	0	0	0	1
	0	1	1	1	1	0	0	0
	1	1	0	1	0	0	1	0
$V2=1/2 V_{dc}$	1	0	1	1	0	0	1	0
	0	0	1	1	1	1	0	0
	1	0	1	0	0	1	0	1
	1	0	0	1	0	1	1	0
	0	1	0	1	1	0	1	0
$V1=1/4 V_{dc}$	0	1	1	0	1	0	0	1
	1	0	0	0	0	1	1	0
	0	1	0	0	1	0	1	1
	0	0	1	0	1	1	0	1
$V0=0$	0	0	0	0	1	1	1	1

En la Tabla 2.2 se pueden observar diferentes combinaciones posibles para generar una misma tensión de salida. Para los niveles $V0$ y $V4$, solo se tiene una combinación posible, mientras que para $V1$, $V2$ y $V3$, se tienen 4, 6 y 4 combinaciones posibles respectivamente. Si tomamos solo una combinación de los niveles de tensión, como se muestra en la Tabla 2.3, se observa que los dispositivos de conmutación tienen distintos tiempos de encendido y que también permanecen activos durante lapsos de tiempo desiguales. Al igual que en la configuración NPC, la tensión de línea consiste en la tensión positiva de la rama de fase de la terminal "a" y la tensión negativa de la rama de fase de la terminal "b". La tensión de línea que resulta es una forma de onda de m niveles discretos de tensión como se observa en la Fig. 2.1. Eso implica que

un convertidor en m niveles tiene una salida de tensión de fase en m niveles, y una tensión de salida de línea de $(2m - 1)$ niveles.

Tabla 2.3: Una combinación posible de interruptores en el inversor con condensadores flotantes.

Salida V_{a0}	Estado del Interruptor							
	S_{a1}	S_{a2}	S_{a3}	S_{a4}	S'_{a4}	S'_{a3}	S'_{a2}	S'_{a1}
$V_5 = V_{cd}$	1	1	1	1	0	0	0	0
$V_4 = 3V_{cd}/4$	1	1	1	0	1	0	0	0
$V_3 = V_{cd}/2$	1	1	0	0	1	1	0	0
$V_2 = V_{cd}/4$	1	0	0	0	1	1	1	0
$V_1 = 0$	0	0	0	0	1	1	1	1

Aspectos importantes a tomar en cuenta en la configuración FC.

a) Número de condensadores

El inversor requiere una gran cantidad de condensadores de almacenamiento. Suponiendo que la tensión nominal de cada condensador sea la misma que la de un dispositivo de conmutación, un convertidor en m niveles requiere un total de $(m - 1) \times (m - 2)/2$ condensadores auxiliares por rama de fase, y además $(m - 1)$ condensadores de canal principal.

b) Balance de tensión de condensadores

La configuración FC tiene redundancia de estados en sus niveles internos de tensión. Un nivel de tensión es redundante si puede sintetizarse con dos o más combinaciones válidas. La disponibilidad de redundancias de tensión permite controlar las tensiones individuales de cada condensador. Para producir la misma tensión de salida, el inversor puede utilizar distintas combinaciones de condensadores, permitiendo la carga o descarga preferencial de los condensadores individuales. Esa flexibilidad permite la manipulación de las tensiones de condensador, y el mantenerlos en sus valores correctos. Es posible emplear dos o más combinaciones de interruptor para niveles intermedios de tensión ($3V_{cd}/4$, $V_{cd}/2$ y $V_{cd}/4$) en uno o varios ciclos de salida, para balancear la carga y la descarga de los condensadores. Así, con una selección adecuada

de combinaciones de interruptor, se puede usar el convertidor multinivel con condensadores flotantes para conversiones de potencia activa. Sin embargo, cuando se trata de conversiones de potencia activa, la selección de una combinación de interruptores se hace muy complicada, y la frecuencia de conmutación debe ser mayor que la frecuencia fundamental.

Ventajas de la configuración FC

- El uso de una gran cantidad de condensadores de almacenamiento pueden proporcionar operación durante cortes de energía.
- Estos inversores presentan estados redundantes, esta propiedad puede ser utilizada para balancear los distintos niveles de tensión en los condensadores.
- El contenido armónico de la señal de salida puede ser lo suficientemente bajo para no utilizar filtros.
- Se puede controlar el flujo de potencia tanto real como reactiva.

Desventajas de la configuración FC

- Se requiere gran cantidad de condensadores cuando el número de niveles es muy alto. En cuanto al diseño, los inversores con gran cantidad de niveles son más difíciles de encapsular debido al tamaño de los condensadores de potencia, que a su vez son muy costosos.

2.2.4 Inversor multinivel con puentes "H" en cascada (H-Bridge cascaded)

Un inversor multinivel en cascada esta conformado por la conexión en serie de varios inversores monofásicos de dos niveles alimentados con fuentes de cd aisladas e independientes [6].

La función general de este inversor es sintetizar una determinada tensión a partir de diversas fuentes separadas de cd (SDCS, several separate dc sources), que pueden ser baterías, celdas de combustible o celdas solares, entre otros.

En la Fig. 2.4 se muestra la estructura básica de un inversor monofásico en cascada con SDCS [13]. Cada SDCS está conectado a un inversor de tipo puente. Las terminales del lado de ca se conectan en serie, cada inversor se alimenta con una fuente tensión independiente. A la salida de cada inversor se pueden tener tres niveles diferentes de tensión, $+V_{dc}$, 0 y $-V_{dc}$, de acuerdo al estado de conmutación de cada puente mostrado en la Tabla 2.4.

La tensión de fase de salida en el convertidor multinivel en puentes H en cascada se sintetiza con la suma de las salidas de los inversores individuales, $V_{an} = V_{a1} + V_{a2} + V_{a3}$. Cada inversor puede generar tres salidas distintas de tensión, $+V_{cd}$, 0 y $-V_{cd}$, conectando la fuente cd con el lado de salida ac mediante combinaciones diferentes de los cuatro interruptores S1, S2, S3, S4. Si N_S es la cantidad de fuentes de cd , el nivel de tensión de fase de salida es $m = N_S + 1$. Así, un inversor en cascada en cinco niveles necesita cuatro SDCS y cuatro puentes H.

Tabla 2.4: Estados de conmutación de cada inversor

S1	S2	Estados		Vo
		S3	S4	
0	0	1	1	0
0	1	1	0	-Vdc
1	0	0	1	+Vdc
1	1	0	0	0

Aspectos importantes a tomar en cuenta en la configuración CH-B

a) Conversión de potencia real

Para conversión de potencia activa, de ca a cd y después de cd a ca , los inversores en cascada necesitan fuentes separadas de cd . La estructura de las fuentes separadas de cd es adecuada

cuando se tienen varias fuentes de energía, por ejemplo en aplicaciones de energía renovable.

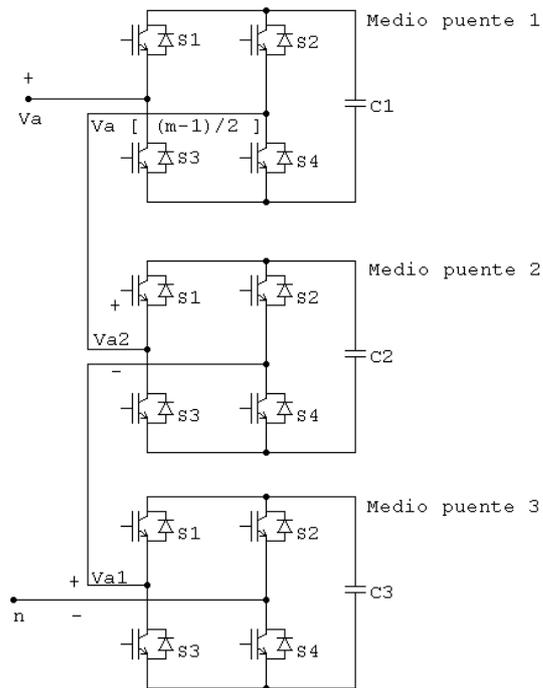


Figura 2.4: Convertidor multinivel en cascada.

Ventajas de la configuración CH-B

- En comparación con las dos configuraciones anteriores, ésta requiere una cantidad mínima de componentes para obtener la misma cantidad de niveles de tensión.
- Es posible la distribución y el encapsulado optimizado del circuito, ya que cada nivel tiene la misma estructura y no hay diodos fijadores adicionales de tensión, ni condensadores flotantes.

Desventajas de la configuración CH-B

- Necesita fuentes de cd separadas para conversiones de potencia real, y esto limita sus aplicaciones.

2.3 Conclusiones preliminares

La estructura de un convertidor multinivel proporciona más de dos niveles de tensión, a partir de fuentes con valor discreto más pequeño, las estructuras predominantes son: NPC (punto neutro anclado), FC (condensadores flotantes) y puentes H en cascada. Cada una de estas topologías son capaces de producir a la salida una forma de onda compuesta de varios niveles discretos de tensión, presentando ventajas y desventajas entre ellas. Las principales ventajas de estos dispositivos son su capacidad de trabajo a mayores niveles de tensión y la mejora de la calidad de las formas de onda.

Capítulo 3

Convertidor multinivel tipo condensadores flotantes

En este capítulo se profundiza en la topología multinivel FC mencionada en el capítulo anterior. Se presenta la estructura básica, el principio de operación y se plantea un análisis matemático que describe la evolución de la tensión en los condensadores flotantes que conforman la estructura FC. Del análisis de la estructura se pone en evidencia la necesidad de mantener regulada la tensión de los condensadores flotantes, para asegurar así, el correcto funcionamiento de la misma y la operación segura de los dispositivos semiconductores. La descripción se hace para un brazo del inversor, ya que se puede reproducir tantas veces como sea necesario.

3.1 Introducción

La topología multinivel tipo condensadores flotantes ha despertado gran interés en aplicaciones de SEP así como en los sistemas industriales. Este interés radica en las características propias de la estructura. Algunas de estas características son, entre otras: el número de combinaciones para la síntesis de la forma de onda de tensión de salida crece en forma exponencial, permitiendo con esto discriminar de entre ellas las mejores, y se elimina el uso de fuentes

independientes sustituyéndolas por condensadores flotantes, permitiendo de esta manera el funcionamiento de la estructura aún durante cortes de energía, además de disponer de potencia reactiva. A continuación se muestra de manera más amplia las características de esta topología, así como su funcionamiento y comportamiento.

3.2 Estructura de la topología MLFC de 5 niveles

La Fig. 3.1 muestra la estructura básica del convertidor multinivel tipo condensadores flotantes de 5 niveles compuesta de n -celdas, conectadas una seguida de otra, la cual sintetiza $(n + 1)$ niveles de tensión y presenta además 2^n estados de conmutación. Su estructura permite que cuente con estados redundantes para producir los niveles discretos de tensión en la salida.

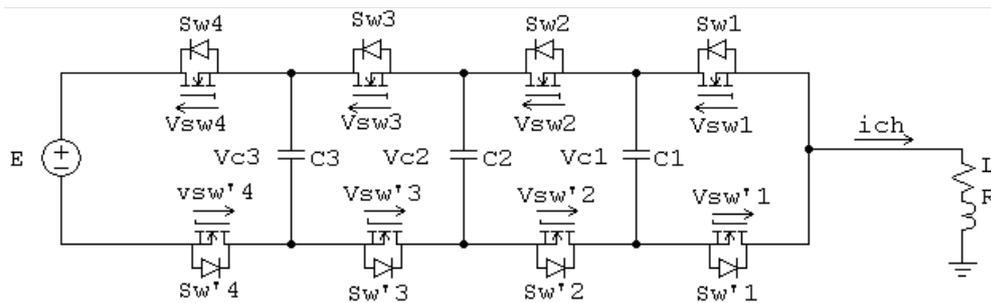


Figura 3.1: Estructura del convertidor multinivel tipo condensadores flotantes de 5 niveles.

La estructura del convertidor multinivel esta formado por $(m - 1)$ celdas de conmutación, separados por $(m - 2)$ fuentes flotantes de tensión, donde m es el número de niveles, E es la tensión de entrada. Al grupo formado por un par de interruptores (Swk y $Sw'k$) y sus respectivas fuentes adyacentes a los interruptores se le define como celda de conmutación, tal como se muestra en la Fig. 3.2.

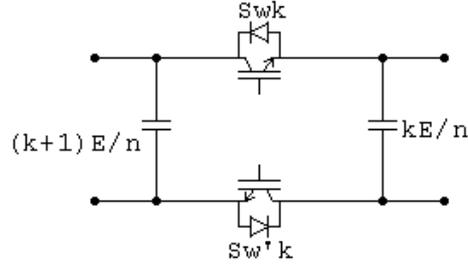


Figura 3.2: Celda básica de Conmutación.

Para el correcto funcionamiento de cada una de las celdas del convertidor multinivel, los dispositivos de conmutación no deben de conducir simultáneamente porque pondrían en corto circuito las fuentes de tensión flotantes, y nunca deberán bloquearse al mismo tiempo ya que se tendría un circuito abierto, provocando la interrupción de la corriente. Por lo tanto, los dispositivos de conmutación que forman las celdas tienen estados opuestos (complementarios) de conmutación, por ejemplo si Swk está abierto $Sw'k$ deberá de estar cerrado y viceversa.

Los interruptores de la estructura permanecerán abiertos o cerrados según la señal de control que les sea aplicada, es decir, un interruptor se encenderá aplicándole una tensión positiva, y se apagará eliminando dicha tensión. Si se traducen los estados de encendido y apagado como "1" y "0" respectivamente, se tendrán 16 posibles estados. Las variables del convertidor se pueden expresar en función de los estados de cada celda de la siguiente manera:

$$V_O = (Sw4)E + (Sw3 - Sw4)V_{C3} + (Sw2 - Sw3)V_{C2} + (Sw1 - Sw2)V_{C1} \quad (3.2.1)$$

$$ic1 = (Sw2 - Sw1)i_{ch} \quad (3.2.2)$$

$$ic2 = (Sw3 - Sw2)i_{ch} \quad (3.2.3)$$

$$ic3 = (Sw4 - Sw3)i_{ch} \quad (3.2.4)$$

donde:

V_o Es la tensión de salida.

V_{C3}, V_{C2}, V_{C1} Son las tensiones en los condensadores flotantes de la estructura.

i_{ch} Es la corriente de carga.

i_{c1}, i_{c2}, i_{c3} Son las corrientes que fluyen a través de los condensadores flotantes.

Tomando en cuenta las expresiones (3.2.1)-(3.2.4) se pueden resumir las variables del convertidor en función de los estados tal como se muestra en la Tabla 3.1.

Tabla 3.1: Estados de los interruptores considerando que el sentido de la corriente (i_{ch}) es el señalado en la figura 3.1.

Sw1	Sw2	Sw3	Sw4	Condiciones del circuito			
				V_o	i_{c1}	i_{c2}	i_{c3}
0	0	0	0	0	0	0	0
0	0	0	1	$E-V_{c3}$	0	0	i_{ch}
0	0	1	0	$V_{c3}-V_{c2}$	0	i_{ch}	$-i_{ch}$
0	0	1	1	$E-V_{c2}$	0	i_{ch}	0
0	1	0	0	$V_{c2}-V_{c1}$	i_{ch}	$-i_{ch}$	0
0	1	0	1	$E-V_{c3}+V_{c2}-V_{c1}$	i_{ch}	$-i_{ch}$	i_{ch}
0	1	1	0	$V_{c3}-V_{c1}$	i_{ch}	0	$-i_{ch}$
0	1	1	1	$E-V_{c1}$	i_{ch}	0	0
1	0	0	0	V_{c1}	$-i_{ch}$	0	0
1	0	0	1	$E-V_{c3}+V_{c1}$	$-i_{ch}$	0	i_{ch}
1	0	1	0	$V_{c3}-V_{c2}+V_{c1}$	$-i_{ch}$	i_{ch}	$-i_{ch}$
1	0	1	1	$E-V_{c2}+V_{c1}$	$-i_{ch}$	i_{ch}	0
1	1	0	0	$V_{c2}-V_{c1}$	0	$-i_{ch}$	0
1	1	0	1	$E-V_{c3}+V_{c2}-V_{c1}$	0	$-i_{ch}$	i_{ch}
1	1	1	0	V_{c3}	0	0	$-i_{ch}$
1	1	1	1	E	0	0	0

Analizando los datos de la Tabla 3.1, se observa que para cualquier combinación, el número de interruptores cerrados es proporcional al nivel de tensión a la salida V_o . De esta forma, si tenemos tres interruptores cerrados, el nivel V_o será igual a 3, por lo que tendremos más de una combinación que nos proporcione los niveles 1, 2 y 3; en cambio, para los niveles 0 y 4, se tiene sólo una combinación.

La Tabla 3.2 muestra dos características importantes, el número de combinaciones posibles para establecer un mismo nivel de tensión a la salida, o estados redundantes, y el estado complementario que guarda cada par de interruptores. Así, el nivel de tensión a la salida que presenta más estados redundantes es el nivel $V3$, con 6 posibles estados, seguido de los niveles $V2$ y $V4$ con 4 estados disponibles cada uno y por último los niveles $V1$ y $V5$ que presentan sólo una combinación posible.

Tabla 3.2: Tensión de salida en función de los estados de los interruptores para el inversor de 5 niveles de tipo condensadores flotantes.

Tensión de salida	Estados de conmutación							
	Sw1	Sw2	Sw3	Sw4	Sw'1	Sw'2	Sw'3	Sw'4
V4=E	1	1	1	1	0	0	0	0
V3=3E/4	1	1	1	0	0	0	0	1
	0	1	1	1	1	0	0	0
	1	1	0	1	0	0	1	0
V2=E/2	1	0	1	1	0	1	0	0
	0	0	1	1	1	1	0	0
	1	0	1	0	0	1	0	1
	1	0	0	1	0	1	1	0
	0	1	0	1	1	0	1	0
V1=E/4	0	1	1	0	1	0	0	1
	1	0	0	0	0	1	1	1
	0	0	0	1	1	1	1	0
	0	1	0	0	1	0	1	1
V0=0	0	0	0	0	1	1	1	1

3.3 Modelo del convertidor FC

El modelo matemático utilizado en este trabajo es el Modelo directo [16] o instantáneo, el cual representa exactamente el estado de cada celda durante un periodo de conmutación. Del modelo tenemos que el adecuado comportamiento de esta estructura se obtiene si la tensión del

k -ésimo condensador cumple con:

$$V_{ck}(t) = \frac{k}{n}E(t) \quad (3.3.1)$$

donde k es la posición del condensador en la estructura y n es el número de celdas.

Esta expresión define el nivel de tensión de cada uno de los condensadores dentro de la estructura multinivel, dependiendo de su posición dentro de la misma.

Definiendo una función de conmutación binaria $SC_k \in [0, 1]$, la cual representa el estado de conmutación (on/off) de la k -ésima celda, la salida de tensión esta dada por:

$$V_0 = \sum_{k=1}^n (v_{ck} - v_{c(k-1)}) \cdot SC_k \quad (3.3.2)$$

donde $v_{co} = 0$.

La tensión que debe de bloquear cada uno de los interruptores de cada una de las celdas que forman el convertidor es el mismo. Aplicando la ley de voltajes de Kirchoff tenemos:

$$v_{swk} = (v_{ck} - v_{c(k-1)}) \cdot \overline{SC_k} \quad (3.3.3)$$

$$v_{sw'k} = (v_{ck} - v_{c(k-1)}) \cdot SC_k \quad (3.3.4)$$

La corriente que fluye a través del k -ésimo condensador esta definida por:

$$i_{ck} = (sc_k - sc_{k+1}) \cdot i_{ch} \quad (3.3.5)$$

Esta corriente fluyendo a través de los condensadores produce un cambio en las tensiones de los condensadores, este cambio esta dado por:

$$\Delta V_{ck} = \frac{1}{C_k} \int_{t1}^{t2} i_{ck} \cdot dt \quad (3.3.6)$$

donde:

ΔV_{ck} : Cambio de tension en el condensador k, [V]

C_k : Valor del condensador k, [F]

i_{ck} : Corriente a través del condensador k, [A]

$t1, t2$: Intervalos de tiempo, [s]

Las expresiones (3.3.1)-(3.3.6) definen las características básicas y los requerimientos de la estructura multinivel FC de forma instantánea. De la expresiones (3.3.2), (3.3.3) y (3.3.4) es notorio que la condición expresada por (3.3.1) debe ser satisfecha en cualquier instante de tiempo para tener valores discretos de tensión de igual magnitud, y también asegurar que la tensión de entrada $E(t)$ se encuentre distribuida equitativamente entre los interruptores conectados en serie. Por otro lado, (3.3.6) representa la variación de la tensión del condensador flotante en función del flujo de corriente a través de éste. De la expresión (3.3.1) es evidente que la tensión en el condensador debe ser mantenida en un valor constante y esto solo ocurre si $dE(t)/dt = 0$, esto significa que el valor promedio de (3.3.5) debe ser igual a cero en todo el intervalo de tiempo.

3.4 Conclusiones preliminares

En este capítulo, se presentó la estructura general del convertidor multinivel en la configuración Condensadores Flotantes (FC). Del análisis presentado se concluye lo siguiente:

- La tensión de los condensadores flotantes se debe de mantener constante y en su respectivo valor de referencia, ya que de esto depende el principio de operación de esta estructura.

Con esto se garantizan dos aspectos importantes:

- a) La forma de onda multinivel, es decir, los niveles de tensión a la salida estarán compuestos por escalones de magnitud similar.

- b) La integridad del convertidor, es decir, se aplica la misma tensión en los interruptores del convertidor (V_{swk} y $V_{sw'k}$), la cual es una fracción de la tensión de entrada ($v_{swk} = E/n$).
- Existen algunos estados de conmutación distintos, que proporcionan el mismo nivel de tensión a la salida pero afectan de manera distinta la tensión de los condensadores (redundancia de estados).
 - El control de cada brazo de un inversor trifásico se puede conseguir de manera independiente, ya que estos no comparten los condensadores de la estructura.

Capítulo 4

Diseño e implementación del convertidor multinivel tipo condensadores flotantes

En el capítulo anterior se describieron las características, comportamiento y se plantearon las ecuaciones que rigen al convertidor multinivel tipo CF. En este capítulo se muestra la importancia de monitorear cada una de las variables del prototipo y se muestra el diagrama a bloques propuesto para la implementación del prototipo del convertidor multinivel tipo condensadores flotantes de 5 niveles. Se muestra el proceso de diseño del MLFCI y la integración de cada uno de sus bloques.

4.1 Introducción

El avance en el desarrollo de las tecnologías multinivel plantea la necesidad de contar con medios de validación experimentales, ya que las validaciones mediante simulaciones numéricas no muestran el comportamiento real de estas estructuras. Actualmente existen pocos trabajos que muestren validaciones experimentales, por esta razón este trabajo se centra en el desarrollo

de un prototipo de laboratorio que permita el estudio y verificación experimental de trabajos relacionados con convertidores multinivel.

En la literatura se presenta la implementación de algunos prototipos [17]-[18], todos ellos plantean la necesidad de monitorear las variables para estudiar el comportamiento de las estructuras multinivel. Las variables a observar dependen del control interno de la estructura, del tipo de modulación y del uso que se le dé al mismo.

Para implementar el prototipo del convertidor CF es necesario conocer la tensión de entrada en el bus de cd , el estado de tensión en los condensadores de la estructura, la dirección de la corriente que circula a través de ella, y el método de modulación usado para la síntesis de la forma de onda de la tensión de salida, a partir de estas variables se diseña la estrategia de control interno para el balance de tensión en cada uno de los condensadores de la estructura.

Para que el prototipo se pueda explotar ampliamente es necesario que el diseño sea modular, abierto y que permita ser modificado o estudiado en cualquiera de sus etapas. Esto nos da la posibilidad de observar, estudiar y optimizar cada una de sus partes. La Fig. 4.1 muestra el diagrama a bloques propuesto para la implementación de un brazo del MLFCI (Inversor Multinivel Tipo Condensadores Flotantes).

El prototipo para un brazo consta de 4 bloques principales, que a su vez están compuestos por otros bloques, los cuales se enumeran a continuación y se ilustran en la Fig. 4.1:

- Sistema de conversión y monitoreo de variables internas, formado por los módulos 4, 5, 6, 7 y 8.
- Sistema de control de variables internas, formado por el módulo 3.
- Sistema de control de la tensión de salida (modulación PWM vectorial), formado por los módulos 1, 2 y 10.

- Sistema de control general, formado por los módulos 10 y 11.

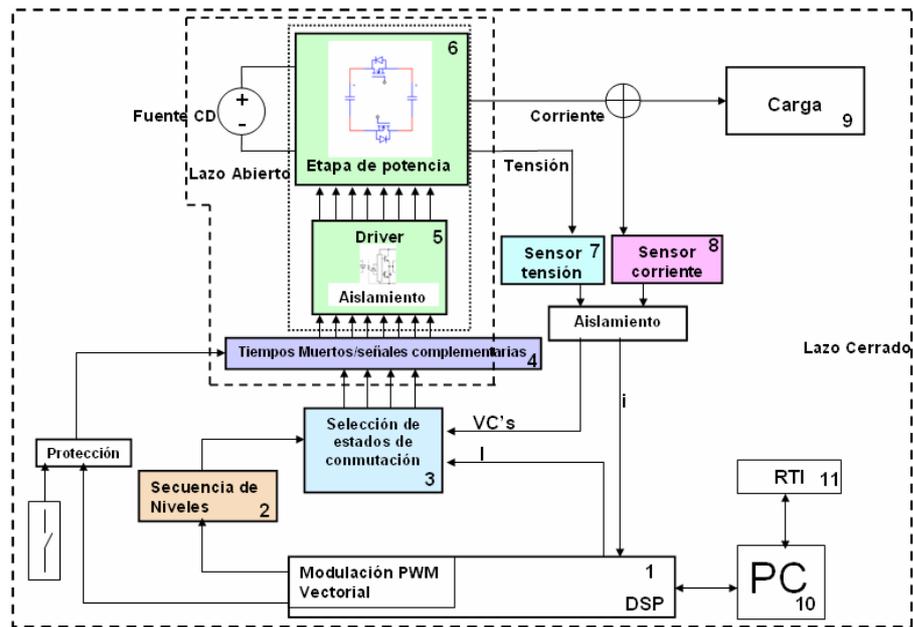


Figura 4.1: Diagrama a bloques para un brazo del convertidor multinivel tipo condensadores flotantes.

4.2 Sistema de conversión y monitoreo de variables internas

Para conocer el comportamiento del convertidor en cada una de las etapas que lo integran es necesario disponer de medios que permitan esto. Por ello se proponen los siguientes bloques, que funcionando en conjunto permitirán el análisis y estudio del convertidor como es requerido.

4.2.1 Celdas de potencia

Un convertidor multinivel tipo CF se forma a partir de células de conmutación elementales, llamadas también celdas de potencia. De acuerdo a la estructura básica del convertidor (ver Fig.

3.1) las celdas de potencia se conectan una seguida de la otra, y el número de estas determinará el número de niveles disponibles a la salida. En este trabajo se requiere que el prototipo sea modular, por lo que las celdas de potencia además de estar interconectadas como lo indica la estructura también será posible agregarlas o removerlas para aumentar o disminuir el número de niveles como sea requerido.

Una celda de potencia se compone en su forma más básica de un par de interruptores y un condensador. Los interruptores controlados de manera complementaria, a través de un circuito "driver", forman la configuración elemental de la celda, mostrada en la Fig. 4.2.

En la Fig. 4.2 se muestra el diagrama esquemático de una celda de conmutación. Cada una de estas celdas se componen de 2 MOSFET tipo IRFP360 (Internacional Rectifier, 400 Volts, 23 Amp. a 25°C) de encapsulado TO-247AC. El condensador de la celda es un IC de 25 uF el cual soporta una tensión máxima de 250 volts. El valor de la capacitancia y la corriente máxima que circula a través del condensador determinan la rapidez con la que este se carga y descarga. Esto se debe de tener en cuenta para la selección del condensador ya que de esto depende también el nivel de rizo de tensión en cada uno de ellos.

Las principales variables asociadas a cada una de las celdas de potencia son:

- V_{ck} Nivel de tensión en condensadores
- i_{ck} Corriente en condensadores
- V_{swk} Tensión en interruptores

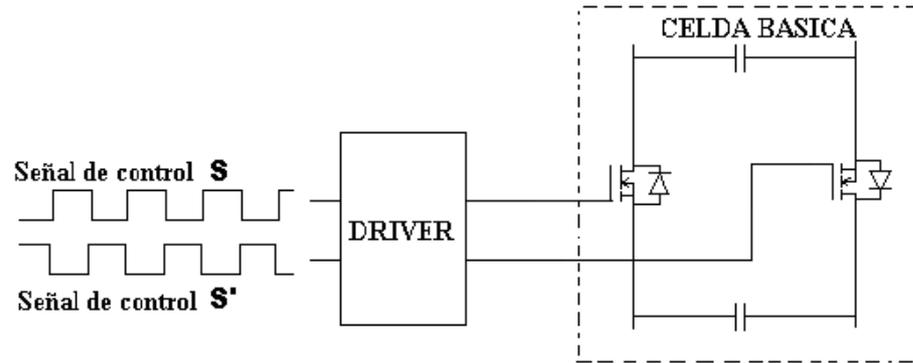


Figura 4.2: Diagrama simplificado de los bloques de potencia (celda básica) y control.

Cabe mencionar que la tensión de los interruptores queda determinado por la tensión de los condensadores adyacentes a cada par de interruptores. Finalmente, es importante mencionar que la selección de los MOSFETS se hizo pensando en un sobredimensionamiento que permita trabajar con niveles de tensión y corrientes que sean seguros en las diferentes pruebas que se realicen en el laboratorio, así como en futuras aplicaciones.

4.2.2 Drivers para el manejo de los MOSFETS

El objetivo de esta parte es asegurar la conmutación de los MOSFETS. Así, a partir de la señales de control, estas deben de ser acondicionadas para asegurar la conmutación de los MOSFETS. Las señales de control provienen de un sistema digital con valores de tensión tipo TTL y baja capacidad de corriente. Entonces, la primera parte consiste en adaptar este nivel de tensión al nivel requerido por el dispositivo MOSFET. Además, se opta por mantener un aislamiento entre la parte de control y la parte de potencia, para lo cual se utiliza un opto-aislador.

Una vez acondicionada y aislada la señal de control, se debe cumplir con los requerimientos para el manejo de la compuerta del MOSFET.

Un requerimiento esencial es el de asegurar que bajo cualquier condición el nivel de tensión aplicado entre la compuerta y la fuente (V_{GS}) tenga siempre un nivel adecuado. Para asegurar esta tensión se decidió usar fuentes aisladas e independientes para el control de cada dispositivo. De esta manera se asegura que la tensión de compuerta es independiente de la tensión principal, evitando cualquier interacción que pueda darse.

Las variables asociadas son:

- S Señal de control principal retardada.
- S' Señal de control complementaria retardada.

En la Fig. 4.3 se muestra el diagrama esquemático de los drivers para los MOSFETS. El manejo de cada uno de los MOSFETS de las celdas se hace de manera independiente a través de un circuito opto-aislado de tipo HCPL 3150 Single Channel. Cada driver cuenta con una fuente independiente y aislada de tipo NMH1215S. Este circuito mantiene aislada eléctricamente la parte de control y la de potencia.

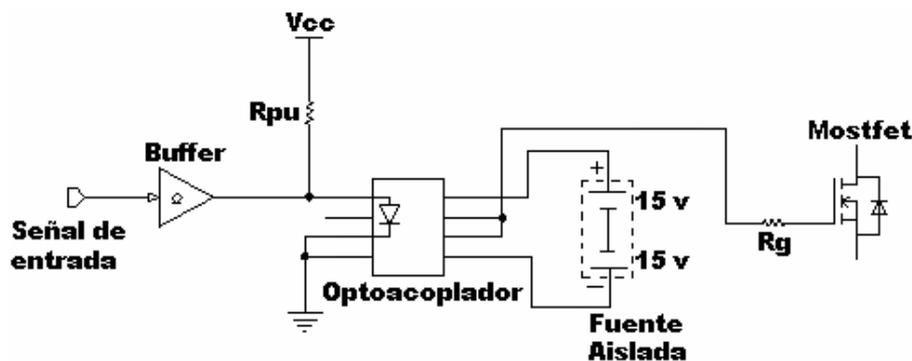


Figura 4.3: Drivers para MOSFETS

En el diseño del driver se incluye una resistencia R_g para controlar la velocidad de conmutación del MOSFET, la cual se define de acuerdo a la velocidad de conmutación deseada. En este trabajo se hace uso de un valor comercial de 39Ω , con la cual se asegura una velocidad de conmutación adecuada.

El valor de la resistencia de Pull up (R_{pu}) es calculada con las especificaciones del fabricante del circuito opto-aislador:

$$\begin{aligned} V_{CC} &= 5V \\ V_{OL} &= 1.8V \\ I_{Fmax} &= 16mA \end{aligned}$$

Por la ley de Ohm tenemos:

$$R_{pu} = 5V - 1.8 / 0.016A = 200\Omega$$

El valor R_{pu} usado en este trabajo es 270Ω , ya que es un valor comercial y el nivel de la corriente I_{Fmax} se mantiene dentro de sus límites máximos.

Una vez diseñada una celda, esta se reproduce de manera idéntica para formar el convertidor multinivel con los niveles requeridos. En este trabajo se requieren 12 celdas para obtener el convertidor en su modalidad trifásica con 5 niveles por fase.

4.2.3 Introducción de tiempos muertos

Los interruptores de la celda de conmutación no deben de estar encendidos simultáneamente, ya que se estarían conectando en paralelo dos condensadores cargados con diferentes valores de tensión, por lo que es necesario la introducción de un retardo en las señales de control de los dos interruptores que componen una celda. En la Fig. 4.4 se muestra este principio, en la cual se ilustra que las señales de control no deben de estar activadas simultáneamente y en la Fig 4.5 se muestra el diagrama esquemático del circuito utilizado para este propósito.

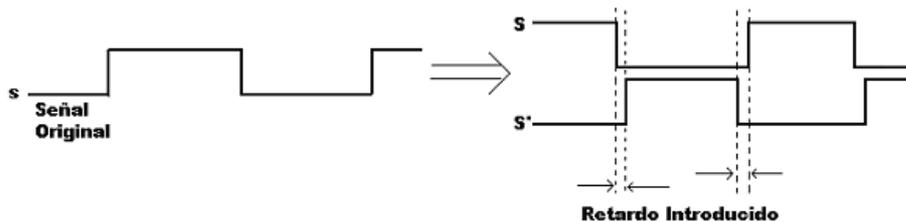


Figura 4.4: Señales complementarias de entrada y de salida del generador de tiempos muertos

Las variables asociadas al módulo del generador de tiempos muertos son:

- s Señal de control principal.
- S Señal de control principal retardada.
- S' Señal de control complementaria. retardada

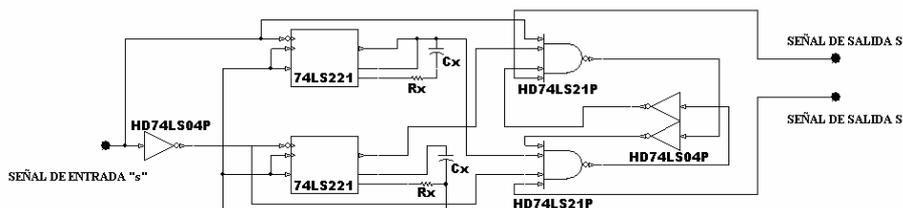


Figura 4.5: Circuito para la generación de tiempos muertos.

Nótese que a partir de una señal (s) se generan las 2 señales (S y S') para el control del interruptor superior e inferior de la celda (señales complementarias + tiempo muerto). El circuito de la Fig. 4.5 tiene como base un multivibrador monoestable de tipo SN74LS221N el cual evita la conducción simultánea de los interruptores de una misma celda generando un retardo en las transiciones entre las señales principal y complementaria. El tiempo muerto introducido es variable a través de los componentes R_x y C_x . Según datos del fabricante (SN74LS221N) el ancho del pulso introducido se calcula mediante la siguiente expresión:

$$T_W = K \cdot R_X \cdot C_X$$

donde:

$$R_x = 10K\Omega$$

$$C_x = 221pF$$

$$K \approx Ln2 = 0.70$$

Evaluando tenemos que:

$$T_W = (0.70)(10)(221) = 1.547us$$

Con lo anterior se garantiza que los interruptores complementarios de una misma celda no operen al mismo tiempo. La Fig. 4.6 muestra la imagen de la implementación de los retardos. Hasta este punto de la implementación el brazo del convertidor multinivel puede funcionar en lazo abierto.

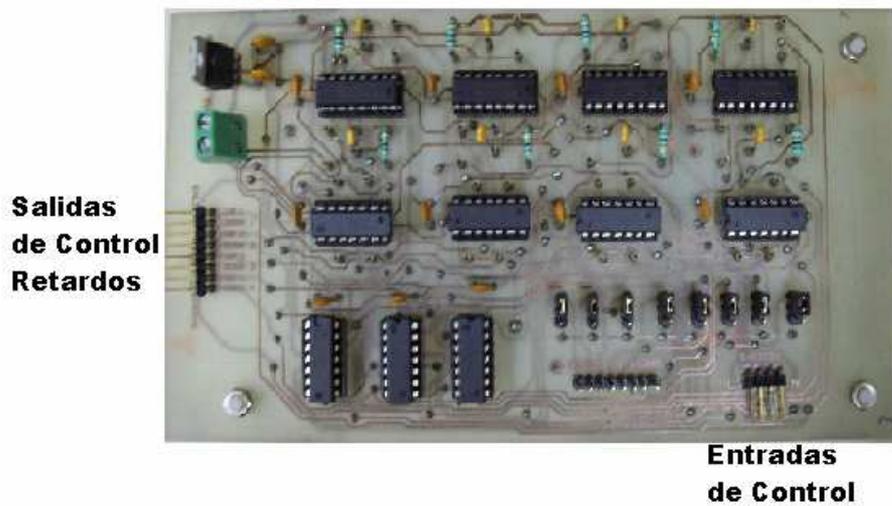


Figura 4.6: Fotografía del módulo de tiempos muertos.

4.2.4 Monitoreo de tensión

Es necesario conocer el nivel de la tensión de entrada del convertidor, y la tensión en cada uno de los condensadores del inversor. Para esto se requiere el uso de dispositivos de medición con aislamiento eléctrico, de gran exactitud y que su desempeño dinámico sea de rápida respuesta y lineal en un amplio rango de frecuencias, dada las señales a medir.

Las variables asociadas al módulo de monitoreo de tensión son:

V_{ck} Nivel de tensión en condensadores flotantes

V_{cd} Tensión de alimentación de cd

Para esta medición, se diseñó un módulo de medición basado en un transductor de tensión de Efecto Hall, tipo CS 10mA-PA (de SMICRO), el cual posee el aislamiento galvánico requerido. En la Fig. 4.7 se muestra la función de transferencia del sensor.

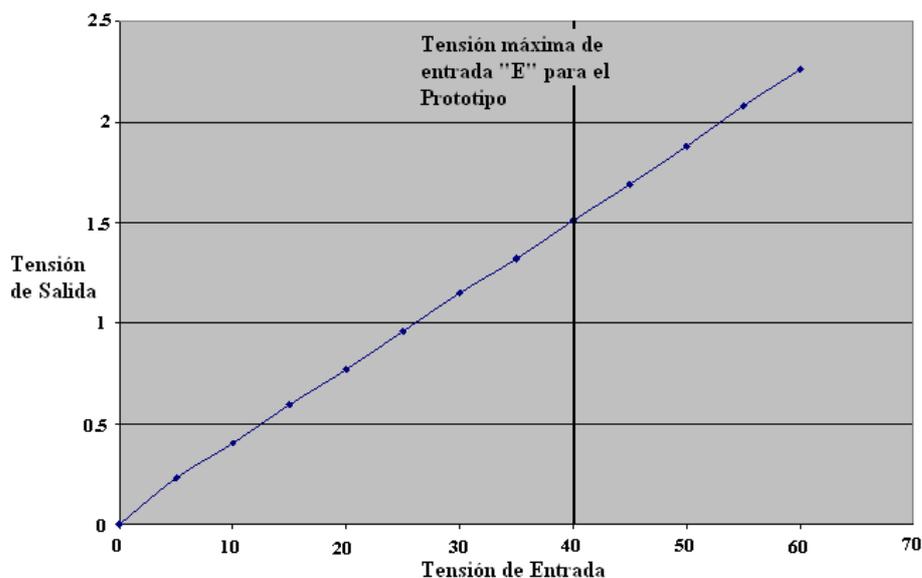


Figura 4.7: Tensión de entrada vs. tensión de salida del sensor de tensión CS 10mA-PA.

El sensor CS 10mA-PA incluye una resistencia de entrada (R_v), la cual traduce la medición de tensión en la corriente I_p . Según datos del fabricante I_p se calcula mediante:

$$\mathbf{I_p} = \frac{(V_{in}-V_{out})}{R_v+210}$$

Siendo:

$$\begin{aligned} \mathbf{I_{p_{max}}} &= 10 \text{ mA} && \text{Corriente máxima de entrada} \\ \mathbf{V_{d_{in}}} &= 60 \text{ volts} && \text{Tensión máxima a medir} \\ \mathbf{V_{out}} &= 0 && \text{Tensión de referencia en la entrada} \\ \mathbf{R_{in}} &= 210\Omega && \text{Resistencia de medición} \end{aligned}$$

Con esto tenemos que $\mathbf{R_v}=5790\Omega$

Sin embargo, con este valor de $\mathbf{R_v}$ los condensadores flotantes se descargan fácilmente a través de esta, impidiendo una adecuada medición; por lo cual se define $\mathbf{R_v}=100\text{K}\Omega$ (valor que se obtuvo mediante pruebas).

Con este nuevo valor de R_v se calcula nuevamente I_p quedando:

$$\mathbf{I_{p_{max}}} = \frac{V_{d_{in}}}{R_v+210} = \frac{60}{100200} = 0.5987\text{mA}$$

Mediante la relación de transformación del sensor se obtiene la corriente en el devanado secundario:

$$\frac{\mathbf{I_m}}{\mathbf{I_p}} = \frac{2500}{1000}$$

Despejando y resolviendo para I_m tenemos:

$$\mathbf{I_{m_{max}}} = \frac{0.5987}{2.5} = 1.496\text{mA}$$

Para la tensión de salida del sensor, definida como V_o , tenemos:

$$\mathbf{V_0} = I_m R_m$$

definiendo $\mathbf{R_m}=2\text{K}\Omega$ tenemos finalmente:

$$V_0 = (0.001496) (2000) = 2.99 \text{ volts}$$

Los sensores de tensión están dimensionados para medir una tensión máxima de entrada ($V_{d_{max}}$) de 60 volts. Se cuenta con 3 sensores, uno para cada condensador flotante y uno para medir la tensión de entrada. En la Fig.4.8 se muestra el diagrama esquemático para la medición de la tensión.

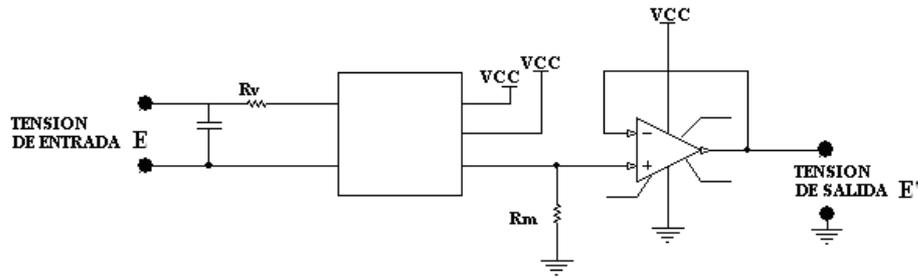


Figura 4.8: Diagrama esquemático del módulo para la medición de la tensión.

En este diseño se agrega además un seguidor de tensión, el cual proporciona estabilidad en la señal obtenida de la medición, el aislamiento entre las etapas adyacentes y proporciona la corriente demandada de las etapas consecutivas. A partir de la medición de la tensión de entrada se obtienen los valores de las tensiones de referencia por medio de un divisor de tensión.

El valor inicial de $I_{m_{max}}$ es 1.469 mA, pero se propone utilizar $I_m = 1 \text{ mA}$ como un valor mas conservador que asegure no saturar el sensor. Con este nuevo valor de I_m y V_0 se calculan las resistencias del divisor de tensión como sigue:

$$R_T = \frac{I_m}{V_0}$$

$$R_T = \frac{2.99}{0.001}$$

$$R_T = 2990 \Omega$$

$$R_{Div} = R \approx 750 \Omega$$

Con este valor de resistencia se forma el divisor de tensión el cual se observa en la Fig.4.9.

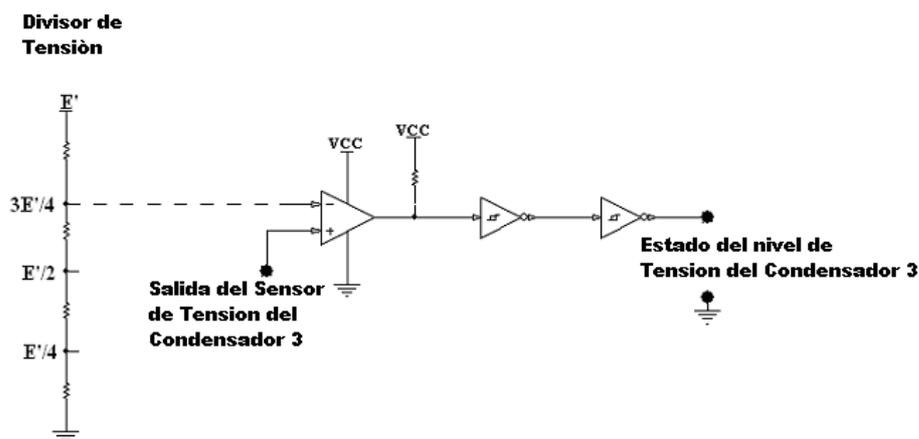


Figura 4.9: Diagrama esquemático para la obtención de la tensión de referencia y el estado de tensión de los condensadores flotantes.

En la Fig. 4.9 se muestra la comparación entre la tensión real del condensador (C3) y su nivel de tensión de referencia (dado por el divisor de tensión), del cual se obtiene un "1" lógico si la señal esta por encima del nivel de referencia y un "0" lógico si se encuentra por debajo de esta referencia. De esta manera se obtienen, para un brazo del convertidor de cinco niveles, tres señales discretas correspondientes a cada una de las tensiones de los condensadores (V_{c1} , V_{c2} , V_{c3}). En la Fig. 4.10 se muestra una foto de uno de los módulos de sensores de tensión utilizados en cada brazo del convertidor.

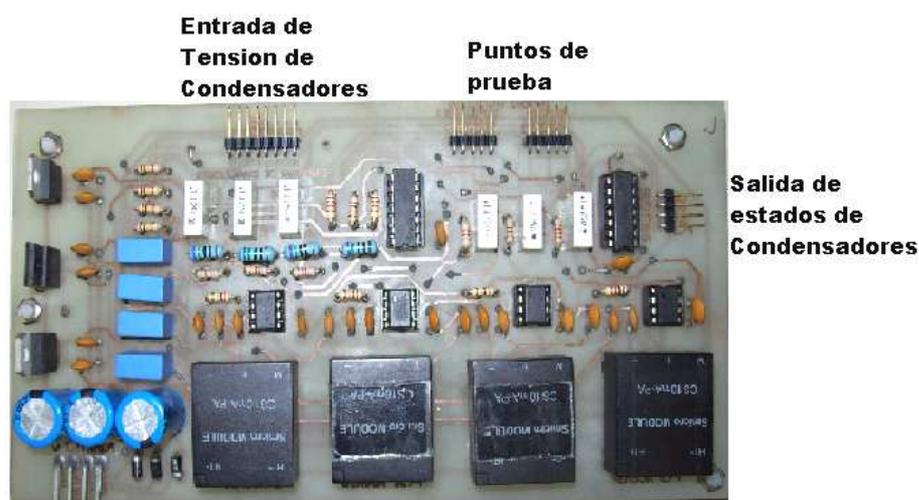


Figura 4.10: Fotografía del módulo de sensores de tensión.

4.2.5 Monitoreo de corriente

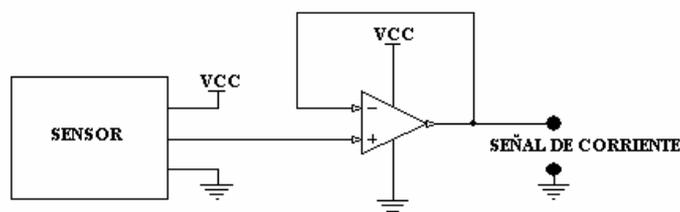
La magnitud y sentido de la corriente del convertidor determina la carga y descarga de los condensadores de la estructura. Para medir esta variable se requiere de un transductor de corriente con un rango de medición aceptable, que posea características de linealidad, rapidez y precisión en un amplio rango de frecuencias; esta medición es crítica ya que a partir de ella se obtiene el sentido de la corriente que fluye a través de él.

Las variables asociadas al módulo de medición de corriente son:

- i_{ch} Corriente a través de la estructura Variable continua
- I Sentido de la corriente (0,1) Variable discreta

En la Fig.4.11a se muestra el diagrama esquemático del módulo de medición de corriente el cual se basa en un sensor de efecto Hall tipo AMPLOC PRO25 y en la Fig.4.11b la representación gráfica del algoritmo para obtener el sentido de la corriente.

a) MEDICION



b) OBTENCION DEL SENTIDO DE CORRIENTE

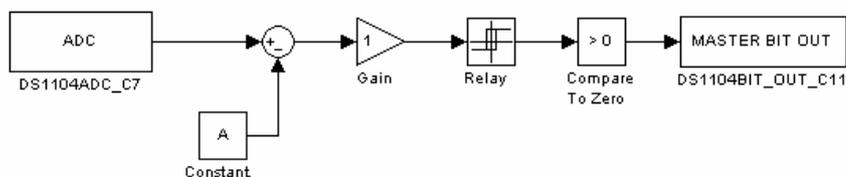


Figura 4.11: Diagrama esquemático para la obtención de la magnitud y dirección de la corriente.

En la Fig. 4.12 se muestra la función de transferencia del medidor, en el cual se aprecia la linealidad de cada uno de los sensores usados en el prototipo (S1, S2 y S3).

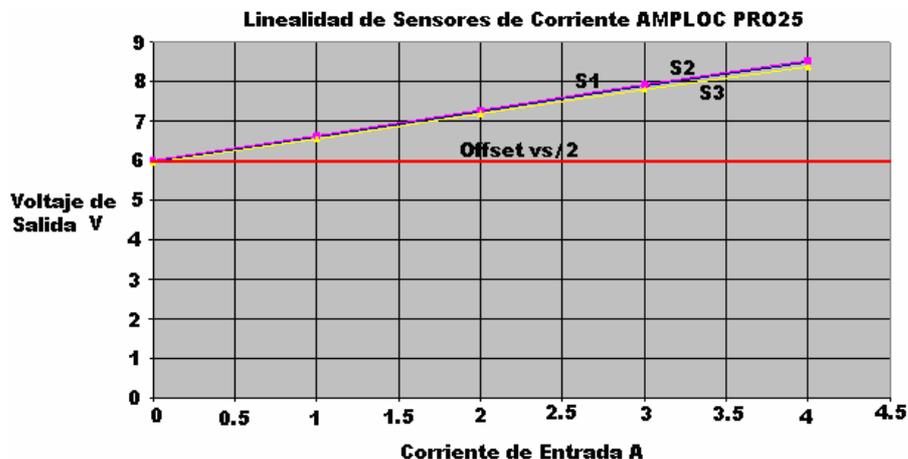


Figura 4.12: Corriente de entrada vs. tensión de salida de los sensores de Corriente AMPLOC PRO25.

El sensor AMPLOC PRO25 posee una sensibilidad nominal de 56 mV/A, la cual se aumento a 0.620 V/A, incluyendo un número mayor de vueltas en el devanado de medición para una mejor resolución. El offset ($V_s/2$) del sensor se anula mediante el uso del dSPACE (procesador digital), y mediante una comparación se obtiene una señal discreta que indica el sentido de la corriente (I) un "1" lógico si la corriente sale del brazo y un "0" lógico si la corriente entra a este, esto se observa en la Fig. 4.11b. En la Fig. 4.13 se muestra una fotografía del módulo del sensor de corriente.

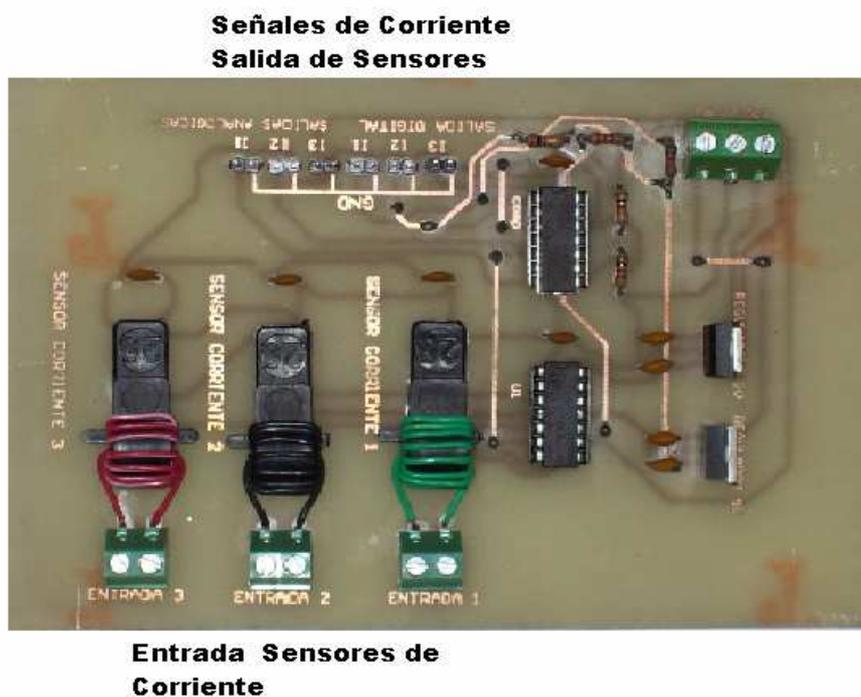


Figura 4.13: Fotografía del módulo de sensores de corriente.

4.3 Sistema de control de variables internas

Como se estableció anteriormente, la tensión de los condensadores flotantes debe mantenerse alrededor de los valores dados por 3.3.1. Esto se logra mediante el uso de una estrategia de control interno basado en la redundancia de estados que presenta el convertidor multinivel de tipo condensadores flotantes [19].

Los objetivos que debe cumplir la estrategia de control son:

1. Suministrar un estado que proporcione el nivel requerido por el método de modulación PWM.
2. Establecer un estado de conmutación que corrija el desvío de tensión en cada condensador,

o por lo menos en uno de ellos, con respecto a su referencia, sin que con esto se empeore la condición de desvío en los condensadores restantes.

3. La selección del mejor estado disponible, según la condición del inversor, se llevará a cabo de forma que se reduzca el número de conmutaciones por interruptor y que equilibre el uso de estos.

Además de lo anterior es deseable que esta estrategia sea implementada de forma sencilla y permita que la selección de los mejores estados sean accedidos de forma rápida y estable.

Partiendo de la redundancia de estados, se implementó un selector de estados para el balance de la tensión de los condensadores [19]. En la Fig. 4.14 se muestra el diagrama simplificado del arreglo propuesto para este fin, donde f_s es la frecuencia de sincronismo y f_c la frecuencia de conmutación.

Las variables discretas asociadas al control de variables internas son:

Datos de Entrada

$C1$	Estado de la tensión en el condensador 1
$C2$	Estado de la tensión en el condensador 2
$C3$	Estado de la tensión en el condensador 3
I	Sentido de Corriente
$N0$	Bit 0 para codificación del nivel demandado
$N1$	Bit 1 para codificación del nivel demandado
$N2$	Bit 2 para codificación del nivel demandado

Datos de Salida

s_1	Señal de control 1 (celda 1)
s_2	Señal de control 2 (celda 2)
s_3	Señal de control 3 (celda 3)
s_4	Señal de control 4 (celda 4)

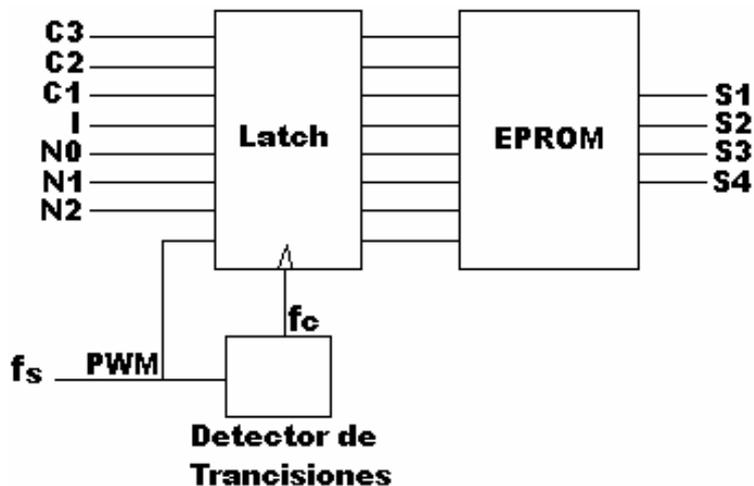


Figura 4.14: Diagrama simplificado para la implementación de la estrategia de control basada en estados redundantes.

El control de las variables internas basado en la redundancia de estados del convertidor propuesto en [19] se basa en los siguientes criterios:

1. El error de tensión en los condensadores será disminuido o por lo menos permanecerá sin cambio.
2. Cuando existan dos estados posibles, se elegirá aquel que compense la tensión del mayor número de condensadores.
3. En caso de que existan dos estados que compensen el mismo número de condensadores, se elegirá aquél cuya aplicación lleve al inversor a utilizar el mayor número de estados disponibles para establecer un equilibrio en el uso de los interruptores.

Con esto se garantizan los objetivos de la estrategia de control basada en redundancia de estados.

Básicamente la estrategia escoge de entre los estados del convertidor (Tabla 4.1) aquel estado que asegure el nivel demandado a la salida del convertidor y a su vez lleve la tensión de los condensadores hacia su valor de referencia. Esta estrategia se programó en una tabla (144 valores) en memoria EPROM (Erasable Programmable Read-Only Memory) AM2716AC de 2Kx8 bits. La tabla (memoria) es direccionada por 1 bit (I) que indica el sentido de la corriente, 3 bits (N1, N2 y N3) que indican el nivel demandado (0 a 4) y 3 bits (C1, C2 y C3) que indican el estado de la tensión de los 3 condensadores flotantes de la estructura, por debajo (0) ó por encima (1) de su valor de referencia.

Tabla 4.1: Estados de conmutación para un convertidor de 5 niveles de tipo condensadores flotantes

PWM Nivel	Señales de Control				Estado	i = 1 ENT			i = 0, SAL		
	S4	S3	S2	S1		Vc1	Vc2	Vc3	Vc1	Vc2	Vc3
0	0	0	0	0	0	*	*	*	*	*	*
	0	0	0	1	1	1	*	*	0	*	*
	0	0	1	0	2	0	1	*	1	0	*
	0	1	0	0	4	*	0	1	*	1	0
1	1	0	0	0	8	*	*	0	*	*	1
	0	0	1	1	3	*	1	*	*	0	*
	0	1	0	1	5	1	0	1	0	1	0
	0	1	1	0	6	0	*	1	1	*	0
	1	0	0	1	9	1	*	0	0	*	1
2	1	0	1	0	10	0	1	0	1	0	1
	1	1	0	0	12	*	0	*	*	1	*
	0	1	1	1	7	*	*	1	*	*	0
3	1	0	1	1	11	*	1	0	*	0	1
	1	1	0	1	13	1	0	*	0	1	*
	1	1	1	0	14	0	*	*	1	*	*
4	1	1	1	1	15	*	*	*	*	*	*

Si $Vck = "1"$ modo de carga; si $Vck = "0"$ modo de descarga; si $Vck = "*"$ sin cambio.

En la Fig. 4.14 se observa que el bus de datos de entrada proviene de un Flip-Flop tipo D, este dispositivo tipo Latch proporciona estabilidad a los datos de entrada, mediante un tiempo de retención de información, el cual es definido por un arreglo RC. El análisis para determinar el tiempo de duración del pulso detector de transiciones es similar al análisis realizado en 3.2.3

para generar el tiempo muerto en las señales de control, ya que se trata del mismo elemento monoestable. El tiempo de duración del detector de flancos es de 4.8 μ s, para este caso. En la Fig. 4.15 se muestra una fotografía del módulo donde se implementa el control de tensión de los condensadores flotantes.

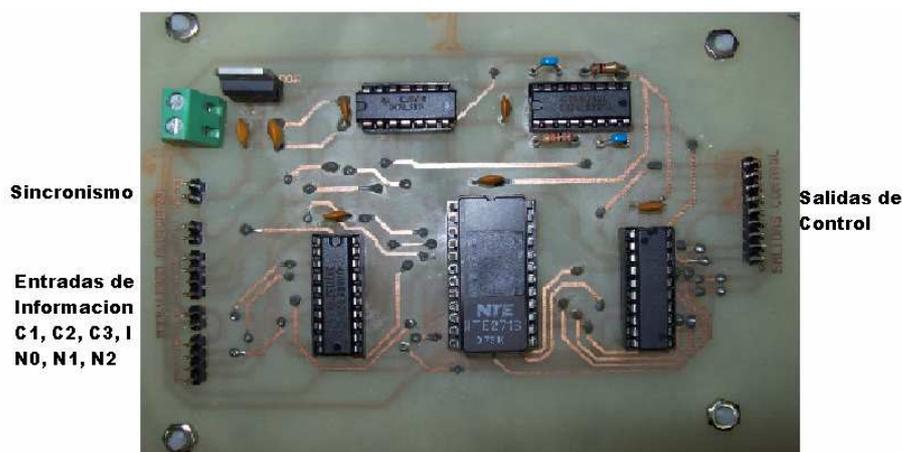


Figura 4.15: Fotografía de la implementación del control de tensión de los condensadores.

4.4 Sistema de control de la tensión de salida

Para la síntesis de la forma de onda de la tensión de salida es necesario implementar una estrategia de modulación que garantice la forma de onda multinivel deseada. Para esto se puede hacer uso de la modulación PWM. La modulación PWM es una técnica que modifica el ciclo de trabajo de una señal periódica para ajustarse a una referencia en sentido de valores promedio. Este método se basa en la comparación de dos señales para generar la secuencia de pulsos que definen los estados de conmutación del inversor.

En la Fig. 4.16 se observa el principio de PWM por medio de comparación con portadora para un sistema de dos niveles. Típicamente se utiliza una señal periódica triangular de alta

frecuencia como señal portadora, la frecuencia de ésta señal determina la frecuencia de conmutación. La señal portadora es comparada contra una señal moduladora (referencia). La señal moduladora es generada según la forma de onda o tensión requerida a la salida del inversor y determina las características de la señal de salida del mismo.

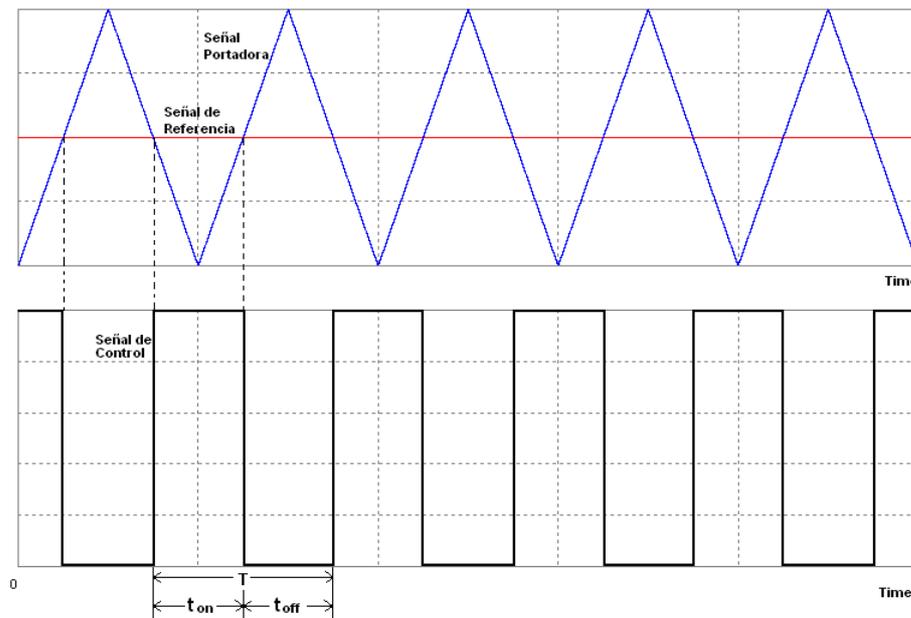


Figura 4.16: Principio de la Modulación PWM.

En el caso presentado en la Fig. 4.16 la señal moduladora es una constante, aunque puede ser de otra forma, sinusoidal, etc. La secuencia de pulsos o señal de conmutación obtenida de la comparación de ambas señales determina los estados de conmutación del inversor [7]-[8].

En este trabajo se prefiere usar una estrategia de modulación más adaptable a una implementación digital. Esto se logra mediante el uso de la modulación basada en vectores espaciales (VSM)[10] ya que su naturaleza discreta permite su implementación digital. En el apéndice A se explica ampliamente el funcionamiento de este tipo de modulación.

El método de modulación se implementa en un DSP a través de una PC mediante software

(Simulink de MatLab). Mediante Simulink se accesa al procesador digital de señales (dSPACE) y se generan tres señales discretas (N_0 , N_1 y N_2), las cuales en combinación forman la secuencia de modulación para sintetizar la forma de onda de la tensión de salida.

4.5 Sistema de control general

Una vez que se han integrado todas las partes que constituyen el convertidor es necesario disponer de un sistema de control que permita administrar las variables del sistema en forma global. Esto se logra mediante el software RTI (Real Time Interface), el cual es una plataforma en tiempo real que permite el uso de ControlDesk (interface visual con el usuario). Con ControlDesk se genera un panel gráfico que permite la interacción directa del usuario con las variables del sistema.

4.6 Secuencia de operación del prototipo del convertidor multinivel

En la Fig. 4.17 se muestra la secuencia de operación del convertidor, que a continuación se describe a detalle.

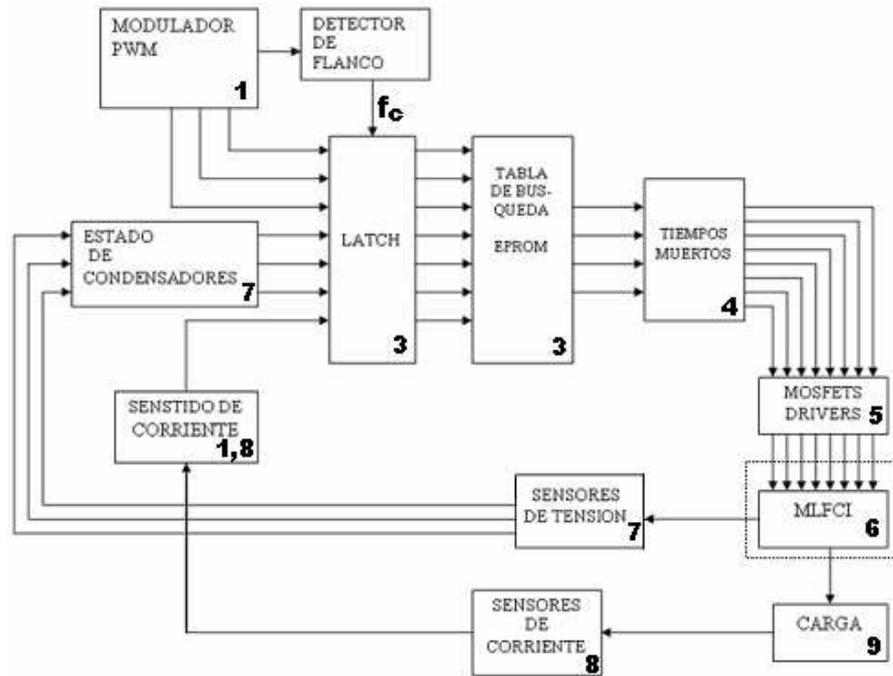


Figura 4.17: Secuencia de operación del brazo del convertidor multinivel.

Partiendo del brazo del convertidor (bloque 6), al inicializar el sistema, los sensores de tensión (bloque 7) muestran el estado actual de los condensadores del convertidor y el sensor de corriente (bloque 1,8) el sentido de esta, el modulador (bloque 1) entrega la secuencia de niveles requerida y el detector de flanco actualiza los datos de entrada del Latch (bloque 3) a una frecuencia de $f_c = 2f_s$ (f_s esta definida por el tipo de modulación), con esto se accesa la tabla de búsqueda de la memoria EPROM (bloque 3). La memoria posee una matriz de datos de 144 direcciones, las cuales almacenan los mejores estados de conmutación en 4 bits (F_{hex} estados para el convertidor de 5 niveles); estas son las señales de control que llegan a los interruptores de cada una de las celdas después de haberse introducido el retardo correspondiente en cada una de ellas. La Fig. 4.18 muestra un diagrama de tiempos en los que se muestra una secuencia de control y en la tabla 4.2 se muestra la selección del mejor estado de conmutación y la respuesta del convertidor.

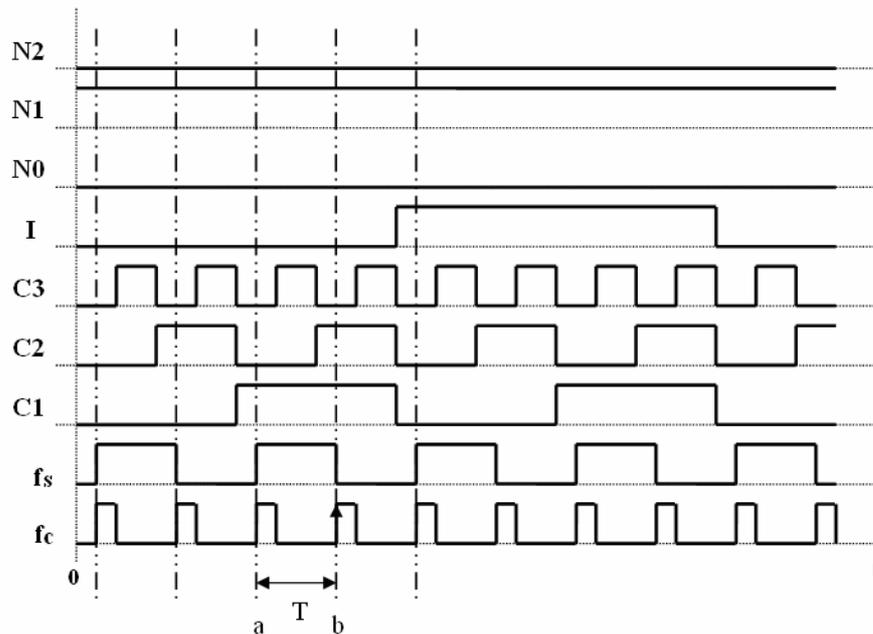


Figura 4.18: Diagrama de tiempos de una secuencia de control del MLFCI.

El diagrama de tiempos de la figura 4.18 muestra una secuencia aleatoria. Por ejemplo, en el punto "b" tenemos la combinación de niveles demandado por el modulador PWM (N0, N1 y N2) mostrando un nivel "2", la corriente se encuentra entrando al brazo (0), el condensador C3 esta por arriba de su nivel de referencia (1), el condensador C2 por encima de su nivel de referencia (1) y el condensador C1 por abajo de su nivel (0). Esta combinación de 7 bits direcciona la memoria obteniendo el mejor estado de conmutación para corregir el estado actual de los condensadores. El mejor estado es el 9, como se observa en la tabla 4.2. Este estado representa las variables de control $S1=1$, $S2=0$, $S3=0$ y $S4=1$, con sus respectivas señales complementarias.

Tabla 4.2: Tabla de búsqueda

hexadecima l	decimal	Bit 8	Nivel			i	vc1	vc2	vc3	ESTADO
20	32	0	0	1	0	0	0	0	0	3
21	33	0	0	1	0	0	0	0	1	9
22	34	0	0	1	0	0	0	1	0	C
23	35	0	0	1	0	0	0	1	1	9
24	36	0	0	1	0	0	1	0	0	6
25	37	0	0	1	0	0	1	0	1	3
26	38	0	0	1	0	0	1	1	0	6
27	39	0	0	1	0	0	1	1	1	C
28	40	0	0	1	0	1	0	0	0	C
29	41	0	0	1	0	1	0	0	1	6
2A	42	0	0	1	0	1	0	1	0	3
2B	43	0	0	1	0	1	0	1	1	6
2C	44	0	0	1	0	1	1	0	0	9
2D	45	0	0	1	0	1	1	0	1	5
2E	46	0	0	1	0	1	1	1	0	9
2F	47	0	0	1	0	1	1	1	1	3

4.7 Conclusiones preliminares

En este capítulo se describió la metodología seguida para la implementación del prototipo del convertidor multinivel tipo condensadores flotantes. Se muestran los bloques de potencia y control (Drivers), los transductores de tensión y corriente, la introducción de tiempo muertos para las señales de control, la implementación de la estrategia de control interno mediante redundancia de estados independiente a la modulación PWM.

Para cada uno de los módulos se explicó de manera detallada el proceso seguido en su diseño. El total de los módulos nos da como resultado un brazo del convertidor que cumple con los objetivos planteados para su diseño: modularidad, abierto y simple. Así, este prototipo nos permitirá validar estudios sobre temas relacionados con estructura tipo FC y las partes que la integran, además de poder explorar más adelante aplicaciones relacionadas con el mismo.

Capítulo 5

Resultados experimentales

En el capítulo anterior se mostró el proceso de diseño e implementación de uno de los brazos del inversor; en este capítulo se presentan los resultados experimentales del convertidor multinivel tipo condensadores flotantes en tres modalidades diferentes: troceador, inversor monofásico e inversor trifásico.

5.1 Introducción

En cada una de las modalidades del convertidor multinivel tipo condensadores flotantes que se presentan en este capítulo se incluyen resultados de las formas de onda de la tensión de salida (V_o), la corriente de carga (i_{ch}), sentidos de corrientes (I), las tensiones de referencia de condensadores flotantes (V_{ck}), el nivel de rizo de la tensión en los condensadores flotantes (ΔV) y la tensión en interruptores (V_{SD}), entre otras. Además, se realiza un análisis de los resultados obtenidos.

5.2 Convertidor cd-cd reductor (troceador)

En la Fig. 5.1 se muestra la configuración que se ha utilizado para que el convertidor funcione como convertidor monofásico (chopper), ya que la salida de tensión es solo positiva. El brazo del convertidor se alimenta con una fuente de cd (V_{cd}). En este caso el flujo de corriente a través del brazo del convertidor es en un sólo sentido (saliendo del brazo). El sistema se implementó con los siguientes datos:

Tensión de alimentación en el bus de entrada de cd :	40 V
Carga R-L:	$34\Omega + 213.33\text{mH}$
Tipo de modulación para la síntesis de forma de onda de tensión:	PWM triangular
Frecuencia de conmutación:	20 kHz

El control para la síntesis de la forma de onda de la tensión de salida se implementó mediante SIMULINK en el DSP dSPACE, controlado en tiempo real por la interfase RTI (Real Time Interface) de Control Desk. En la Fig. 5.1 se muestra la configuración del brazo y en la Fig. 5.2 se muestra la fotografía de su implementación. En la Fig. 5.3a se muestra la forma de onda de la tensión demandada a la salida por el modulador y en la Fig. 5.3b la forma de onda de la tensión de salida del convertidor, la cual muestra los 5 niveles discretos de tensión.

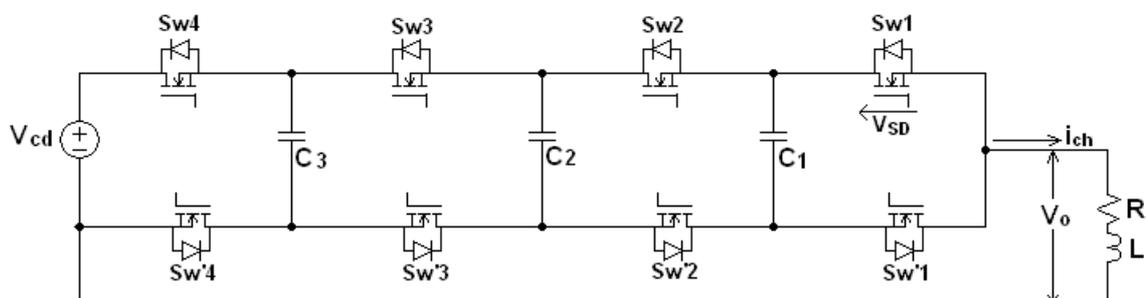


Figura 5.1: Configuración de un brazo del convertidor multinivel tipo condensadores flotantes de 5 niveles.

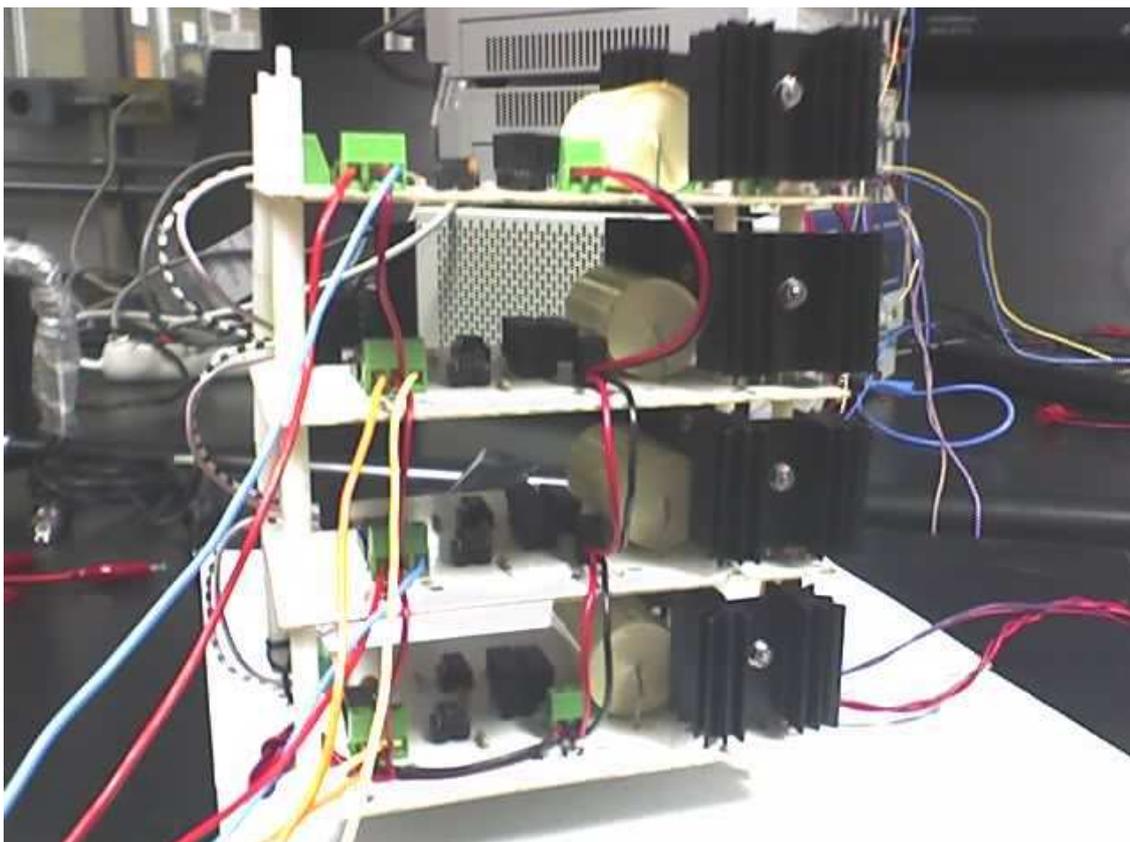


Figura 5.2: Fotografía de la implementación del convertidor multinivel (chopper) tipo condensadores flotantes de 5 niveles.

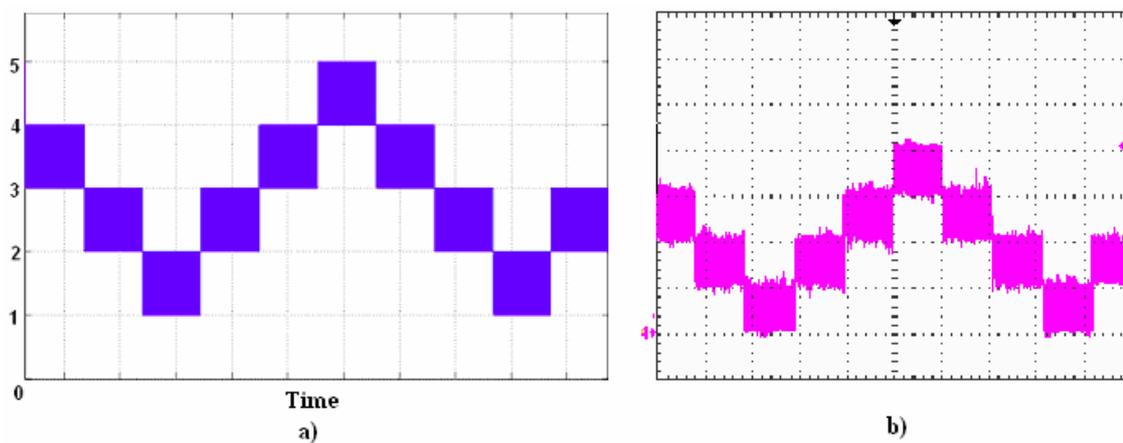


Figura 5.3: Síntesis de la forma de onda de salida (modulador) y forma de onda de la tensión de salida. a) Forma de onda de los niveles demandados por el modulador (5 niveles). b) Forma de onda de la tensión de salida. Escala efectiva: 10V/div, escala de tiempo 5ms/div.

Se observa que los niveles están definidos aunque se presentan picos de tensión en cada uno de ellos, esto es debido a la alta frecuencia de conmutación. En la Fig. 5.4 se muestra una ampliación del nivel 4-5, donde se aprecia que la frecuencia de conmutación es de 20 kHz.

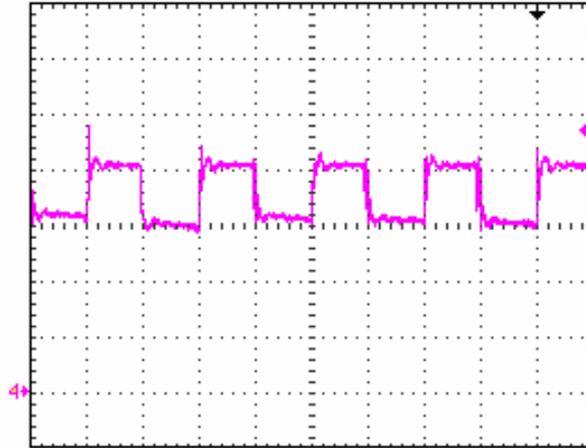


Figura 5.4: Troceado de la forma de onda de la tensión de salida en niveles 4-5. Escala efectiva: 10V/div, escala de tiempo 25 μ s/div, f=20kHz.

En la Fig. 5.5 se muestra la corriente que circula a través del brazo, siendo $i_{max} = 1.32A$, con la carga definida previamente. La forma de onda de la corriente esta definida por la referencia de tensión que en este caso fue triangular. Esta corriente circula a través del brazo y los condensadores de la estructura, provocando su carga y descarga. Este comportamiento se observa en la Fig. 5.6, también se observa que los condensadores tienen el nivel de referencia requerido por (3.3.1) y presentan un rizo de tensión $\Delta V = 2.4$ volts.

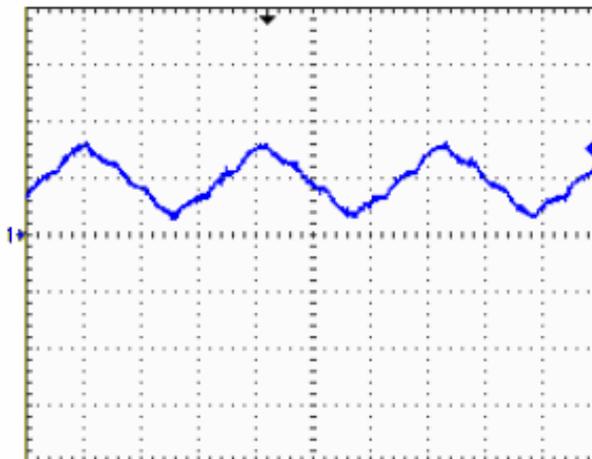


Figura 5.5: Corriente que fluye a través de la estructura (i_{ch}). Escala efectiva: 1A/div, escala de tiempo 10ms/div, $f=33$ Hz.

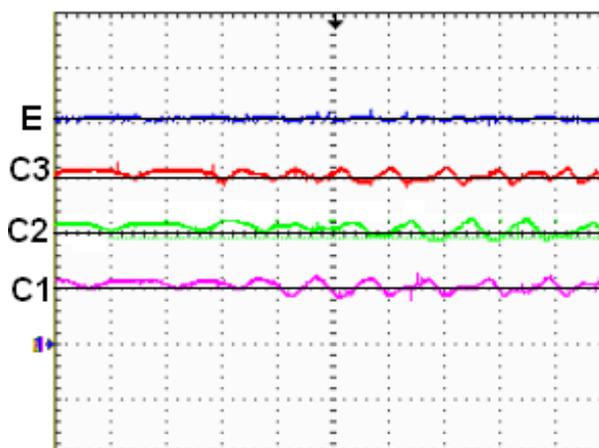


Figura 5.6: Tensión en los condensadores. Escala efectiva: 10V/div, escala de tiempo 1ms/div.

En la Fig. 5.7 se muestra la tensión V_{DS} (V_{DS} se refiere a la tensión entre Source y Drain del MOSFET) de los interruptores principales y complementarios de la celda 1 de la estructura. Se observa que son señales de tensión complementarias y que siguen la forma del rizo de tensión del condensador C1. Este comportamiento se presenta en los interruptores restantes de la estructura. Obsérvese que su valor máximo corresponde a $E/4$.

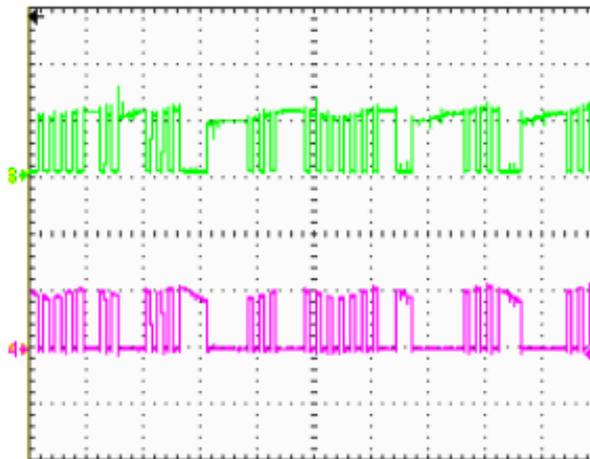


Figura 5.7: Tensión en interruptores $Sw1$ y $Sw'1$ de la celda 1. Escala efectiva: $10V/div$, escala de tiempo $250 \mu s/div$.

En la Fig. 5.8 se muestran las señales de control proporcionadas por la memoria (4 bits $s1-s4$) y en la Fig. 5.9 se muestran las señales de control de los interruptores $Sw1$ y $Sw'1$ de la celda 1 de la estructura. Las señales 3 y 4 corresponden a S y $S'1$, se observa el retardo introducido entre ellas ($1.6 \mu s$). Las señales 1 y 2 corresponden a la respuesta en la compuerta en cada uno de los interruptores, mostrando la dinámica correspondiente a los dispositivos interruptores (MOSFETS).

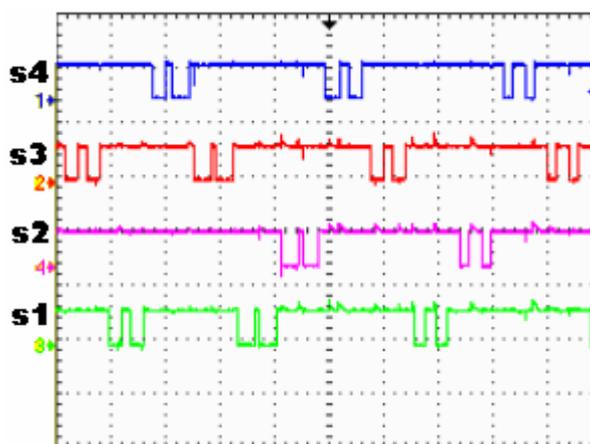


Figura 5.8: Señales de control $s1$, $s2$, $s3$ y $s4$ (4 bits) generadas por la tabla de búsqueda en la memoria EPROM (niveles 4 y 5). Escala efectiva: $5 V/div$, escala de tiempo $250 \mu s/div$.

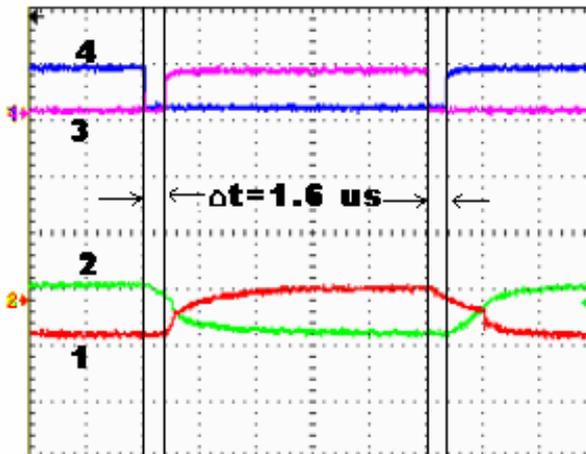


Figura 5.9: Señales de control (S , S') y respuesta en compuerta (V_G) de interruptores S_w y S_w' de la celda 1 de la estructura. Escala efectiva: 5 V/div, escala de tiempo $5 \mu s$ /div.

El retardo registrado en la Fig. 5.9 y el retardo calculado en la sección 4.2.3 de $1.547 \mu s$ son diferentes debido a las conductancias parásitas existentes entre $R_x C_x$ y tierra en el diseño del módulo de retardos.

5.3 Inversor monofásico

En la Fig. 5.10 se muestra la configuración que se ha utilizado para que el convertidor funcione como inversor monofásico. Se conectan dos brazos del convertidor a una fuente común (V_{cd}) y se alimenta una carga R-L. En este caso, el flujo de corriente a través de los brazos del convertidor es en ambos sentidos (entrando y saliendo de los brazos). El sistema se implementó con los siguientes datos:

Tensión de alimentación en el bus de entrada de cd :	40 V
Carga R-L :	$34 \Omega + 213.33 \text{mH}$
Tipo de modulación para la síntesis de forma de onda de tensión:	PWM Triangular
Frecuencia de Conmutación:	20 kHz

El algoritmo para la síntesis de la forma de onda de la tensión de salida y el algoritmo para la obtención del sentido de las corrientes que circulan por el inversor se implementaron mediante SIMULINK/MATLAB en el DSP dSPACE. En la Fig. 5.10 se muestra la configuración del inversor monofásico y en la Fig. 5.11 se muestra una fotografía de la implementación del mismo.

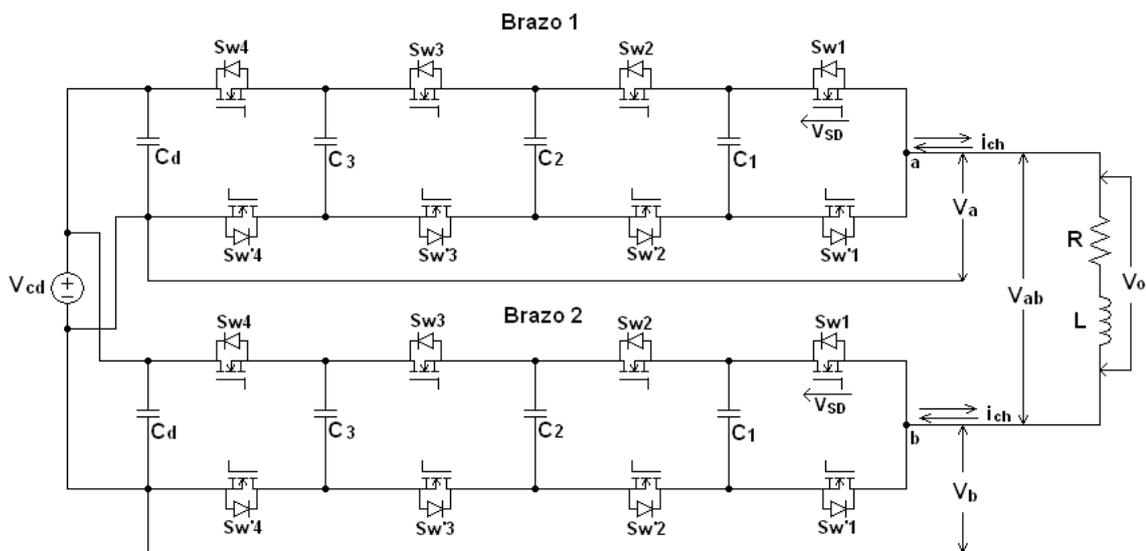


Figura 5.10: Configuración del inversor monofásico multinivel tipo condensadores flotantes de 5 niveles.

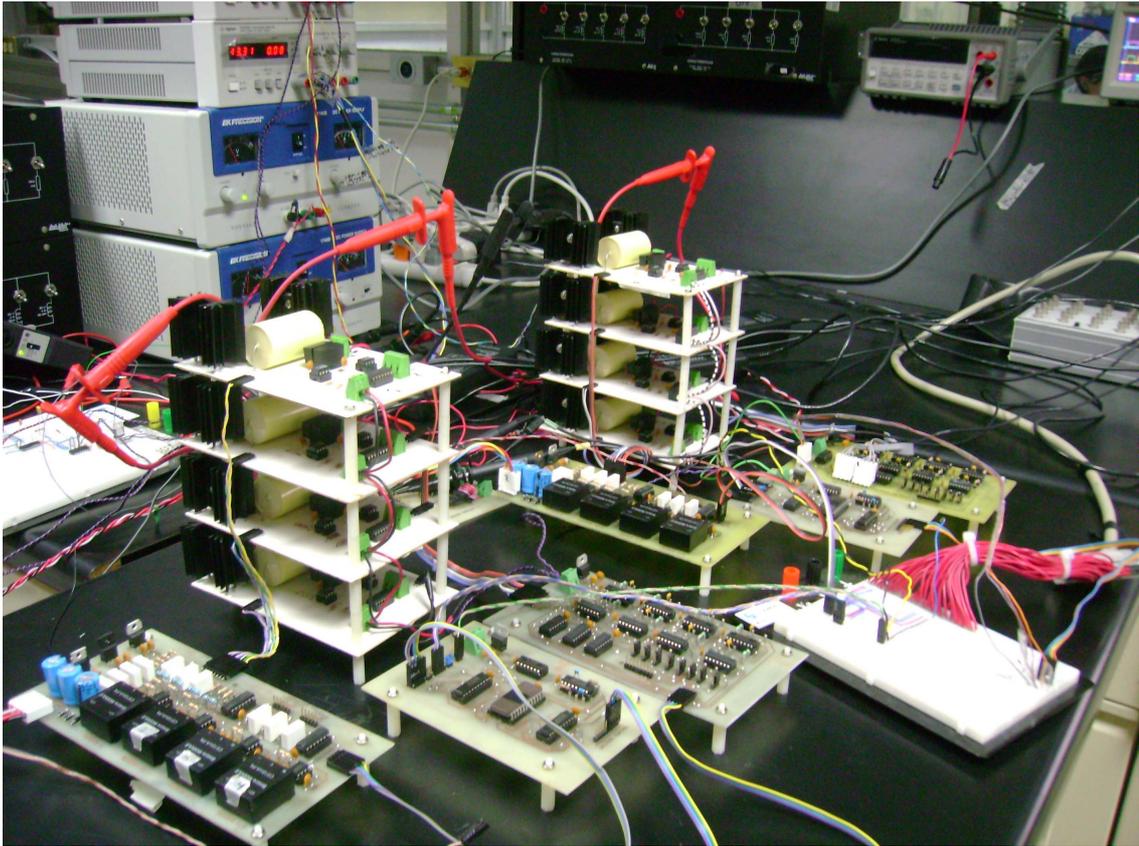


Figura 5.11: Fotografía del inversor monofásico tipo condensadores flotantes de 5 niveles.

En la Fig. 5.12a se muestra la forma de onda de la señal que demanda el modulador para cada uno de los brazos del inversor y la Fig. 5.12b muestra las formas de onda de la tensión de salida (V_a, V_b). Se observa que la modulación demanda la forma de tensión en un semiciclo para cada uno de los brazos.

En la Fig. 5.13 se observa la forma de onda de tensión de línea ($V_{pp} = 80$ volts) obtenida a la salida del inversor, la cual muestra 9 niveles discretos de tensión ($[(n \times 2) - 1]$, siendo "n" el número de niveles en cada brazo).

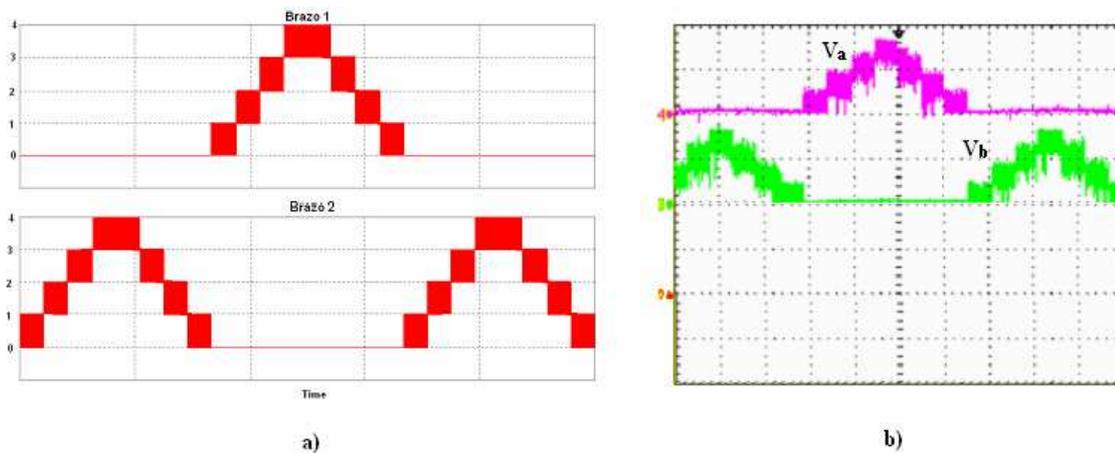


Figura 5.12: Síntesis de la forma de onda de salida (Modulador) y forma de onda de la tensión de salida. a) Forma de onda de los niveles demandados por el modulador (5 niveles). b) Forma de onda de la tensión de salida. (V_a , V_b) del inversor monofásico. Escala efectiva: 25 V/div, escala de tiempo 10 ms/div.

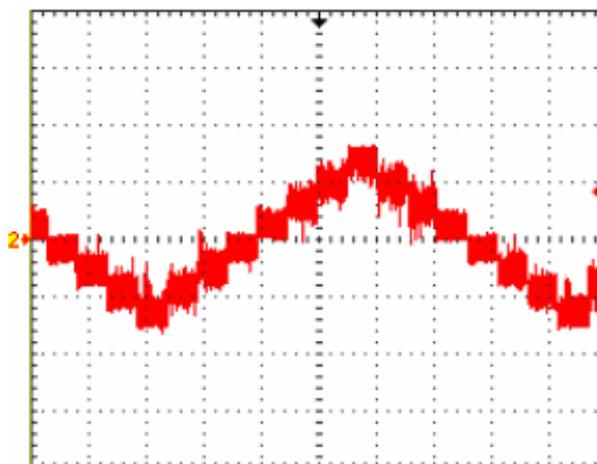


Figura 5.13: Formas de onda de la tensión de línea V_{a-b} con 9 niveles del inversor monofásico. Escala efectiva: 25 V/div, escala de tiempo 10 ms/div.

En la Fig. 5.14 se muestra la tensión en cada uno de los condensadores flotantes del brazo 1 y 2 del inversor, donde se aprecia el rizo de tensión que se presenta en cada uno de ellos.

En la Fig. 5.15a se observan las corrientes de cada brazo, así como la señal que indica el sentido de cada una de ellas.

En la Fig. 5.15b se muestra que las corrientes tardan cierto tiempo en el cruce por cero, originando inconsistencias en la generación de la señal que determina el sentido de las mismas. Para resolver este problema fué necesario una sintonización manual mediante el Control Desk, dicho procedimiento se menciona mas adelante; sin embargo, ya que cada uno de los brazos solo opera un semiciclo es posible obtener el sentido de esta de forma natural al asignar un nivel alto "1" al bit de corriente.

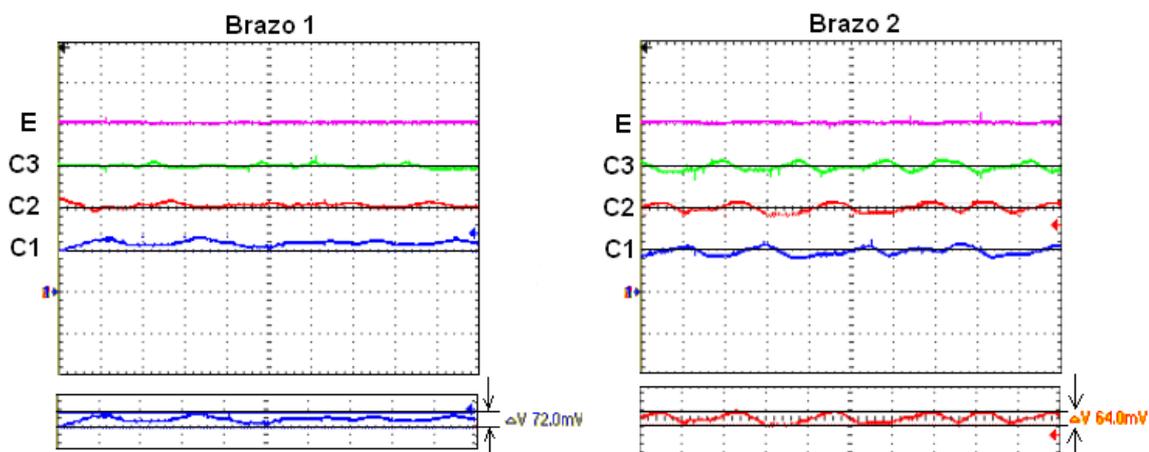


Figura 5.14: Niveles de referencia y rizo de tensión en condensadores en el brazo 1 y brazo 2. Escala efectiva: 10 V/div, escala de tiempo 500 μ s/div.

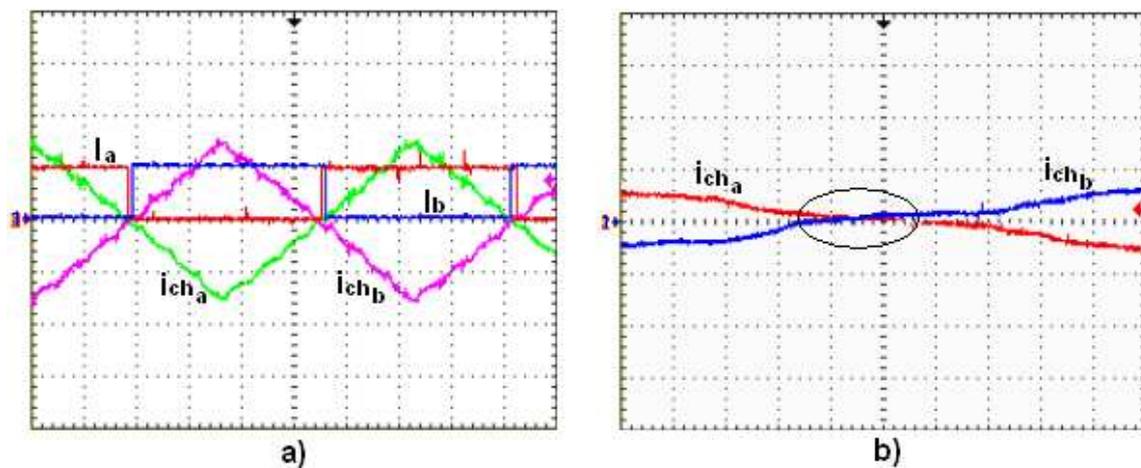


Figura 5.15: Corrientes que circulan a través de los brazos del inversor monofásico a) Forma de onda (a, b) y sentido de la corriente i_{ch} (I_a , I_b) en los puntos "a" y "b", b) Cruce por cero de las señales de corrientes. Escala efectiva: 1A/div. Escala de tiempo: a) 10 ms/div, b) 1ms/div.

En la Fig. 5.16 se observa la tensión en los interruptores $Sw1$ y $Sw'1$ de la celda 1 en los brazos 1 y 2 (B1, B2). El nivel de tensión se encuentra alrededor del valor deseado dado por (3.3.3) y (3.3.4).

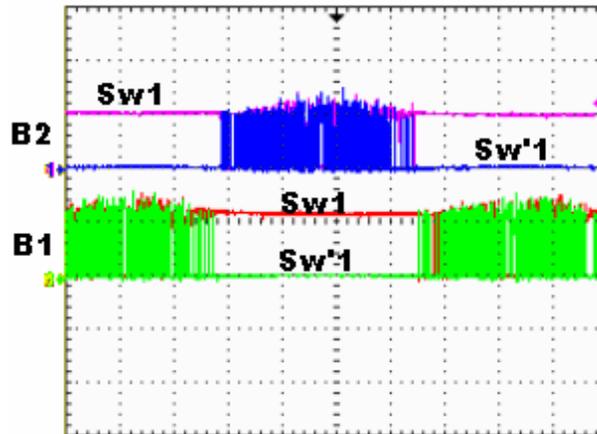


Figura 5.16: Tensión en interruptores complementarios ($Sw1$, $Sw'1$) de la celda 1 en brazos 1 y 2 (B1, B2) del inversor monofásico. Escala efectiva: 10 V/div, escala de tiempo 10 ms/div.

La ondulación o rizo de la tensión (ΔV) en los condensadores flotantes del brazo 1 corresponde a $\Delta V=3.6$ volts y $\Delta V=3.2$ volts en cada uno de los condensadores flotantes del brazo 2. La tensión en los interruptores (V_{SD}) que integran los dos brazos del inversor monofásico multinivel se encuentran en sus respectivas referencias con variaciones de ± 4 volts alrededor de su valor deseado.

5.4 Inversor trifásico

En la Fig. 5.17 se muestra la configuración para que el convertidor funcione como inversor trifásico. Se conectan tres brazos a una misma fuente de cd (V_{cd}), la carga es trifásica conectada en estrella con neutro flotante. En la Fig. 5.18 se muestra una fotografía de la implementación del inversor.

Datos relevantes del sistema:

Tensión de alimentación en el bus de entrada:	40 V
Carga R-L:	$34\Omega + 213.33\text{mH}$ 3ϕ estrella flotante
Tipo de modulación para la síntesis de forma de onda de tensión:	PWM Vectorial
Frecuencia de la señal de sincronismo:	10 kHz
Frecuencia de Conmutación:	20 kHz

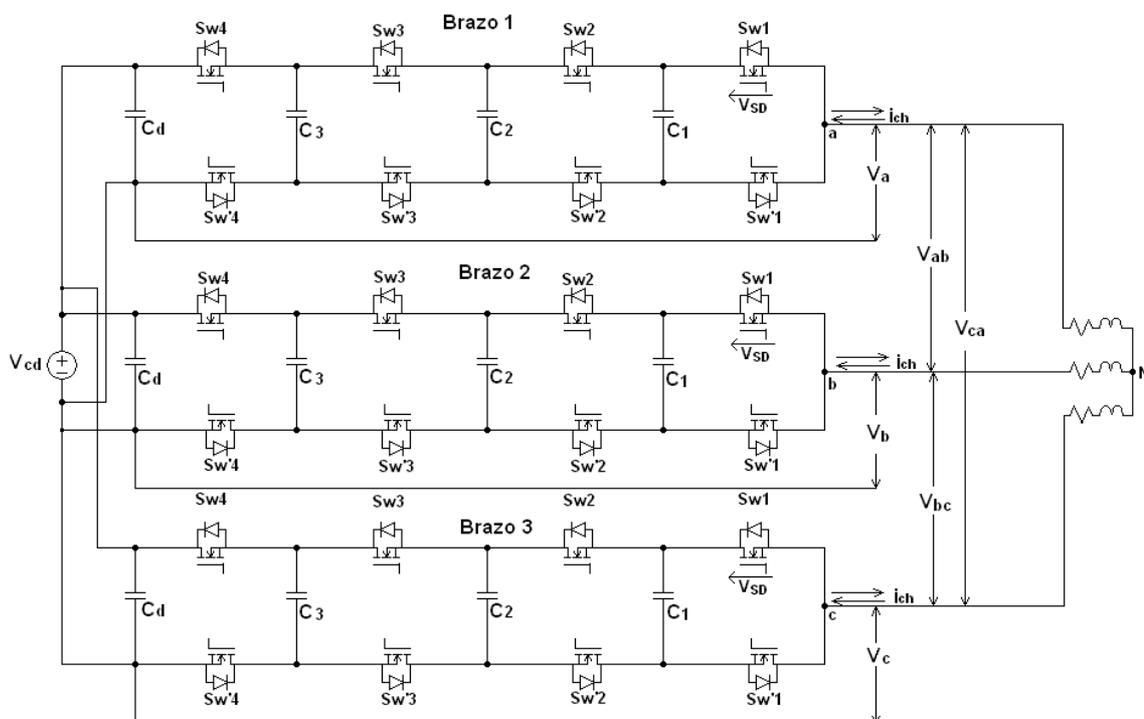


Figura 5.17: Configuración del inversor multinivel tipo condensadores flotantes trifásico de 5 niveles.

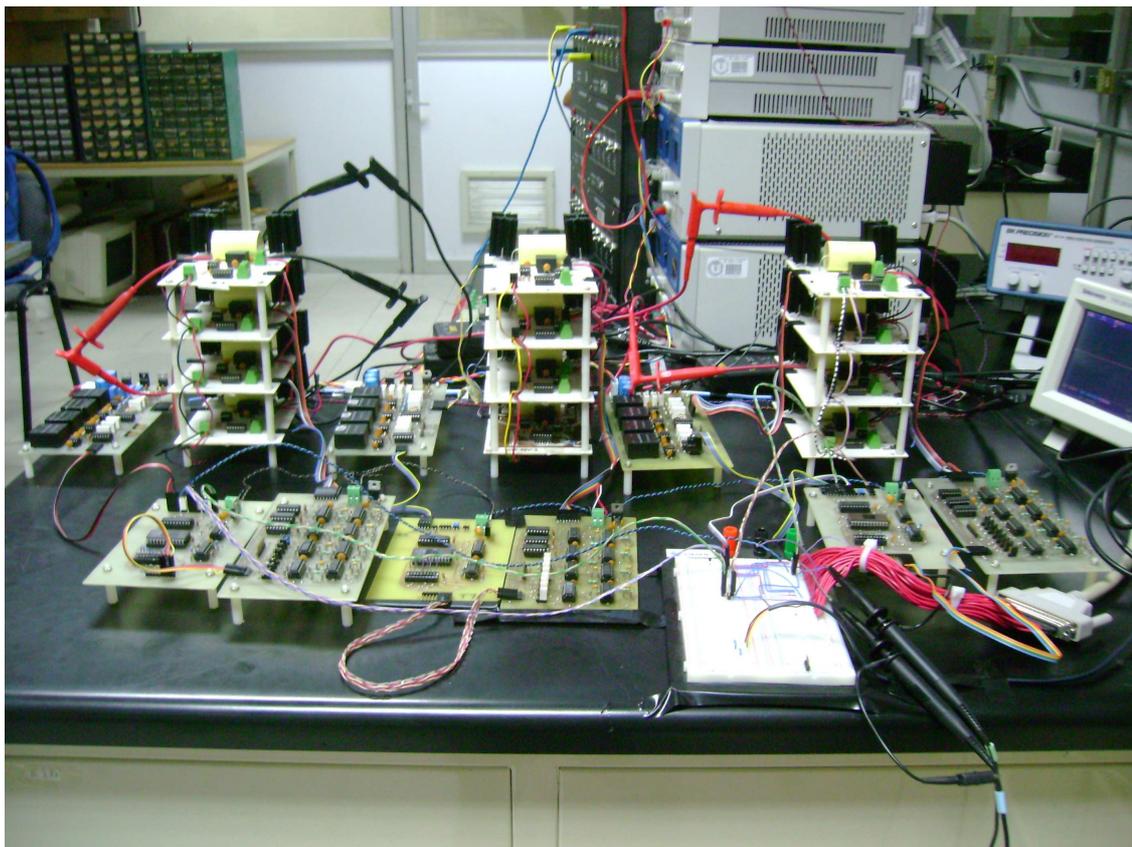


Figura 5.18: Fotografía de la implementación del inversor trifásico tipo condensadores flotantes de 5 niveles.

5.4.1 Formas de onda de la tensión de salida

En la Fig. 5.19 se observan las tensiones de fase del inversor (V_{an}, V_{bn}, V_{cn}). Estas formas de onda están desfasadas 120° entre ellas y tienen una amplitud máxima de 40 volts. En la Fig. 5.20 se muestran las formas de onda de las tensiones de línea del inversor (V_{ab}, V_{bc}, V_{ca}).

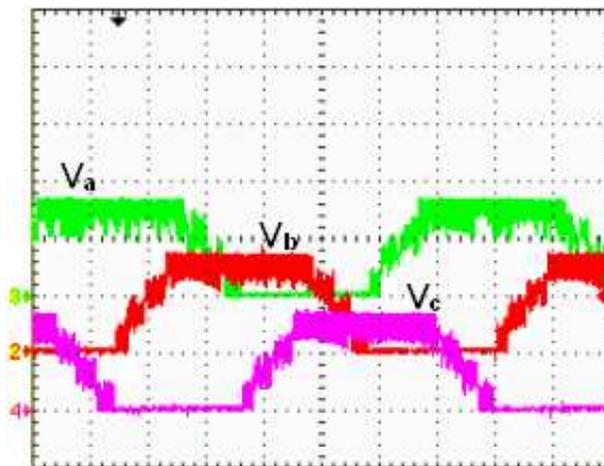


Figura 5.19: Formas de onda de la tensión de salida del inversor multinivel en las fases a, b y c. Escala efectiva: 25 V/div, escala de tiempo 2.5 ms/div.

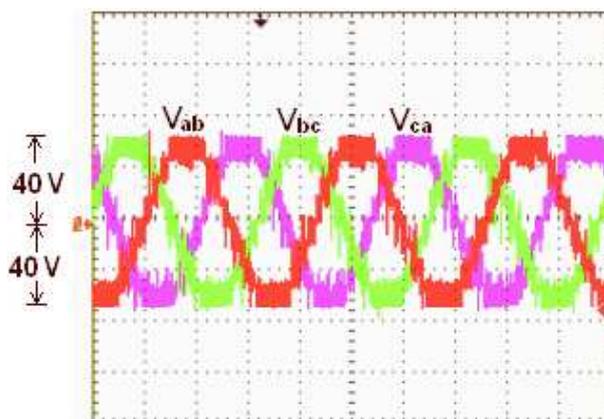


Figura 5.20: Formas de onda de la tensión de línea del inversor multinivel. Escala efectiva: 25 V/div, escala de tiempo 5 ms/div.

5.4.2 Tensión en los condensadores flotantes del inversor multinivel

En las Fig's. 5.21, 5.22 y 5.23, se muestran las tensiones de los condensadores flotantes en la estructura multinivel, se observa que la tensión se encuentra entre los valores deseados para cada uno de estos, dado por (3.3.1). Igualmente se aprecia la ondulación de la tensión (ΔV) en cada uno de los condensadores flotantes expresado por (3.3.6).

Así mismo, en las Fig's. 5.21, 5.22 y 5.23 se muestra el equilibrio de tensiones en condensadores flotantes de los 3 brazos que conforman el inversor. En ellas se muestra que en sentido promedio las tensiones de cada uno de los condensadores flotantes están alrededor de sus referencias, dado por (3.3.1). Se muestra además el rizo de tensión para los condensadores flotantes del brazo 1, 2 y 3 que son $\Delta V = 4.8$, $\Delta V = 5.6$ y $\Delta V = 6.8$ volts respectivamente.

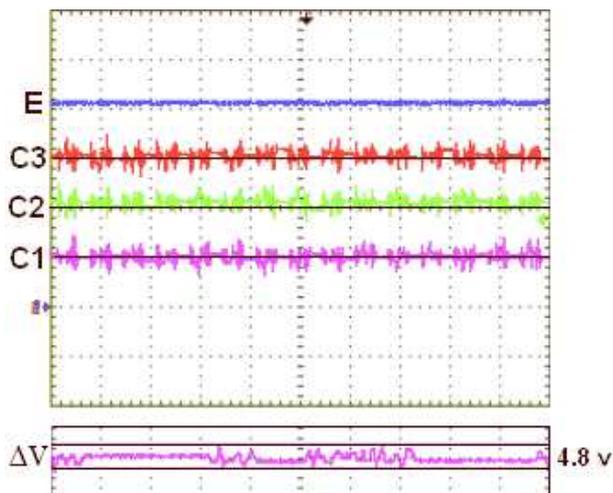


Figura 5.21: Formas de onda y balance de tensión en los condensadores flotantes y ΔV del brazo 1 del inversor multinivel 3ϕ . Escala efectiva: 10 V/div.

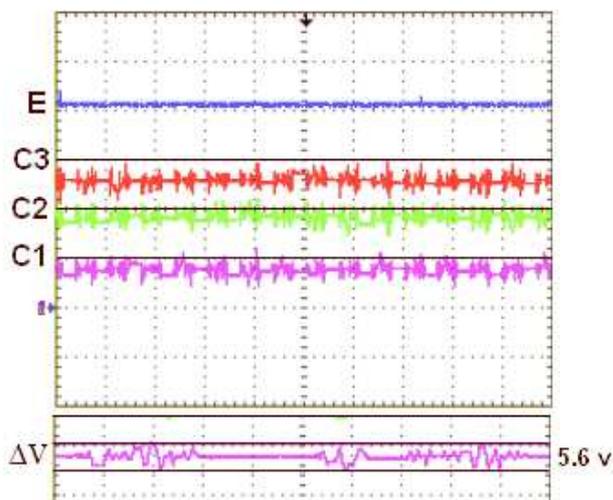


Figura 5.22: Formas de onda y balance de tensión en los condensadores flotantes y ΔV del brazo 2 del inversor multinivel 3ϕ . Escala efectiva: 10 V/div.

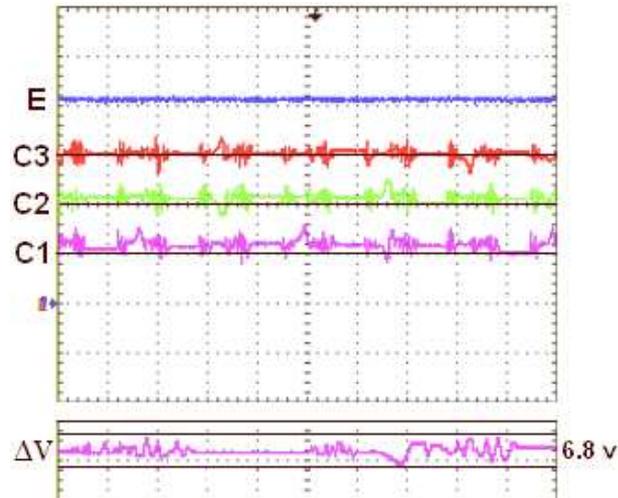


Figura 5.23: Formas de onda y balance de tensión en los condensadores flotantes y ΔV del brazo 3 del inversor multinivel 3ϕ . Escala efectiva: 10 V/div.

El brazo 1 del inversor multinivel presenta un adecuado balance de las tensiones en los condensadores. El brazo 2 presenta la máxima variación de la tensión ya que los condensadores flotantes presentan desviaciones con respecto a sus referencias promedio de 3, 2 y 4 volts respectivamente. Los condensadores flotantes del brazo 3 del inversor están en el nivel de referencia requerido, con excepción del condensador C1, que presenta una desviación con respecto a su referencia promedio de 1.5 volts.

5.4.3 Tensión en los interruptores

La tensión en los dispositivos semiconductores (MOSFETS) de la estructura multinivel tipo condensadores flotantes esta determinada por (3.3.3) y (3.3.4) según lo expresado en 3.3. En la Fig. 5.24 se muestra la tensión (V_{SD}) en los interruptores principales ($Sw1 - Sw4$) y complementarios ($Sw'1 - Sw'4$) del brazo 1. En ambos casos se observa el equilibrio de tensiones alrededor de sus referencias, que corresponde a $E/4$.

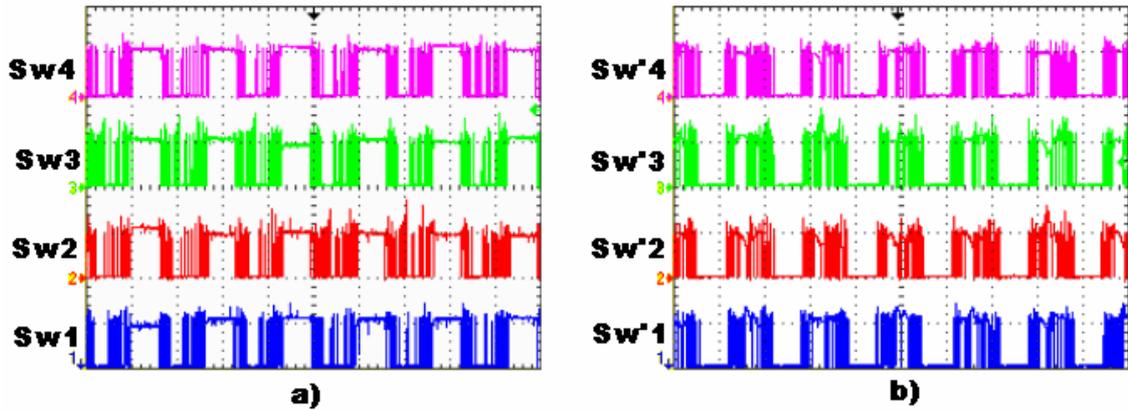


Figura 5.24: Tensión en interruptores (V_{SD}) del brazo 1: a) interruptores principales ($Sw1 - Sw4$), b) interruptores complementarios ($Sw'1 - Sw'4$). Escala efectiva: 10 V/div, escala de tiempo 10 ms/div.

En la Fig. 5.25 se muestra la tensión (V_{SD}) en los interruptores principales ($Sw1 - Sw4$) y complementarios ($Sw'1 - Sw'4$) del brazo 2. Se observa que las tensiones en los interruptores presentan variaciones que van desde -4 hasta 5 volts con respecto a sus referencias promedio expresado por (3.3.3) y (3.3.3).

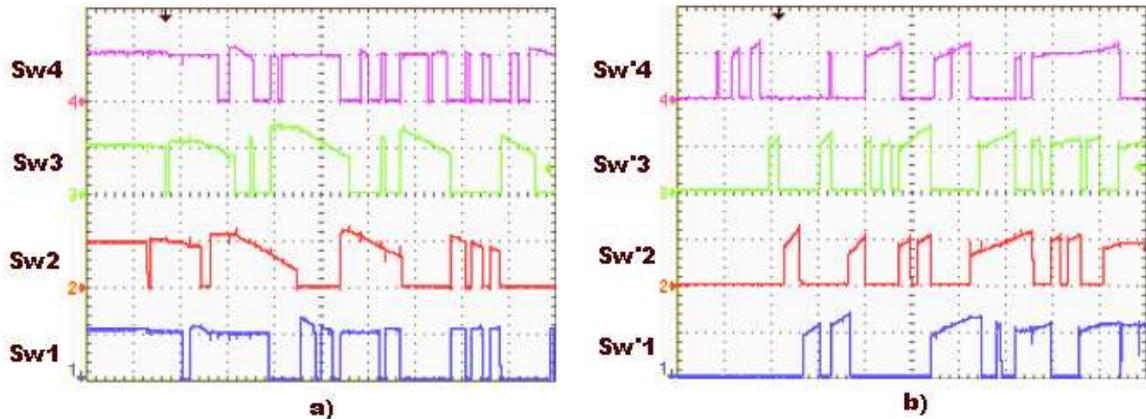


Figura 5.25: Tensión en interruptores (V_{SD}) del brazo 2: a) interruptores principales ($Sw1 - Sw4$), b) interruptores complementarios $Sw'1 - Sw'4$). Escala efectiva: 10 V/div, escala de tiempo 250 μ s/div.

En la Fig. 5.26 se muestra el nivel de tensión (V_{SD}) en los interruptores principales ($Sw1 - Sw4$) y complementarios ($Sw'1 - Sw'4$) del brazo 3. Se observa que las tensiones promedio de los interruptores están alrededor de sus referencias, sin embargo, se presentan variaciones de

tensión que oscilan entre -4 y 7 volts con respecto a lo establecido por (3.3.3) y (3.3.4), tal es el caso de los interruptores 2 y 3.

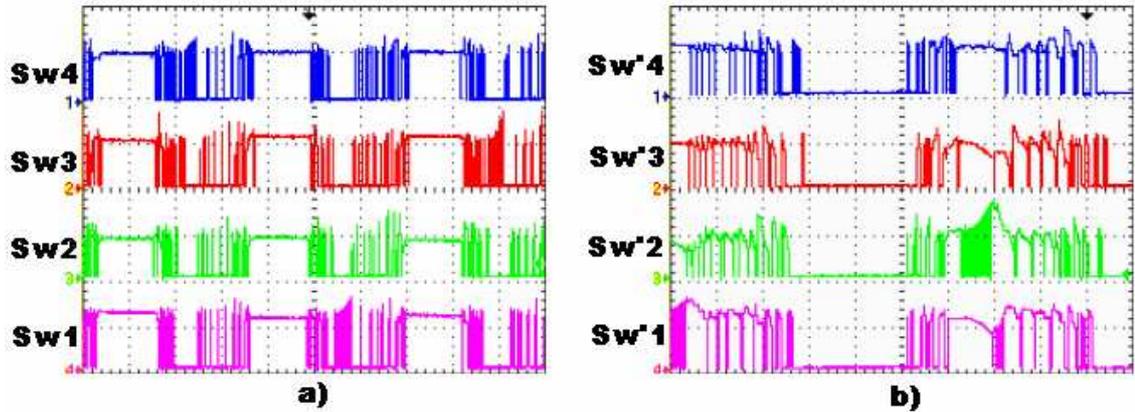


Figura 5.26: Tensión en interruptores (V_{SD}) del brazo 3: a) interruptores principales ($Sw1 - Sw4$), b) interruptores complementarios $Sw'1 - Sw'4$). Escala efectiva: 10 V/div, escala de tiempo a) 5 ms, b) 25 ms.

5.4.4 Formas de onda de las corrientes

En la Fig. 5.27 se presenta las forma de onda de las corrientes que circulan por cada brazo (fases) del inversor ($I_{ch_{a,b,c}}$), se observa que se trata de un sistema trifásico balanceado. En la Fig. 5.28 se muestran las tres corrientes en el mismo gráfico mostrando $f = 59.52$ Hz, $I_{ch_{max}} = 0.76$ A, $I_{ch_{min}} = -0.76$ A, $I_{ch_{pp}} = 1.52$ A, donde f es la frecuencia, $I_{ch_{max}}$ es la corriente máxima, $I_{ch_{min}}$ es la corriente mínima y $I_{ch_{pp}}$ es la corriente pico-pico.

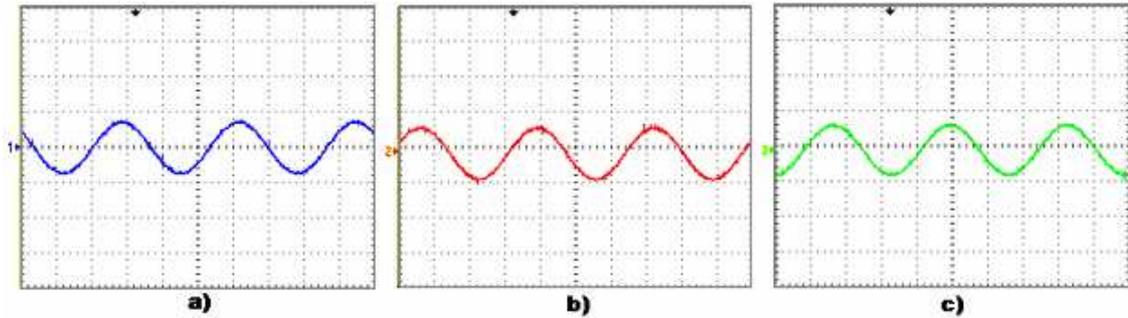


Figura 5.27: Formas de onda de las señales de corriente. a) fase "a", b) fase "b", c) fase "c". Escala efectiva: 1A/div, escala de tiempo 5 ms/div.

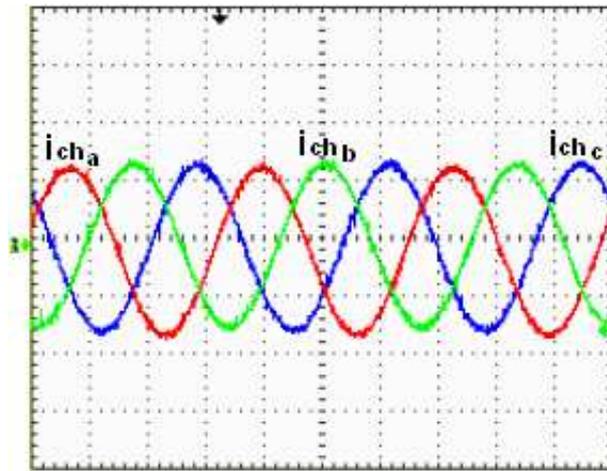


Figura 5.28: Corrientes trifásicas del inversor multinivel. Escala efectiva: 0.5A/div, escala de tiempo 5 ms/div.

En la sección 5.3 se mencionó la necesidad de hacer uso de una sintonización manual para la obtención del sentido de corriente en el inversor trifásico. En la Fig. 5.29 se muestra la interfase RTI de Control Desk diseñada para este propósito. El procedimiento para obtener el sentido de la corriente es el siguiente: Primero se adquiere la señal de corriente mediante un DAC (convertidor Analógico-Digital). Segundo, se resta a la señal de corriente el offset ($V_S/2$) que esta posee debido a las características del transductor utilizado mediante una constante ($A=\text{offset}$). Tercero, debido a que existen variaciones en los offsets de cada uno de los transductores de corriente (3 AMPLOC PRO25) se compensa de forma manual a través de los controles deslizantes en la interface gráfica del Control Desk, tal como se observa en la Fig 5.29.

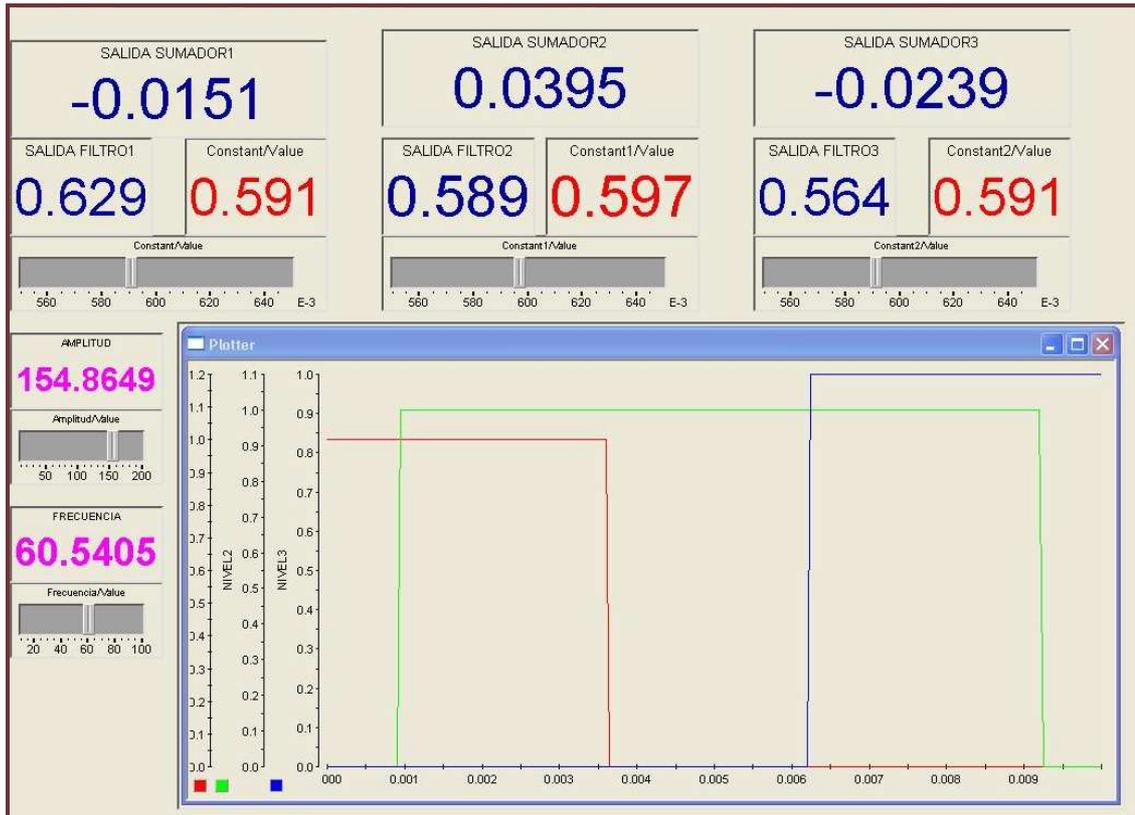


Figura 5.29: Interfase de Tiempo Real (RTI) de Control Desk para la sintonía de cruce por cero en la obtención del sentido de la corriente (I_{ch}).

Además de la sintonía del cruce por cero para la obtención del sentido de las corrientes, mediante Control Desk se tiene control de otras variables del inversor multinivel, las cuales pueden ser la magnitud de las señales de tensión y la frecuencia, por mencionar algunas.

5.4.5 Equilibrio de las conmutaciones de los interruptores

Según lo expresado en 1.1 es necesario mantener la tensión de los condensadores flotantes alrededor de sus referencias, lo cual se logra mediante lo establecido en 4.3. Según los criterios y objetivos establecidos en esta sección es necesario que la estrategia utilizada para el control de variables internas reduzca el número de conmutaciones y equilibre el uso de los dispositivos

semiconductores (MOSFETS). Esto es logrado mediante la implementación del control de variables internas basado en redundancia de estados. En la Fig. 5.30 se muestran las señales de control que llegan a los interruptores en uno de los brazos del inversor multinivel, donde se observa el equilibrio existente entre el número de conmutaciones de los interruptores Sw1-Sw4 (15,14,15,15 conmutaciones en cada interruptor respectivamente, en un intervalo de 2.5 ms). Cabe mencionar que para una mayor exactitud en lo descrito anteriormente es necesario obtener las señales en un intervalo de tiempo mayor.

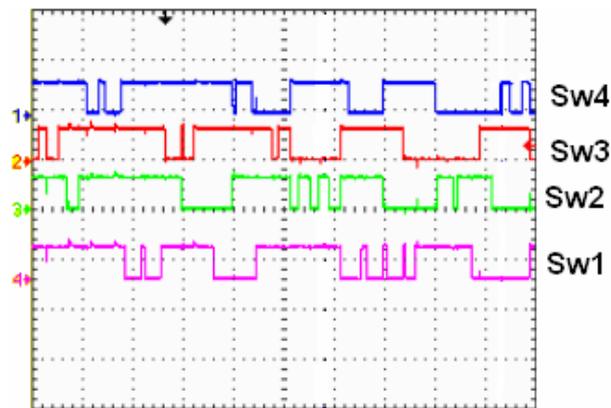


Figura 5.30: Número de conmutaciones de los interruptores del inversor multinivel, en un intervalo de 2.5 ms. Escala efectiva: 5 V/div, Escala de Tiempo 250 μ s/div.

5.5 Análisis del comportamiento de las variables del inversor trifásico multinivel

El grupo de ecuaciones presentadas en 3.3 definen el comportamiento del inversor. Partiendo de (3.3.1) tenemos:

$$V_{ck}(t) = \frac{k}{n} E(t)$$

la cual define las tensiones para cada uno de los condensadores de la estructura. Evaluando con los datos proporcionados en 5.4 y recordando que n es el número de celdas tenemos que:

Para $k=1$ $V_{c1}=10$ volts

Para $k=2$ $V_{c2}=20$ volts

Para $k=3$ $V_{c3}=30$ volts

Para $k=4$ E

Lo cual representa el nivel de tensión correspondiente para cada uno de los condensadores flotantes de la estructura multinivel.

Según lo descrito en 5.4.2 y observando las Fig's. 5.21, 5.22 y 5.23 las cuales muestran la tensión en los condensadores en cada uno de los brazos del inversor se puede decir que los condensadores flotantes del brazo 1 están dentro del nivel de referencia dado por (3.3.1). En el brazo 2 tenemos que las tensiones en los condensadores flotantes están por debajo de su nivel de referencia siendo estos de: $C1=8$, $C2=19$, $C3=26$ volts respectivamente. Los condensadores flotantes del brazo 3 presentan un adecuado balance de tensión. Las variaciones en el equilibrado de los niveles de tensión que se presenta en los condensadores flotantes del inversor multinivel es debido predominantemente a las siguientes razones:

- Los transductores de tensión definidos en 4.2.4 no son iguales, lo cual se observa claramente en la Fig.4.7. Se puede decir que los sensores de tensión utilizados en el prototipo presentan un desbalance en sus referencias de tensión (presentan un offset al ser energizados).
- Los elementos resistivos para el divisor de tensión son del 10% de tolerancia. El valor de estos componentes se calculó en 4.2.4 existiendo variaciones entre 675 y 825 Ohms, la combinación de esta variación en las 4 resistencias que integran el divisor da lugar a que las comparaciones no se realicen en el nivel correspondiente.

La dinámica de la tensión en los condensadores flotantes de la estructura multinivel esta definida por (3.3.6), la cual se muestra a continuación:

$$\Delta V_{ck} = \frac{1}{C_k} \int_{t1}^{t2} i_{ck} \cdot dt$$

donde:

ΔV_{ck} : Cambio de tension en el condensador k,[V]

C_k : Valor del condensador k,[F]

i_{ck} : Corriente a través del condensador k,[A]

$t1, t2$: Intervalos de tiempo,[s]

Se utilizan los datos de 4.2.1, 5.4 y 5.4.4 los cuales son:

$$I_{ch_{max}} = 0.76 \text{ A}$$

$$f_c = 20 \text{ kHz}$$

$$C = 25\mu \text{ F}$$

Evaluando tenemos que el máximo rizo de tensión es:

$$\Delta V = 1.52 \text{ volts}$$

Si al intervalo de tiempo ($t1, t2$) se le agrega el retardo de tiempo introducido en las señales de control mostrado en 5.2, que corresponde a un $\Delta t = 1.6\mu s$, se tiene que:

$$\Delta V_{max} = 1.568 \text{ volts}$$

En las Fig's. 5.21, 5.22 y 5.23 se observa el rizo de tensión en cada uno de los condensadores flotantes de los tres brazos que conforman el inversor trifásico multinivel. En el brazo 1 tenemos $\Delta V = 4.8$ volts, en el brazo 2 $\Delta V = 5.2$ volts y en el brazo 3 tenemos $\Delta V = 5.8$ volts. Se observa

claramente que el rizo de tensión en los condensadores flotantes (12 condensadores) superan lo establecido por (3.3.6)

Las diferencias en el comportamiento de la ondulación de tensión obtenido mediante (3.3.6) y las mediciones obtenidas que se observan en las Fig's. 5.21, 5.22 y 5.23 es debido principalmente a las siguientes razones:

- La Fig. 5.31a muestra la tensión en uno de los condensadores flotantes del inversor así como la señal discreta que representa su estado (definido en 4.2.4). Se observa que la señal discreta no corresponde a la señal analógica en su totalidad, siendo esto una fuente de error en las lecturas de los estados de los condensadores flotantes. Este comportamiento se debe principalmente a que existe un filtro entre el seguidor de tensión y el comparador (esto se puede observar en el diagrama esquemático del sensor de tensión en el apéndice A).
- En la Fig. 5.31b se observa que el dato "D" no se actualiza hasta que existe un cambio de nivel en la señal de sincronismo (f_s modulación PWM vectorial), y se actualiza en el punto "f"; es aquí donde el dato aparece en la entrada de la memoria. La frecuencia de sincronismo y conmutación están definidas en 5.3, y la forma de actualizar los datos en la tabla de búsqueda se define en 4.6. En la Fig. 5.31c se observa que la corrección en la evolución de la tensión en los condensadores que se debe de realizar en el punto "f" se realiza hasta el punto "g", ocasionando un error mayor.
- Si los pulsos de f_s (frecuencia de sincronismo generada por SVM) son menores al ancho de pulso del detector de flancos para la actualización de datos ($4.8\mu s$, definido en 4.3) el detector no verá estos pulsos y actualizará los datos de manera errónea.

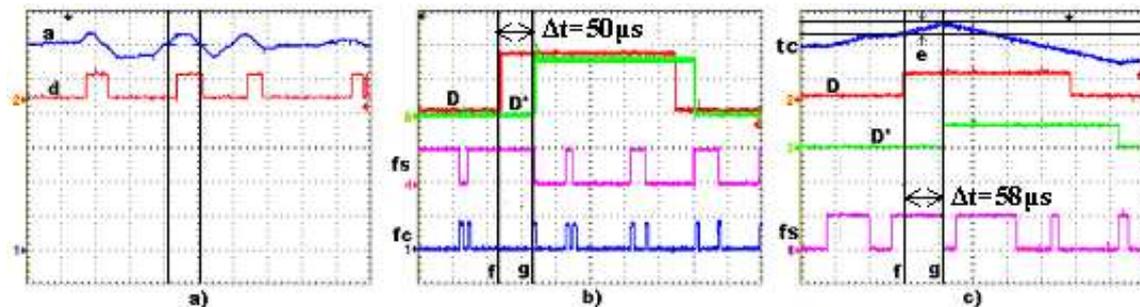


Figura 5.31: Análisis de Señales. a) En condensadores, analógica y digital, b) Actualización de datos según f_c . c) Error en la evolución del rizo de tensión en condensadores flotantes. Escala efectiva: a) 5 V/div, b) D y D' 2V/div; fc y fs 5 V/div, c) 5V/div. Escala de tiempo a) 250 μ s/div, b) 50 μ s/div, c) 50 μ s/div.

La tensión que debe de bloquear cada uno de los interruptores (MOSFETS) de cada una de las celdas que conforman el inversor multinivel esta dado por (3.3.3) y (3.3.4):

$$V_{swk} = (v_{ck} - v_{c(k-1)}) \cdot \overline{SC_k}$$

$$V_{sw'k} = (v_{ck} - v_{c(k-1)}) \cdot SC_k$$

Habiendo definido previamente la tensión en los condensadores mediante 5.4.2 y la función de conmutación en 3.3 tenemos que $V_{swk} = E/4$ y $V_{sw'k} = E/4$ volts respectivamente.

En las Fig's. 5.24, 5.25, 5.26 y según lo discutido en 5.4.3 se observa que existen variaciones con respecto a esta tensión de bloqueo en cada uno de los dispositivos. En los interruptores del brazo 1 del inversor multinivel se observa que en promedio están en sus niveles de tensión de bloqueo, aunque se presentan picos de hasta 6 volts con respecto a su nivel promedio de ($E/4$). En interruptores del brazo 2 del inversor se aprecia que están alrededor de sus referencias promedio, sin embargo, existen variaciones desde -4 hasta 5 volts con respecto a esta referencia. En los interruptores del brazo 3 se presentan variaciones de tensión de bloqueo que oscilan en algunos casos entre 8 y 18 volts con respecto a la tensión de bloqueo de referencia de $E/4$.

Este comportamiento, además de lo expresado anteriormente se debe a lo siguiente:

- La tensión en el interruptor esta en función de la diferencia de tensiones de condensadores adyacentes, puesto que estos presentan errores, también los habrá en la tensión de los interruptores (V_{SD}). Esto se puede observar en la Fig. 5.32c, donde el comportamiento de la evolución en la tensión del condensador (V_C) define la tensión en los interruptores (V_{sw} y $V_{sw'}$).
- Además de la velocidad de encendido y apagado expresado en 4.3, existe un retardo natural en cada uno de los interruptores. En la Fig. 5.32a y 5.32b se observa que el estado del nivel de tensión se actualiza hasta el instante "b", siendo que este es requerido en el instante "a", (S es la señal de control y S_g es la misma señal de control en compuerta del interruptor).

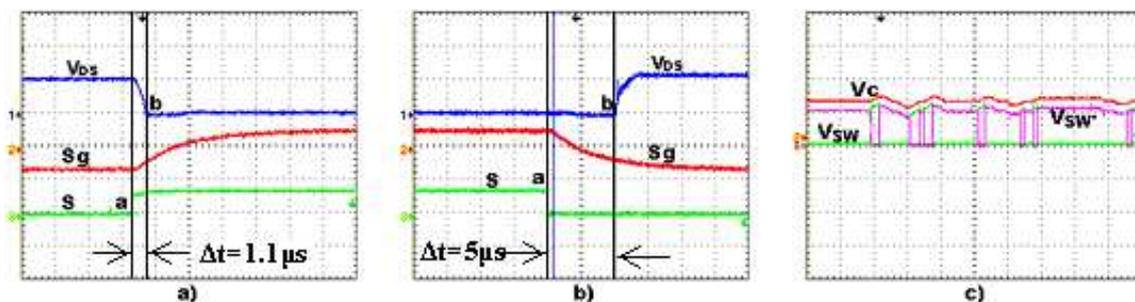


Figura 5.32: Análisis de señales de control y tensión en interruptor. a) En la señal de subida, b) En la señal de bajada, c) Error en V_{Sw} y $V_{Sw'}$ debido a la evolución de la tensión del condensador. Escala efectiva: a), b) V_{DS} 10V/div, S_g 2.5V/div, S 5V/div; c) V_C , V_{Sw} y $V_{Sw'}$ 5 V/div. Escala de tiempo a), b) 2.50 us/div, c) 250 us/div.

Además, existen también otros factores que influyen en el comportamiento y desempeño del inversor; los cuales pueden ser aspectos de diseño, temperatura, dispositivos, entre otros [20], lo cual resulta en variaciones de los resultados obtenidos.

5.6 Conclusiones preliminares

En este capítulo se presentaron los resultados experimentales del MLFCI en tres de sus modalidades según el número de brazos. Se mostraron resultados en la modalidad de troceador (un solo brazo), inversor monofásico (dos brazos) e inversor trifásico (tres brazos), del cual se hace una documentación más amplia debido a la importancia de su aplicación en este trabajo.

Se presentaron resultados de las variables que muestran el balance de balance de tensión en condensadores flotantes, el rizo de tensión en los condensadores, las formas de onda de la tensión y de la corriente de salida, las señales de control, las tensiones en interruptores y el equilibrio en el uso de los mismos. Según los resultados obtenidos en las tres configuraciones del convertidor multinivel se observa lo siguiente:

- En cuanto al balance de tensión en los condensadores flotantes de inversor multinivel se observa que el brazo 1 y 3 presentan el balance adecuado, mientras que brazo 2 presenta las máximas variaciones con respecto a (3.3.1).
- Según la ondulación de tensión en los condensadores flotantes que se observa en las Fig's. 5.21, 5.22 y 5.23 y lo discutido en 5.5 se puede decir que presentan diferencias con respecto a lo definido por (3.3.6), lo cual se discutió y se dieron algunas hipótesis del por que de estas diferencias.
- La tension en los interruptores del inversor presentan variaciones con respecto a la tensión de referencia ($E/4$) debido a lo expresado en el punto anterior, pero se mantienen en rangos seguros para la operación del dispositivo.
- El equilibrio en el uso de los interruptores se determina de manera indirecta al registrar las conmutaciones en las señales de control que llegan a cada uno de ellos en un intervalo de tiempo finito.

- Las formas de onda de salida de tensión y corriente en sus diferentes modalidades, corresponden a las formas de onda demandadas por el modulador. Lo anterior corrobora el adecuado funcionamiento de todo el sistema.

Según los resultados presentados y lo discutido en 5.5 se hacen las siguientes recomendaciones para mejorar el desempeño del inversor.

- Utilizar elementos que presenten las mismas características (o lo mas parecidas posibles) y que sus tolerancias sean más cerradas.
- Incluir en el diseño de los drivers los elementos necesarios para hacer que las velocidades de encendido y apagado de los interruptores presenten el mismo tiempo de conmutación.
- Disminuir el ancho del pulso en el detector de transiciones para tener más puntos de actualización de datos.

Capítulo 6

Conclusiones

En este capítulo se presentan los aspectos mas relevantes de este trabajo de investigación, las aportaciones del mismo, las consideraciones y las recomendaciones para trabajos futuros.

6.1 Introducción

El futuro prometedor de las topologías multinivel en aplicaciones en sistemas eléctricos de potencia y en sistemas industriales, así como el actual interés en la investigación de estas estructuras justifica el presente trabajo.

En el trabajo desarrollado se describieron las características predominantes de las estructuras multinivel de las 3 topologías más importantes, resaltando además las ventajas y desventajas de las mismas con respecto a los convertidores de dos niveles.

Se profundizó en la topología del tipo condensadores flotantes y mediante un análisis de la estructura se plantearon las ecuaciones que describen las características y comportamiento de las variables eléctricas. Además, se presentó la implementación de un inversor trifásico multinivel de tipo condensadores flotantes, donde se validan de manera experimental varios

aspectos relacionados con este tipo de convertidores.

6.2 Conclusiones generales

La implementación del prototipo permitió establecer claramente las diferencias existentes entre los resultados teóricos y los obtenidos en un prototipo real.

Además, se ha adquirido experiencia en el diseño y construcción de este tipo de estructuras, lo cual nos permitirá continuar en el estudio de aplicaciones relacionadas.

El diseño del prototipo permite modificar la estructura para integrar un mayor número de niveles si es requerido. Se creó también la plataforma necesaria para la integración de algoritmos de control, tanto para el control de las variables internas como para la síntesis de la forma de onda de la tensión de salida, los cuales pueden ser modificados como sea requerido, permitiendo nuevas aplicaciones, así como la validación de nuevas técnicas de control.

Adicionalmente, en base al análisis del convertidor se detectaron las deficiencias en la implementación del mismo, permitiendo identificar algunos aspectos que pueden contribuir en mejorar el desempeño del prototipo.

A continuación se describen los puntos de mayor relevancia dentro del presente trabajo.

- ▶ Se presentó el diseño e implementación de un prototipo de laboratorio para un inversor multinivel tipo condensadores flotantes de 5 niveles.
- ▶ Se validó una estrategia para el control interno del convertidor (tensiones de los condensadores flotantes) basado en redundancia de estados, la cual selecciona el mejor estado de

conmutación para asegurar el nivel de tensión demandado mientras mantiene la estabilidad de las tensiones.

- ▶ El prototipo permite la validación experimental de investigaciones relacionadas con este tipo de convertidores, ya que cuenta con las partes necesarias para el monitoreo y control de las variables de la estructura, por lo que se pueden probar estrategias de control, métodos de modulación, esquemas de estimación, entre otros. Además, dada la configuración modular del prototipo se puede fácilmente expandir el número de niveles o hacer pruebas en configuración de inversores en sus versiones monofásicas o trifásicas.
- ▶ El prototipo se implementó en varios módulos, los cuales son necesarios para el funcionamiento de la estructura. Estos comprenden:
 - * Diseño e implementación de la etapa de potencia, la cual se realizó en forma de celdas elementales que permiten el crecimiento de la estructura.
 - * Acondicionamiento de las señales de control de interruptores mediante la introducción de un retardo entre las señales de control complementarias, para garantizar el correcto funcionamiento de la estructura.
 - * Diseño e implementación del módulo para el control interno basado en la redundancia de estados. Este se implementó mediante una tabla de búsqueda.
 - * Diseño e implementación de transductores de tensión y corriente para el monitoreo de la tensión en condensadores flotantes y para el monitoreo de la corriente de salida.
 - * Implementación de la estrategia de modulación PWM vectorial trifásica para la síntesis de la forma de onda de tensión de salida mediante un DSP.
- ▶ Se realizaron las pruebas correspondientes y se obtuvieron resultados experimentales, los cuales se evaluaron y se compararon con los resultados teóricos. De dicho análisis se pudieron establecer algunos aspectos susceptibles de mejora.

6.3 Aportaciones

Las principales aportaciones de este trabajo son las siguientes:

- ✱ Se implementa el prototipo de laboratorio del inversor trifásico multinivel tipo condensadores flotantes.
- ✱ Se valida experimentalmente una estrategia para el control interno del inversor basada en la redundancia de estados, la cual selecciona el mejor estado de conmutación para asegurar el nivel de tensión demandado mientras mantiene la estabilidad de las tensiones de los condensadores flotantes.
- ✱ El prototipo permite la validación experimental de investigaciones relacionadas con este tipo de convertidores, ya que cuenta con las partes necesarias para el monitoreo y control de las variables de la estructura, por lo que se pueden probar estrategias de control, métodos de modulación y esquemas de estimación, entre otros.

6.4 Recomendaciones para trabajos futuros

Para trabajos futuros se hacen las siguientes sugerencias:

- Realizar el análisis correspondiente para controlar independientemente las velocidades de apertura y cierre de los interruptores de potencia.
- Hacer uso de elementos y dispositivos con las mínimas tolerancias posibles, para reducir el error generado en las variables de la estructura.
- Llevar f_c a frecuencias mayores para reducir el tiempo de actualización de datos y disminuir el rizo de tensión en condensadores.

- Disminuir el ancho del detector de transiciones para detectar anchos de pulso menores en la frecuencia de sincronismo (f_s).
- Hacer uso de un DSP para obtener las señales de referencia de los condensadores flotantes, obtener el sentido de la corriente y generar las señales de modulación para la síntesis de la forma de onda de la tensión de salida.
- Realizar el estudio correspondiente para determinar los índices de calidad y desempeño del inversor, así como las capacidades del mismo.
- Explorar nuevas aplicaciones de dicho convertidor.

Bibliografía

- [1] F.Z. PENG J-S. LAI. Multilevel converters - a new breed of power converters. *IEEE Transactions on Industry Applications*, 32(3):509–517, May/June 1996.
- [2] J-S. Lai J. Rodriguez and F.Z. Peng. Multilevel inverters: A survey of topologies, controls, and applications. *IEEE Transactions on Industrial Electronics*, 49(4):724–738, August 2002.
- [3] P.M. Bhagwat and V.R. Stefanovic. Generalized structure of a multilevel pwm inverter. *IEE Trans. Ind. Appl*, 1A-19, 1983.
- [4] I. Takahashi A. Nabae and H. Akagi. A new neutral-point clamped pwm inverter. *IEE Trans. Ind. Appl*, 17, 1981.
- [5] T. A. Meynard and Foch. Multi-level conversion: High voltage choppers and voltage-source inverters. *IEEE Power Electron. Spec. Conf*, 17, 1992.
- [6] J.W. McKeever F.Z. Peng, J.S. Lai. A multilevel voltage-source inverter with separate sources for static var generation. *IEEE Power Electron. Spec. Conf*, 32(4):1130–1138, Sep./Oct 1996.
- [7] Muhammad H. Rashid. *Electrónica de Potencia, circuitos, dispositivos y aplicaciones*. Pearson, 2004.
- [8] Ned Mohan. *Power Electronics: converters, applications , and design*. John Willey and sons, 1995.
- [9] B.P. McGrath and D.G. Holmes. Multicarrier pwm strategies for multilevel inverters. *IEEE Trans. Industrial Electronics*, 49(4):858–867, August 2002.
- [10] M. F. Escalante. A general space vector modulation strategy for n-level three-phase inverters. *ISIE*, 2006.
- [11] Ana-Maria Llor Francois Defay. A predictive control with flying capacitor balancing of a multicell active power filter. *IEEE Trans. Ind. Electron.*, 55(9):3212–3220, Sep. 2008.

- [12] J. G. Cho N. S. Choi and Gyu. H. Cho. A general circuit topology of multilevel inverte. *IEEE Power Electronics Specialists Conference*, 1, 1991.
- [13] L. M. Tolbert and F. Z. Peng. Multilevel converters for large electric drives. *IEEE Transactions on Industry Applications*, 35, 1991.
- [14] IEEE Geoff Walter, Member and IEEE Gerard Ledwich, Señor Member. Bandwidth considerations for multilevel converters. *IEEE Transactions on Power Electronics*, 14(1), Enero 1999.
- [15] Roberto Salinas Navarro. Inversor multinivel de tipo NPC: Control de la tensión de los condensadores combinado con una modulación tipo vectorial de la tensión de salida. Master's thesis, DIE FIME UANL, En revisión.
- [16] R.H. Wilkinson and T.A. Meynard H. du T. Mouton. Natural balance of multicell converters the general case. *IEEE Transactions on Power Electronics*, 35, 2006.
- [17] A.Shukla A. Ghosh, A. Joshi. Improved multilevel hysteresis current regulation and capacitor voltage balancing schemes for flying capacitor multilevel inverter. *IEEE Transactions on Power Electronics*, 23(2):36–44, Mar. 2008.
- [18] M. Escalante J. C. Vannier and A. Arzande. Flying capacitor multilevel inverters and dtc motor drive applications. *IEEE Trans. Ind. Electron.*, 49(4):809–815, Aug. 2002.
- [19] Fernando Salinas Salinas. Estrategia de control de la tensión de los condensadores de un inversor multinivel del tipo condensadores flotantes en aplicaciones de compensación de redes eléctricas. Master's thesis, DIE FIME UANL, 2008.
- [20] Richard Valentine. *Motor Control Electronics Handbook*. Mcgraw Hill, 1998.
- [21] P. Steimer M.D. Manjrekar and T.A. Lipo. Hybrid multilevel conversion system: A competitive solution for high power applications. *IEEE Trans Ind. Applicat*, 36:834–841, May/Jun 2000.
- [22] B. S. Suh C. H. Choi D. W. Kang, Y. H. Lee and D. S. Hyun. An improved carrier-based svpwm method using leg voltage redundancies for generalized cascaded multilevel inverter topology. *IEEE Transactions on Power Electronics*, 18(1):180–187, Jan 2003.
- [23] Manjrekar M. D. Lipo T. A BumSeok Suh, Sinha G. Multilevel power conversion -an overview of topologies and modulation strategies-. *Proceedings of the 6th International Conference*, 2, 1988.
- [24] H. Foch T. A. Meynard. Multi-n level conversion: High voltaje choppers and voltaje source inverters. *IEEE Power Electronics Specialists Conference*, 1, 1992.

Apéndice A

Método de modulación multinivel basado en vectores espaciales

A.1 Introducción

En este apartado se describe la técnica de modulación para el convertidor multinivel denominada "modulación de espacio vectorial (SVM)" que consiste en presentar el estado de cada interruptor en un marco de referencia complejo (α - β), el vector de referencia es obtenido en un período de conmutación, por una combinación lineal de esos vectores.

A.2 Modulación PWM vectorial

En las técnicas de modulación con vectores espaciales (SVM) cada estado de conmutación del inversor multinivel se representa como un punto en el plano complejo (α - β). En la Fig. A.1 se muestran los vectores disponibles en un inversor de 5 niveles.

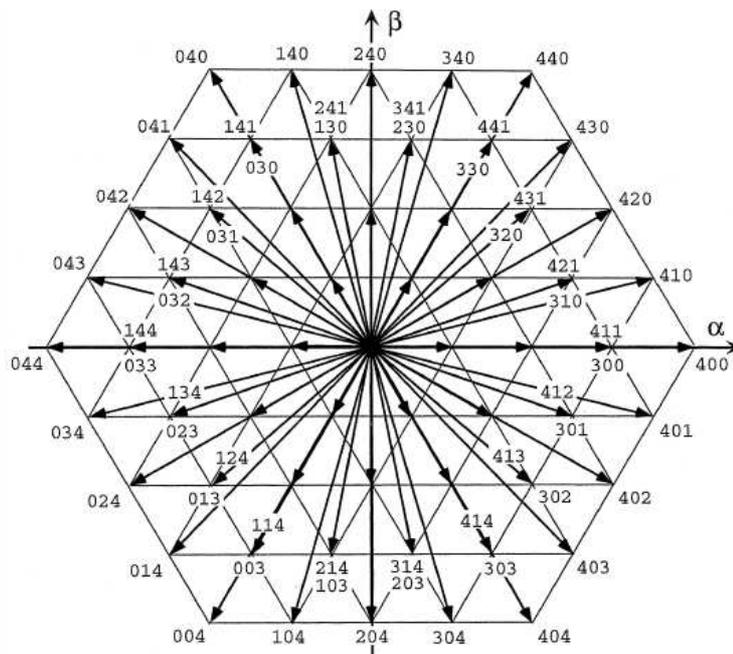


Figura A.1: Vectores espaciales para un inversor de 5 niveles. La numeración indica los niveles en cada una de las fases (abc).

Es importante notar que los vectores internos tienen estados redundantes, esto significa que la síntesis de algunos vectores de referencia puede ser obtenida por más de un estado del convertidor.

En el proceso de modulación, un fasor de referencia girando en el plano (α - β) es muestreado en cada período de conmutación, y los tres estados del inversor más cercanos a este son modulados para sintetizarlo en el sentido de valores promedio. Esto controla directamente las tensiones de línea del inversor, y de manera implícita son desarrolladas las tensiones de fase. En la Fig. A.2 se ilustra esta idea.

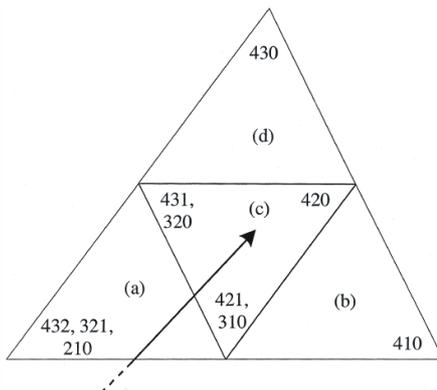


Figura A.2: Fasor de referencia.

En el caso ilustrado en la Fig. A.2, el vector de referencia deberá de ser sintetizado en el sentido de valores promedio a partir de los vectores que están sobre los vértices del triángulo (c). En la figura se observa la existencia de estados redundantes.

Este proceso es complicado dado el número elevado de estados disponibles y su complejidad se incrementa al incrementarse el número de niveles disponibles. Algunos métodos se limitan a inversores de 3 niveles [1] [3] y otros proponen estrategias más generales [4] [5] [6].

A.2.1 Síntesis del vector de referencia a partir de los vectores básicos

Un inversor trifásico de n -niveles puede proporcionar n niveles discretos de tensión por fase, incluyendo cero volts. De esta manera se tiene $(3n-2)$ vectores básicos diferentes incluyendo al vector nulo, siendo el resto una combinación de los mismos.

Por lo anterior, la síntesis de vectores diferentes a los vectores básicos se debe de lograr por una combinación de estos últimos utilizando un proceso de modulación. Este determinará la duración temporal de dichos vectores en un período de conmutación, consiguiendo la síntesis del vector de referencia en el sentido de valores promedio.

Los vectores de referencia estarán siempre localizados sobre los vectores básicos o dentro del área definida por los vectores de al menos 2 de las fases. Así, el espacio vectorial puede dividirse en tres diferentes sectores, delimitados por los vectores básicos. Las fases más cercanas al vector de referencia son llamadas fases adyacentes. A partir de la posición angular del vector de referencia, la fase más cercana en dirección contraria al giro de las manecillas del reloj es llamada fase adyacente 2. Según la posición angular del vector de referencia, será definido el sector en el cual éste se encuentre. Por lo que la asignación de fases adyacentes es una función de esta posición angular. En la tabla A.1, se muestra el rol de cada fase como una función de la posición angular θ , donde θ es la posición angular del vector tensión de referencia, con respecto a la fase a.

Tabla A.1: Rol de cada fase como una función de la posición angular θ .

θ	Fase adyacente 1	Fase adyacente 2	Fase inactiva	Sector
$0 < \theta < (2\pi/3)$	fase a	fase b	fase c	1
$(2\pi/3) < \theta < (4\pi/3)$	fase b	fase c	fase a	2
$(4\pi/3) < \theta < (2\pi)$	fase c	fase a	fase b	3

En la Fig. A.3, se muestran los vectores básicos para cada una de las fases del inversor.

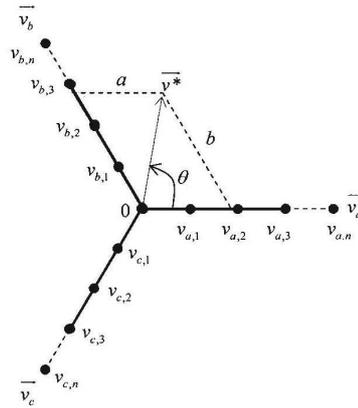


Figura A.3: Vectores básicos en un inversor multinivel de n-niveles.

Los vectores básicos sobre cada una de las fases son vectores discretos denominados como $(v_{a1}, v_{a2}, , v_{an})$ para la fase a, $(v_{b1}, v_{b2}, , v_{bn})$ para la fase b, y $(v_{c1}, v_{c2}, , v_{cn})$ para la fase c. En la Fig. A.3, también se muestra un vector de referencia, \vec{v}^* , que se encuentra entre los vectores de las fases a y b, los cuales llamaremos vectores adyacentes. Cualquier vector de referencia podrá ser sintetizado a partir de los vectores básicos adyacentes a estos. Un vector de referencia entre las fases a y b se puede expresar como:

$$\vec{v}^* = a \vec{v}_a + b \vec{v}_b \quad (\text{A.2.1})$$

donde a y b representan la fracción necesaria del vector espacial v_a y v_b respectivamente, para sintetizar a partir de ellos el vector de referencia. Los componentes a y b pueden encontrarse fácilmente usando funciones trigonométricas. Esto es:

$$a = \frac{2}{\sqrt{3}} \left| \vec{v}^* \right| \sin\left(\frac{2}{2}\pi - \theta\right) \quad (\text{A.2.2})$$

$$b = \frac{2}{\sqrt{3}} \left| \vec{v}^* \right| \sin(\theta) \quad (\text{A.2.3})$$

A.2.2 Proceso de modulación de ancho de pulso

El proceso de modulación (PWM) consiste en aproximar en valores promedio, un valor de referencia original. En este proceso se identifica la parte constante y esta es aplicada durante una fracción de la duración de un periodo de conmutación. Así se obtiene solo una fracción del valor constante, como se aprecia en las ecuaciones (A.2.2-A.2.3). A la parte no cubierta por un valor discreto entero, le será aplicado el principio de modulación PWM, es decir, se aplicará entre el valor discreto encontrado en el punto anterior y el valor discreto inmediato superior.

A.2.3 Parte discreta del vector de referencia

Por la naturaleza discreta del inversor, una parte del vector de referencia se puede aproximar por una parte constante, es decir, por valores discretos de los vectores adyacentes que permanecerán aplicados durante todo el periodo de conmutación. Esto se define como nivel base. El nivel base para cada vector adyacente es fácilmente calculado por:

$$bl_a = int((n - 1) \cdot a) \quad (A.2.4)$$

$$bl_b = int((n - 1) \cdot b) \quad (A.2.5)$$

donde *int*, se refiere a "la parte entera de", bl_a y bl_b son los niveles base para las dos fases adyacentes (en este caso a y b). Estos niveles base asegurarán una parte del vector de referencia. A continuación se presenta el proceso de obtención de la parte no cubierta por los vectores base.

A.2.4 Parte no discreta del vector de referencia

Una vez asegurada la parte discreta del vector de referencia con los niveles base (ecuaciones (A.2.4-A.2.5)) la parte que resta, que es menor a los valores discretos de los vectores básicos, se obtiene de la siguiente manera:

$$a_d = fracc((n - 1) \cdot a) \quad (A.2.6)$$

$$b_d = fracc((n - 1) \cdot b) \quad (A.2.7)$$

Donde *fracc* significa "la parte fraccionaria de", a_d y b_d son las fracciones necesarias del valor discreto de un nivel en los vectores adyacentes.

A.2.5 Modulación PWM de la parte discreta

El proceso de modulación es el mismo que se aplica a un convertidor de dos niveles, dado que la modulación se aplica entre dos niveles consecutivos, esto es:

$$T_a = a_d \cdot T \quad (\text{A.2.8})$$

$$T_b = b_d \cdot T \quad (\text{A.2.9})$$

donde t_a y t_b representan la duración de aplicación del nivel inmediato superior al nivel base, en un periodo de conmutación para los vectores básicos adyacentes al vector de referencia. De esta manera el proceso de modulación PWM se aplicará entre dos niveles adyacentes (nivel base y nivel base + 1).

A.2.6 El patrón de conmutación PWM

Cuando la síntesis de la forma de onda de tensión de salida de un inversor multinivel se realiza por medio de una estrategia de modulación vectorial, cada fase del inversor deberá de proporcionar una secuencia de niveles de tensión adyacentes. Esta idea se muestra en la Fig. A.4, donde se ilustra como es la secuencia de niveles de tensión en cada una de las fases del inversor en un periodo de conmutación, T_{SW} . Los niveles de las fases a y b están cambiando entre niveles adyacentes ($j_1 \leftrightarrow j_1 + 1$) y ($j_2 \leftrightarrow j_2 + 1$) respectivamente, mientras que la fase "c" permanece inactiva en el nivel 0.

La estrategia de modulación se completa con un patrón de conmutación. El patrón de conmutación se aplicará para llevar a cabo el proceso explicado anteriormente: mantener los niveles base durante todo el periodo de conmutación y aplicar el proceso de modulación entre el nivel base y el nivel adyacente superior.

Para la selección del patrón de modulación es importante evitar conmutaciones simultáneas y minimizarlas. En la Fig. A.4 se muestra el patrón propuesto. Este presenta un mínimo de conmutaciones por periodo y ninguna de manera simultanea.

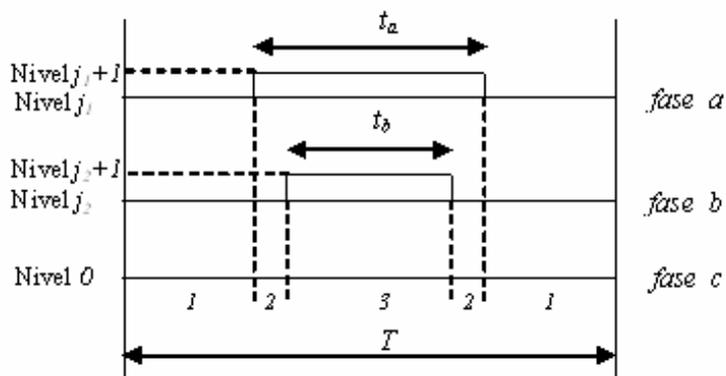


Figura A.4: Patrón de conmutación PWM.

Este patrón se adaptará de acuerdo a la posición angular del vector de referencia. Así una de las fases permanecerá apagada de acuerdo a:

$$\begin{aligned}
 0 < \theta < \left[\frac{2\pi}{3} \right] &\rightarrow \text{fase c} = \text{off} \\
 \left[\frac{2\pi}{3} \right] < \theta < \left[\frac{4\pi}{3} \right] &\rightarrow \text{fase a} = \text{off} \\
 \left[\frac{4\pi}{3} \right] < \theta < [2\pi] &\rightarrow \text{fase b} = \text{off}
 \end{aligned}$$

donde θ es la posición angular del vector de referencia, tal como se muestra en la Fig. A.1.

A.2.7 El proceso y los estados de conmutación

El proceso de conmutación se refiere a como los diferentes estados del inversor se irán sucediendo durante un periodo de conmutación. Ya se estableció anteriormente que los niveles base permanecerán durante todo el periodo de conmutación y que el proceso de modulación se aplicará entre dos vectores adyacentes. En la Fig. A.5 se muestra el proceso de conmutación para sintetizar un vector de referencia.

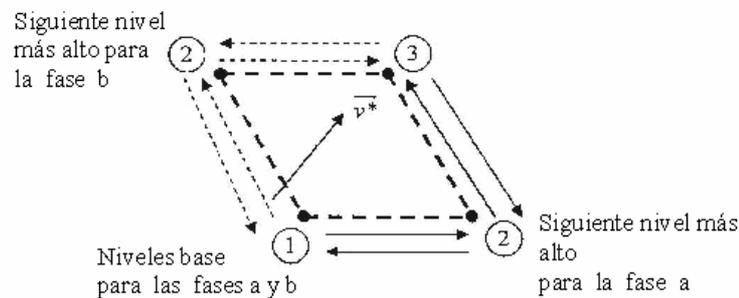


Figura A.5: Proceso y estados de conmutación.

El proceso de conmutación iniciará en el vector dado por los niveles base (punto 1). Luego, de acuerdo con los tiempos de encendido de cada fase, ecuaciones A.2.8-A.2.9, el nivel de cada fase conmutará al estado del nivel inmediato superior (puntos 2 y 3). El proceso se repetirá en sentido inverso para regresar de nuevo al punto 1. Las líneas sólidas indican la trayectoria cuando el tiempo de encendido de la fase "a" es mayor que el de la fase b. Cuando la duración del encendido de la fase b es mayor que el de la fase "a", entonces se seguirá la trayectoria indicada en líneas punteadas. Esto se hace de manera natural sin necesidad de ningún cálculo.

El proceso de conmutación presentado, asegura que la síntesis del vector de referencia se lleve a cabo usando de manera natural los tres vectores adyacentes a este, pero sin necesidad de buscar de manera directa estos tres vectores.

Apéndice B

Diagramas y circuitos PCB de los bloques del convertidor multinivel

En este apéndice se presentan algunas consideraciones de diseño, diagramas esquemáticos y PCB de cada una de las etapas y bloques que integran el prototipo del inversor multinivel.

B.1 Introducción

En la implementación del prototipo intervienen diversas etapas, las cuales requieren de herramientas computacionales para su realización. En este trabajo se hizo uso del software de diseño Altium 6.0 para el diseño esquemático y ruteo, las cuales se muestran a continuación.

B.2 Diagramas esquemáticos

En las siguientes imágenes se muestran los diseños utilizados para la implementación de cada uno de los bloques que conforman el prototipo del convertidor multinivel tipo condensadores flotantes.

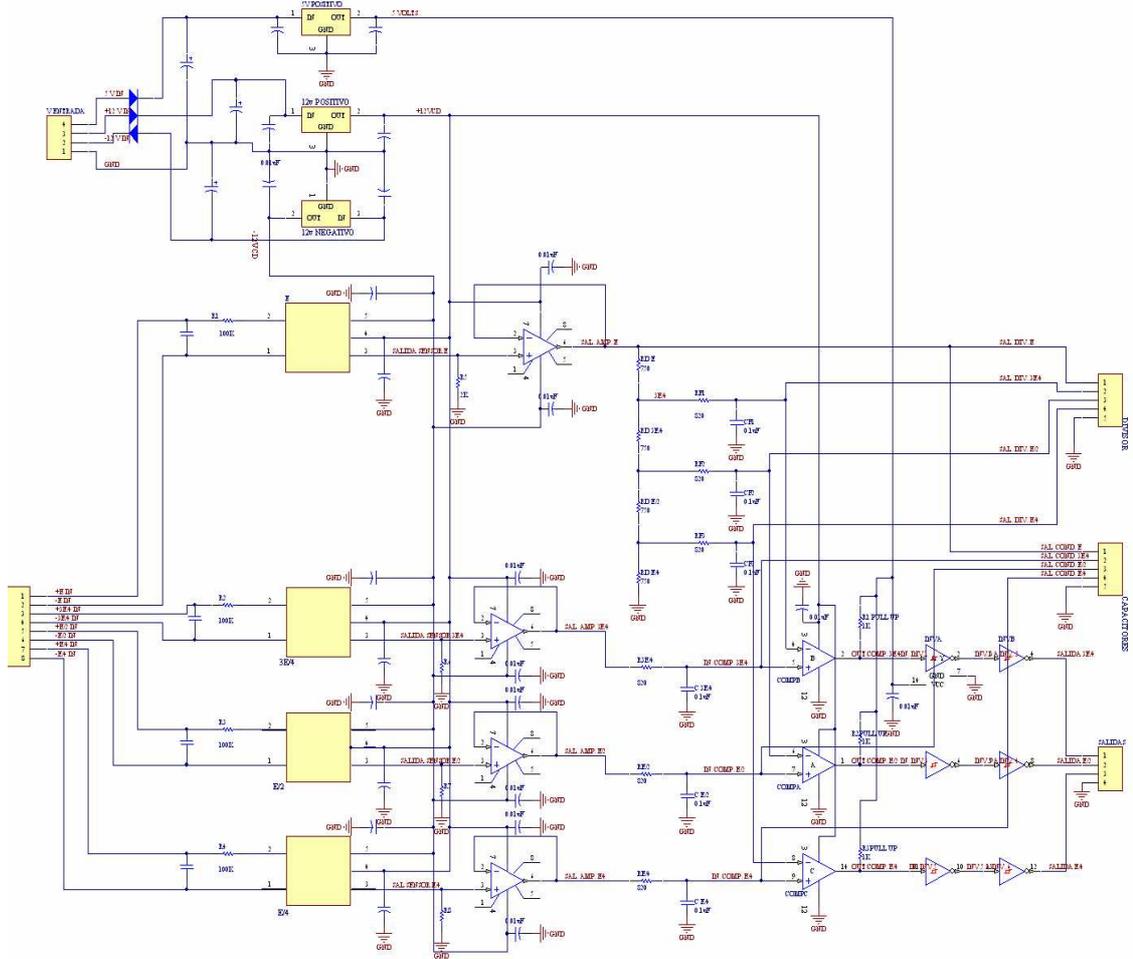


Figura B.1: Diagrama esquemático del módulo de transductores de tensión.

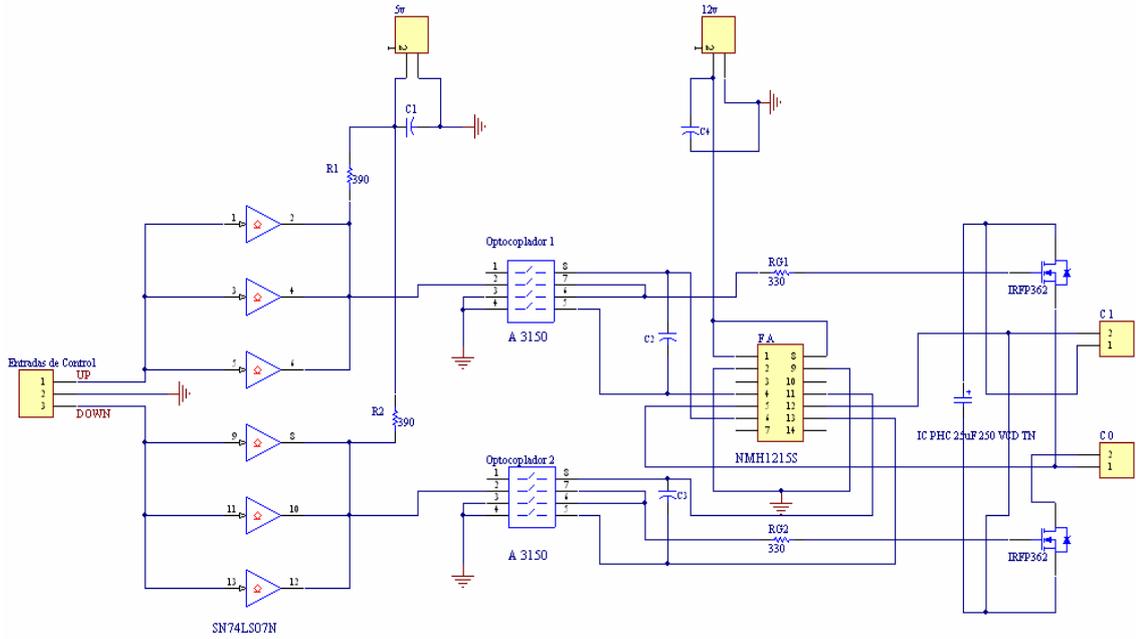


Figura B.2: Diagrama esquemático de las celdas de conmutación.

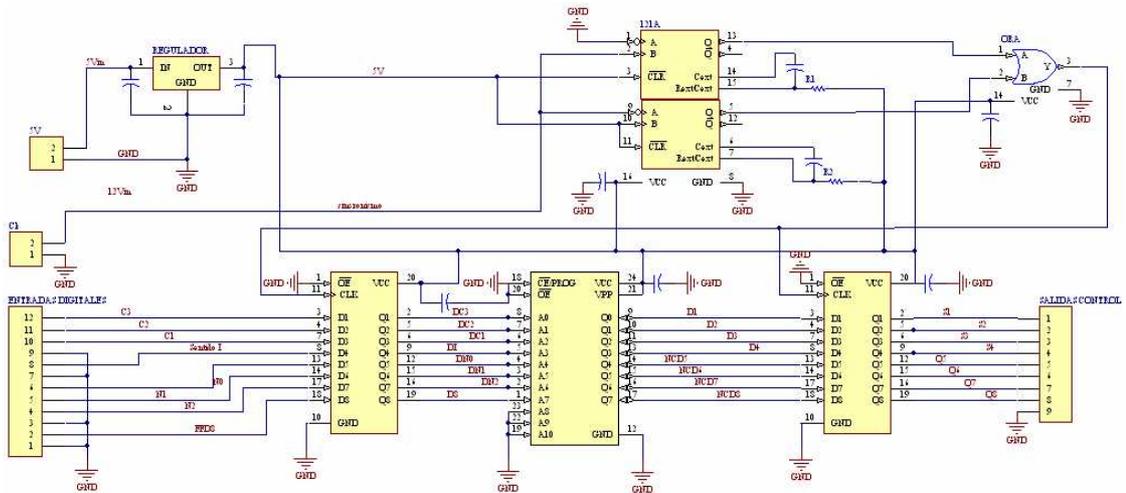


Figura B.3: Diagrama esquemático del módulo para la implementación de la estrategia de control.

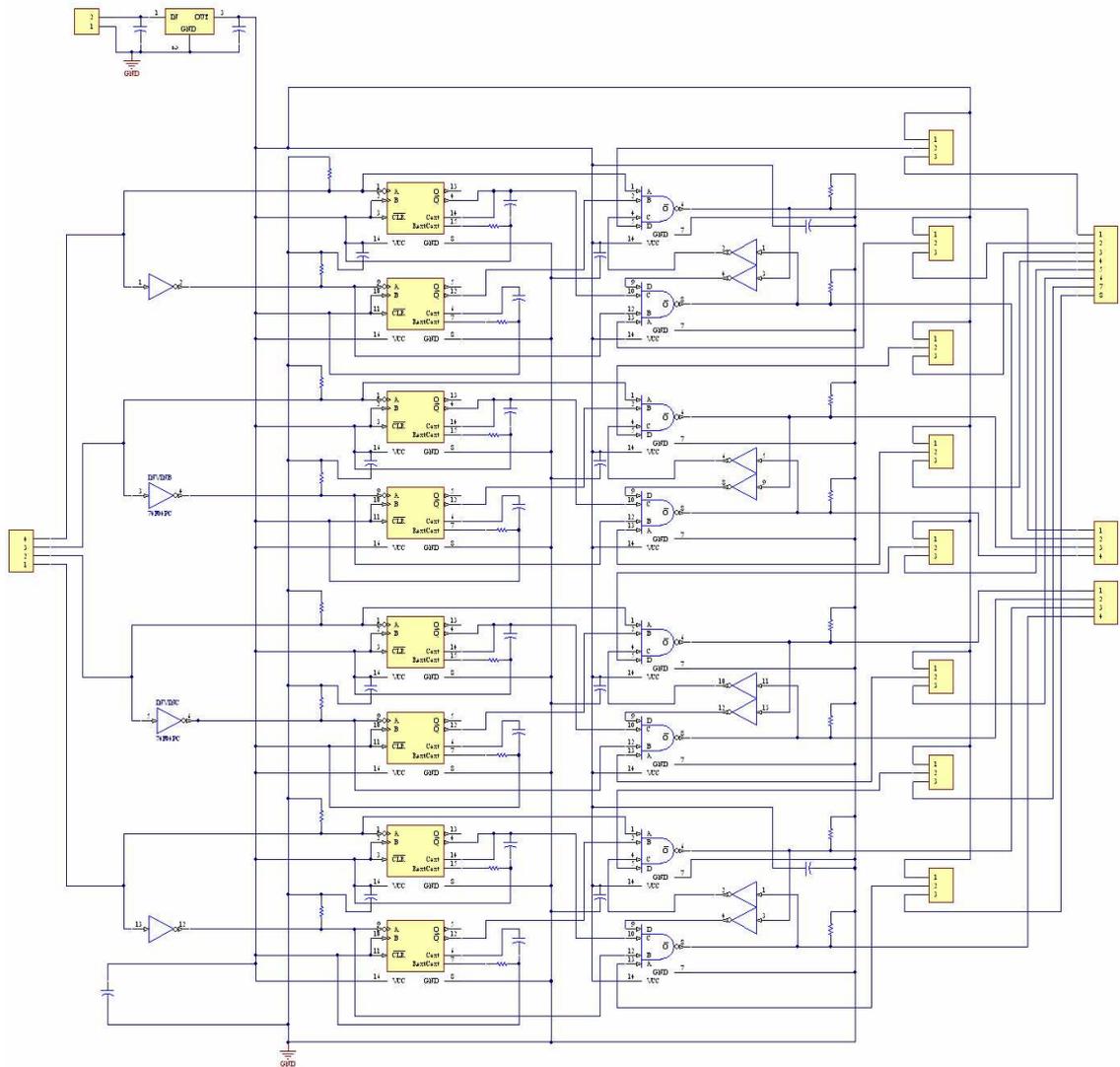


Figura B.4: Diagrama esquemático para la introducción de tiempos muertos.

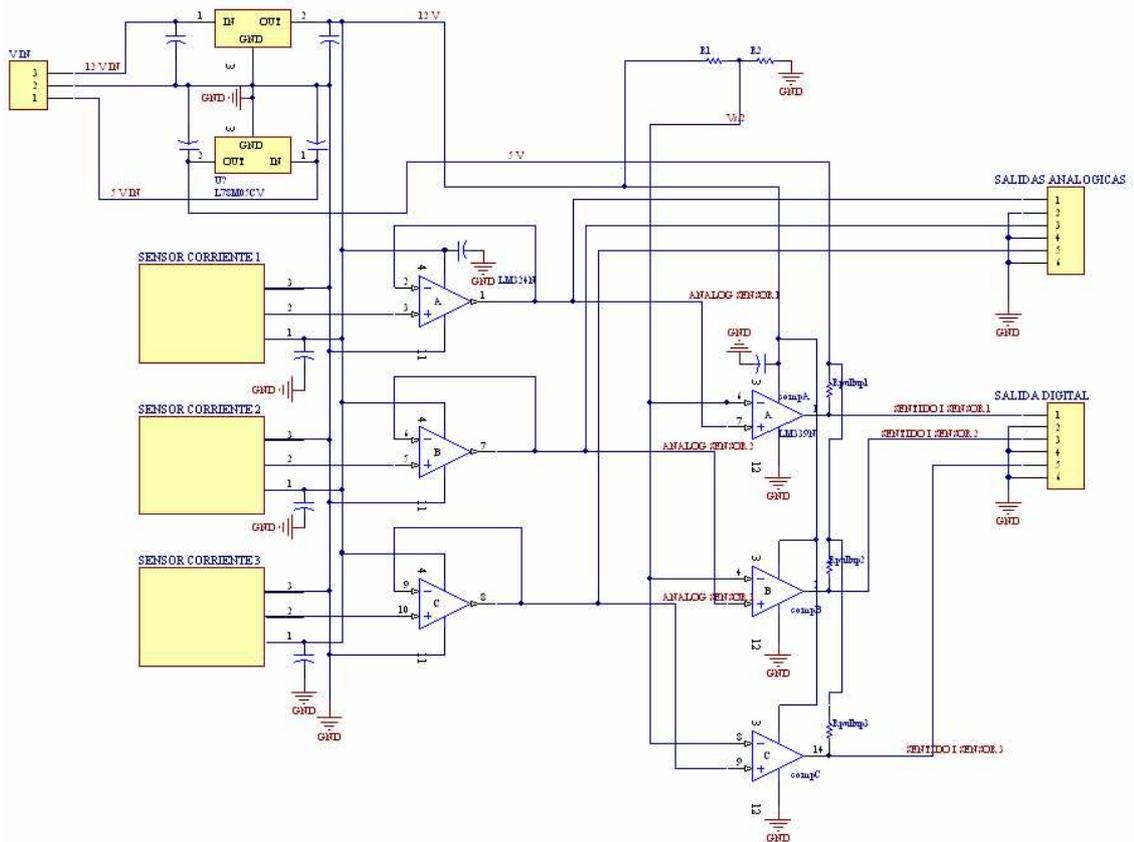


Figura B.5: Diagrama esquemático de transductores de corriente.

B.3 Diagramas PCB

La mayoría de los diseños son de un alto contenido de elementos y conexiones por lo que los diagramas PCB presentan doble capa, haciéndolos más complejos.

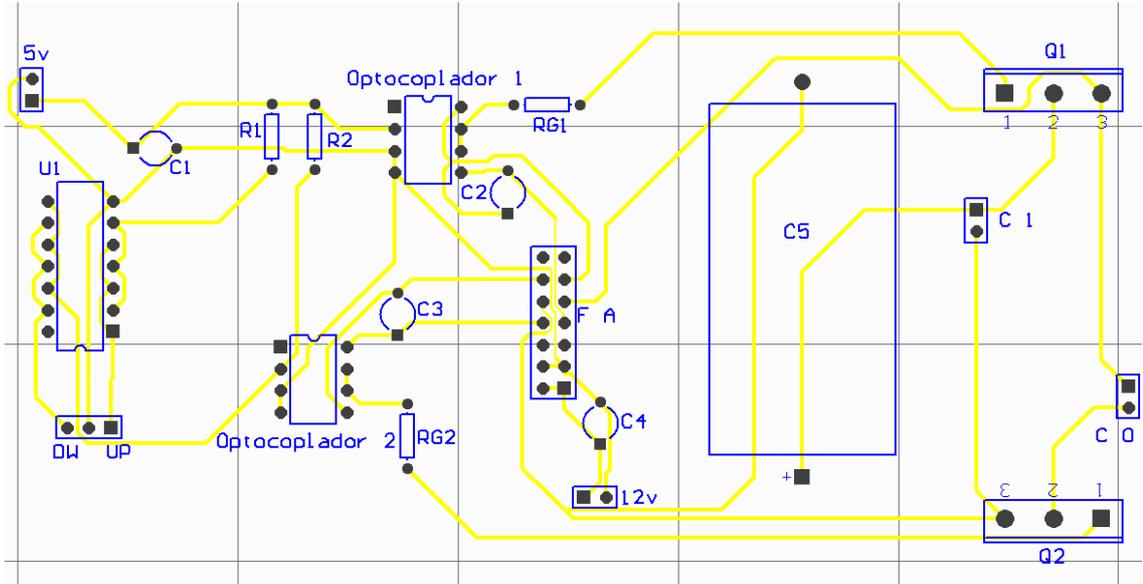


Figura B.6: Diagrama PCB de celdas de conmutación.

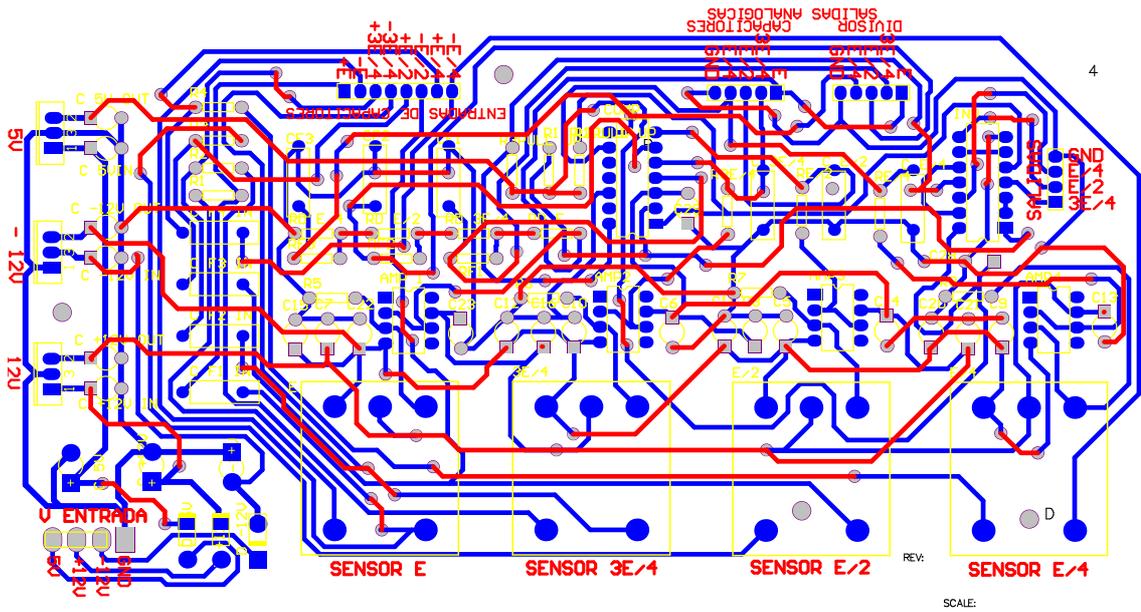


Figura B.7: Diagrama PCB del módulo de transductores de tensión.

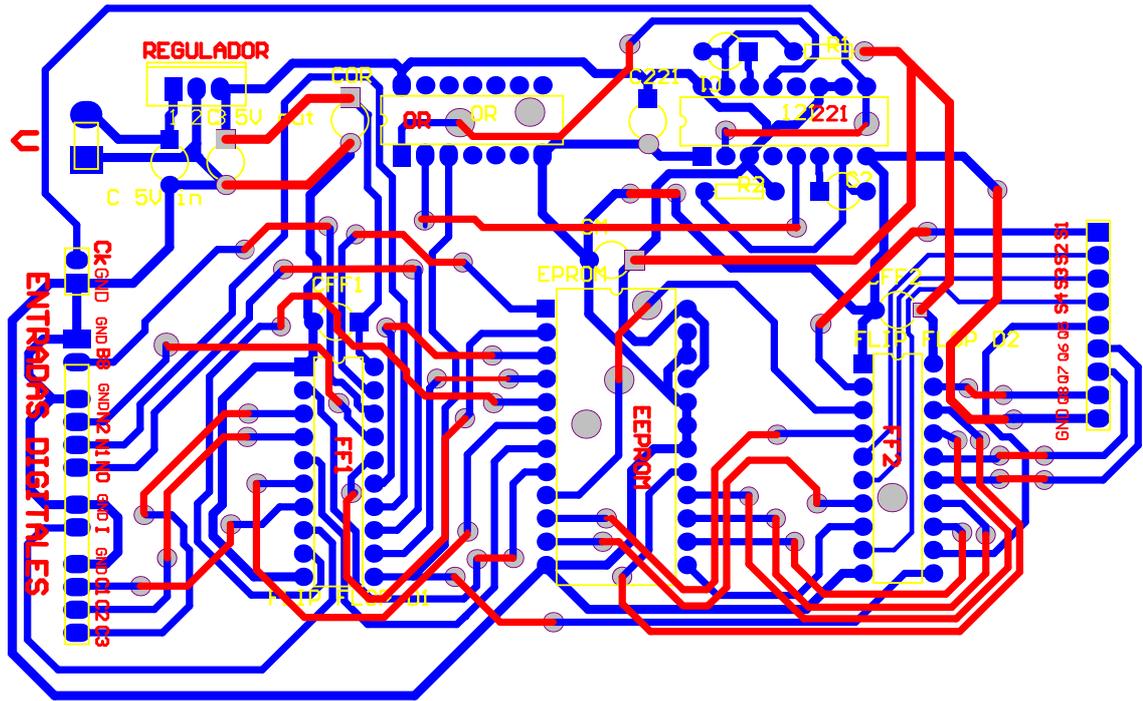


Figura B.8: Diagrama PCB del módulo para la implementación de la estrategia de control.

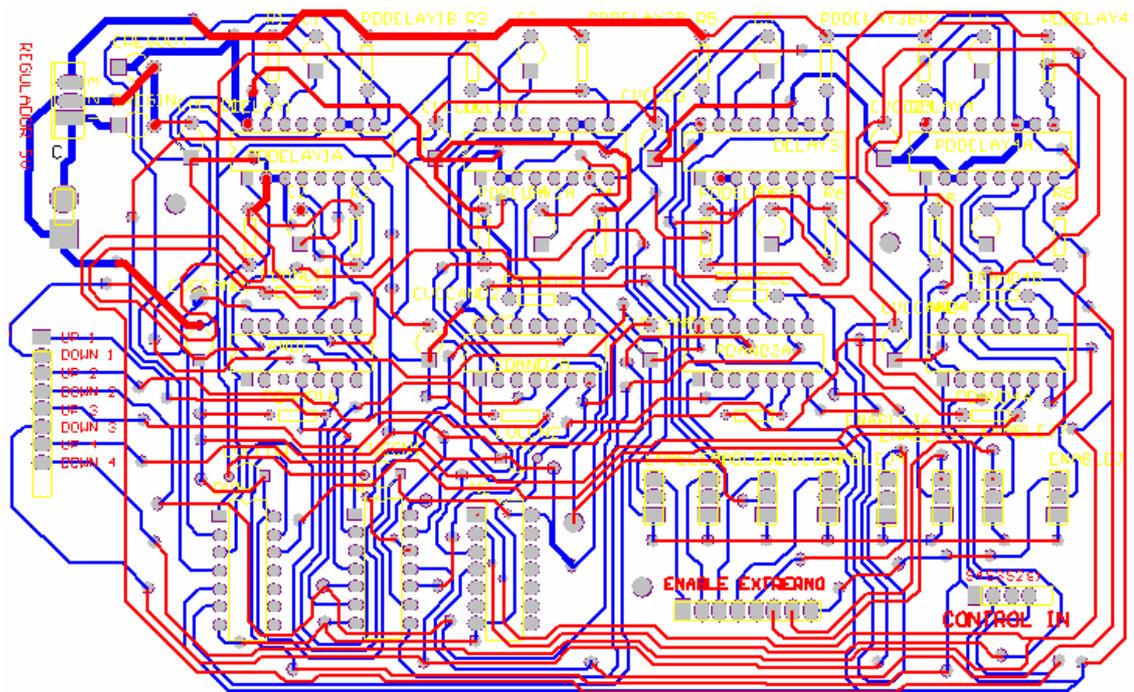


Figura B.9: Diagrama PCB para la introducción de tiempos muertos.

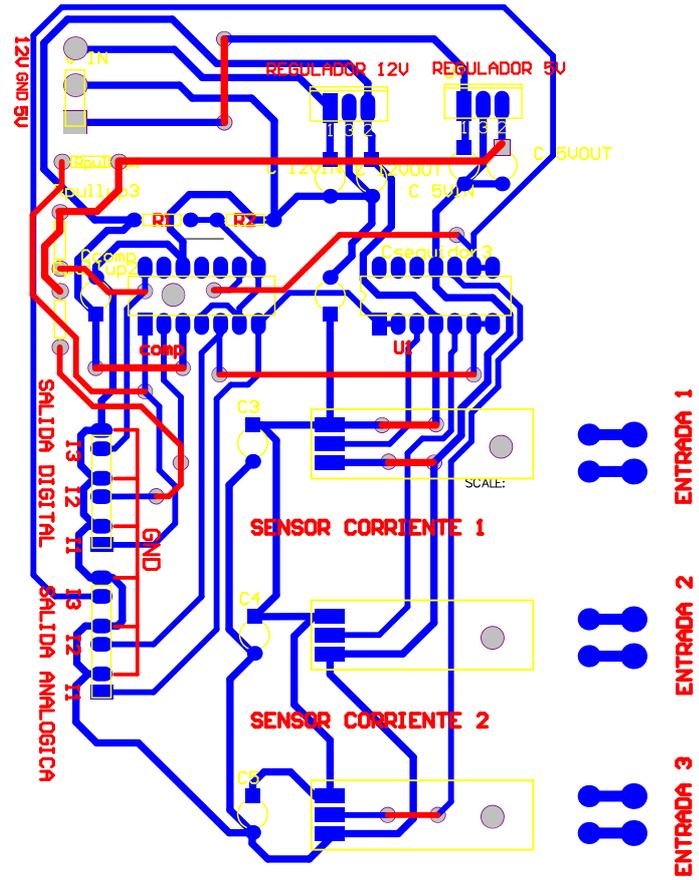


Figura B.10: Diagrama PCB de transductores de corriente.

Apéndice C

Componentes

C.1 Introducción

En esta sección se muestran los enlaces para cada uno de los componentes utilizados en el prototipo del inversor multinivel tipo condensadores flotantes.

C.2 Links

Debido a la gran cantidad de elementos que integran el prototipo desarrollado en el presente trabajo se ha preferido mostrar los enlaces para obtener las especificaciones directamente de la página de los fabricantes. Los enlaces están agrupados por módulos.

C.2.1 Celda de potencia y drivers

- MOSFET

<http://pdf1.alldatasheet.com/datasheet-pdf/view/67543/INTERSIL/IRFP360.html>

- Condensador
<http://www.illinoiscapacitor.com/search/main/pdf2/Series/PHC.pdf>
- Opto-aislador
<http://pdf1.alldatasheet.com/datasheet-pdf/view/64630/HP/HCPL-3150.html>
- Buffer
<http://pdf1.alldatasheet.com/datasheet-pdf/view/27355/TI/SN7407N.html>
- Fuentes Aisladas
http://www.cd4power.com/data/power/ncl/kdc_nmh.pdf
- Regulador de tensión 5V
<http://www.datasheetcatalog.org/datasheet/stmicroelectronics/2147.pdf>

C.2.2 Módulo para la implementación de la estrategia de control basada en redundancia de estados

- Compuerta OR SN74LS32N
<http://www.datasheetcatalog.org/datasheet2/9/0oayc6o17x581o31pa7qp93w8ypy.pdf>
- Regulador de tensión 5V
<http://www.datasheetcatalog.org/datasheet/stmicroelectronics/2147.pdf>
- Multivibrador Monoestable SN74LS221N
<http://www.datasheetcatalog.org/datasheet2/b/0fo6phat0z0ujrf5pxfagjwqyj7y.pdf>

- Latch tipo D

<http://www.datasheetcatalog.org/datasheet2/e/019kyk8lix9d2a5dahge4tl3spy.pdf>

- EPROM 61K

<http://www.datasheetcatalog.org/datasheet/nte/NTE2716.pdf>

C.2.3 Módulo de transductores de corriente

- Regulador de tensión 12V

<http://www.datasheetcatalog.org/datasheet/stmicroelectronics/2147.pdf>

- Regulador de tensión 5V

<http://www.datasheetcatalog.org/datasheet/stmicroelectronics/2147.pdf>

- Comparador de voltaje cuádruple

<http://www.datasheetcatalog.org/datasheet/stmicroelectronics/2159.pdf>

- Amplificador Operacional cuádruple

<http://www.datasheetcatalog.org/datasheet/stmicroelectronics/2156.pdf>

- Sensores de corriente

[http://www.amploc.com/PRO\\$\%\\$20Series.pdf](http://www.amploc.com/PRO$\%$20Series.pdf)

C.2.4 Módulo para la generación de tiempos muertos

- Inversor

<http://www.datasheetcatalog.org/datasheet2/2/05wgrsi4dj138cir491fr5yphp7y.pdf>

- AND cuádruple
<http://www.datasheetcatalog.org/datasheet/HitachiSemiconductor/mXuqtvvr.pdf>
- Multivibrador Monoestable SN74LS221N
<http://www.datasheetcatalog.org/datasheet2/b/0fo6phat0z0ujrf5pxfagjwqyj7y.pdf>
- Regulador de tensión 5V
<http://www.datasheetcatalog.org/datasheet/stmicroelectronics/2147.pdf>

C.2.5 Módulo de transductores de tensión

- Regulador de tensión 5V
<http://www.datasheetcatalog.org/datasheet/stmicroelectronics/2147.pdf>
- Regulador de tensión 12V
<http://www.datasheetcatalog.org/datasheet/stmicroelectronics/2147.pdf>
- Regulador de tensión de -12V
<http://www.datasheetcatalog.org/datasheet/stmicroelectronics/2149.pdf>
- OP-AMP de propósito general
<http://www.datasheetcatalog.org/datasheet2/b/0dj0s6lpopzzuc0tji1z0qldzafy.pdf>
- Comparador de voltaje cuádruple
<http://www.datasheetcatalog.org/datasheet/stmicroelectronics/2159.pdf>
- Inversor Schmitt Trigger
<http://www.datasheetcatalog.org/datasheet/HitachiSemiconductor>

/mXyzsrtv.pdf

- Sensor de Tensión

[http://www.amploc.com/cs100-p\\$\\%\\$20copy.pdf](http://www.amploc.com/cs100-p$\\%$20copy.pdf)

- Condensadores de supresión

<http://www.vishay.com/docs/26525/f1710gen.pdf>

- Diodo de propósito general

<http://pdf1.alldatasheet.com/datasheet-pdf/view/14618>

</PANJIT/1N4001.html>

Se ha omitido mencionar los elementos resistivos y los condensadores de desacoplo, elementos terminales y de conexiones, entre otros.

Apéndice D

Instrumentos y equipo

D.1 Introducción

En esta sección se muestran las características y los enlaces del equipo e instrumentos de medición utilizados en la implementación del prototipo.

D.2 Instrumentos de medición

En la obtención de los resultados experimentales del prototipo se utilizaron los siguientes equipos:

- Osciloscopio Tektronix de 4 canales

http://www2.tek.com/cmsreplive/psrep/13295/3GW_19558_0_2008.06.30.11.07.42_13295_EN.pdf

- Multímetro digital FLUKE 87 III TRUE RMS

http://www.fluke.nl/comx/show_product.aspx?locale=mxes&pid=3617

D.3 Equipo

El equipo utilizado para la tension de entrada de *cd*, las fuentes de alimentación de cada una de las etapas del prototipo y la implementación de la carga se describe a continuación.

Las fuentes de alimentación utilizadas en las etapas que conforman el prototipo son:

- Fuentes de alimentación para los módulos de drivers, sensores de tensión, sensores de corriente y retardos.

- Fuente de alimentación Agilent E3630A triple salida

- <http://cp.literature.agilent.com/litweb/pdf/5968-9727EN.pdf>

- Fuente de alimentación utilizada para las fuentes aisladas de los drivers y en el bus de entrada de *cd*.

- Fuente de alimentación variable BK Precision 1740B

- http://www.bkprecision.com/products/docs/datasheets/174xB_datasheet.pdf

La carga R-L utilizada para la obtención de los resultados experimentales es:

- Carga L-R, Módulo de entrenamiento 2-kW

- ELECTROMECHANICAL TRAINING SYSTEM, MODEL 8013

- <http://www.labvolt.com/downloads/datasheet/dsa8013.pdf>