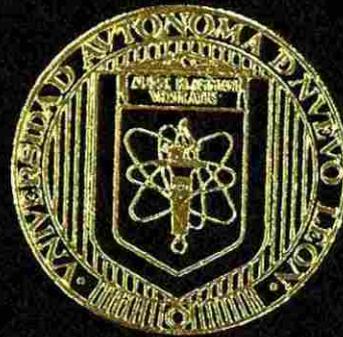


UNIVERSIDAD AUTONOMA DE NUEVO LEON
FACULTAD DE INGENIERIA MECANICA Y ELECTRICA
DIVISION ESTUDIOS DE POST-GRADO



DESARROLLO DE ESTACION DE TRABAJO BASADO EN
MAQUETAS REALES REDIMENSIONADAS PARA EL
APRENDIZAJE DE MICROPROCESADORES

FOR
ING. SAUL MONTES DE OCA LUNA

T E S I S

En opción al Grado de Maestro en Ciencias de la Ingeniería
Eléctrica con especialidad en Electrónica

CD. UNIVERSITARIA

DICIEMBRE 1997

AFRICANA
MONTRES
LUDINA

DESAKROONIO DEE TERABANJO BRASADOO EN
DRESAKROONIO DEE TERABANJO BRASADOO EN
WACOLIBTAS REAATERS RIBONIBENSICONVABDAS PABERAFIT

AFRICANA
MONTRES
LUDINA

DESAKROONIO DEE TERABANJO BRASADOO EN
DRESAKROONIO DEE TERABANJO BRASADOO EN
WACOLIBTAS REAATERS RIBONIBENSICONVABDAS PABERAFIT

TM
Z5853
M2
FIME
1997
M6

97



1020120836



UANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

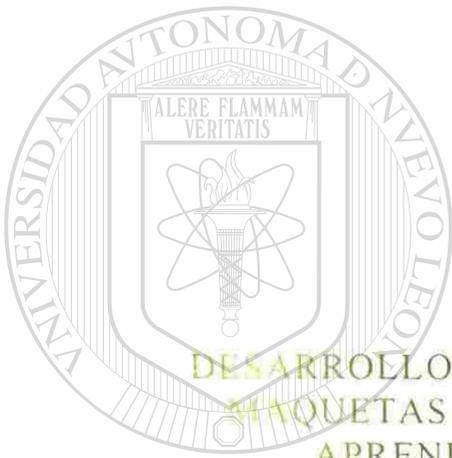


DIRECCIÓN GENERAL DE BIBLIOTECAS

UNIVERSIDAD AUTONOMA DE NUEVO LEON

FACULTAD DE INGENIERIA MECANICA Y ELECTRICA

DIVISION DE ESTUDIOS DE POSTGRADO



DESARROLLO DE ESTACION DE TRABAJO BASADO EN
PLAQUETAS REALES REDIMENSIONADAS PARA EL
APRENDIZAJE DE MICROPROCESADORES

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN
POR

DIRECCIÓN GENERAL DE BIBLIOTECAS

ING. SAUL MONTES DE OCA LUNA



TESIS

EN OPCIÓN AL GRADO DE MAESTRO EN CIENCIAS DE LA
INGENIERIA ELECTRICA CON ESPECIALIDAD EN
ELECTRONICA

CD. UNIVERSITARIA

DICIEMBRE DE 1997

0119-54360

TM
25853
.v2
7 ME
997
v. 2



UANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

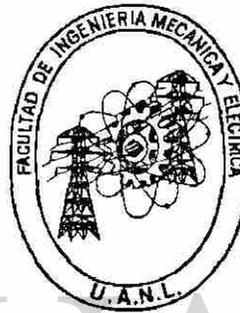
®

DIRECCIÓN GENERAL DE BIBLIOTECAS

UNIVERSIDAD AUTONOMA DE NUEVO LEON

FACULTAD DE INGENIERIA MECANICA Y ELECTRICA

DIVISION DE ESTUDIOS DE POSTGRADO



DESARROLLO DE ESTACION DE TRABAJO BASADO EN
MAQUETAS REALES REDIMENSIONADAS PARA EL
APRENDIZAJE DE MICROPROCESADORES

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

POR

DIRECCIÓN GENERAL DE BIBLIOTECAS

ING. SAUL MONTES DE OCA LUNA

TESIS

EN OPCION AL GRADO DE MAESTRO EN CIENCIAS DE LA
INGENIERIA ELECTRICA CON ESPECIALIDAD EN
ELECTRONICA

CD. UNIVERSITARIA

DICIEMBRE DE 1997

**UNIVERSIDAD AUTONOMA DE NUEVO LEON
FACULTAD DE INGENIERIA MECANICA Y ELECTRICA
DIVISION DE ESTUDIOS DE POST-GRADO**

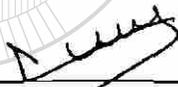
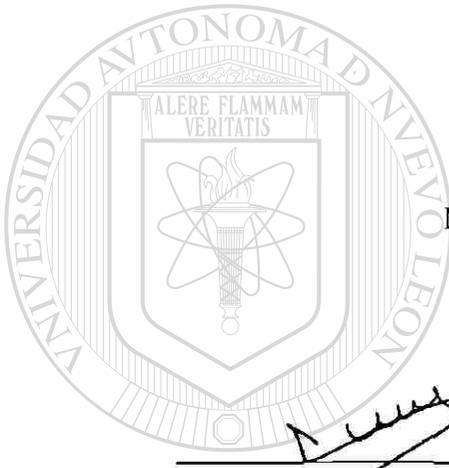
Los miembros del comité de tesis recomendamos que la tesis **Desarrollo de Estación de Trabajo basado en Maquetas Reales Redimensionadas para el aprendizaje de Microprocesadores** realizada por el **Ing. Saúl Montes de Oca Luna** sea aceptada para su defensa como opción al grado de Maestro en Ciencias **de la Ingeniería Eléctrica** con especialidad en **Electrónica**.

El Comité de Tesis



Asesor

M.C. Luis Manuel Camacho Velázquez



Coasesor

M.C. Sergio Martínez Luna



Coasesor

M.C. Roberto Villarreal Garza

DIRECCIÓN GENERAL DE BIBLIOTECAS



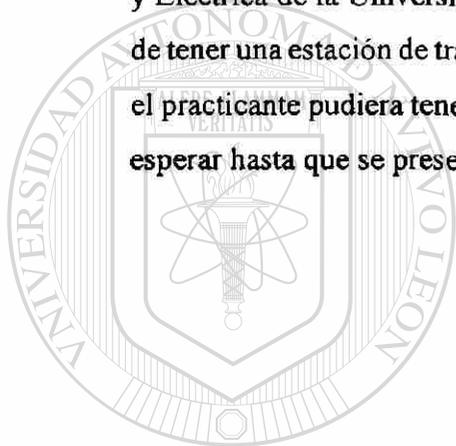
Vo.Bo.

**M. C. Roberto Villarreal Garza
División de Estudios de Postgrado**

San Nicolás de los Garza, N.L. a 5 de Diciembre de 1997.

PROLOGO

Esta tesis fue elaborada en un trabajo conjunto entre el Ing. Saúl Montes de Oca Luna y el Ing. Adrián García Mederez, ambos profesores de la Facultad de Ingeniería Mecánica y Eléctrica de la Universidad Autónoma de Nuevo León, y se desarrolló con el propósito de tener una estación de trabajo con microprocesadores y maquetas redimensionadas donde el practicante pudiera tener acceso a aplicaciones reales sin tener la necesidad de tener que esperar hasta que se presente la oportunidad o necesidad de realizar la aplicación real.



UANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN



DIRECCIÓN GENERAL DE BIBLIOTECAS

TABLA DE CONTENIDO

PROLOGO	i
INDICE	ii
LISTA DE ABREVIATURAS	iv
LISTA DE FIGURAS	v
LISTA DE TABLAS	ix
RESUMEN	x
1. Introducción	1
1.1 Antecedentes	1
1.2 Fundamentos de la metodología propuesta	1
2. Metodología de enseñanza/aprendizaje de microprocesadores usando maquetas reales redimensionadas.	3
3. Equipo propuesto:	5
3.1 Módulo de Microcontrolador	6
3.2 Módulo de Interruptores	10
3.3 Módulo de Lámparas Indicadoras	16
3.4 Módulo de Matriz de 5x7	22
3.5 Módulo de Display-Teclado	30
3.6 Maqueta de Control ON-OFF de Temperatura.	45
3.7 Maqueta de posicionamiento angular mediante un Motor de Pasos	55

3.8 Maqueta de control de velocidad de un Motor de C.D.	65
CONCLUSIONES Y RECOMENDACIONES	72
REFERENCIAS	73
GLOSARIO	75
APENDICE A	77
RESUMEN AUTOBIOGRAFICO	95



UANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS



LISTA DE ABREVIATURAS

EEPROM Memoria Programable de Sólo Lectura Eléctricamente Borrable

LED Diodo Emisor de Luz

PA Puerto A

PB Puerto B

PC Puerto C

PD Puerto D

PE Puerto E

RAM Memoria Volatil de Acceso Aleatorio

E/S Entrada/Salida

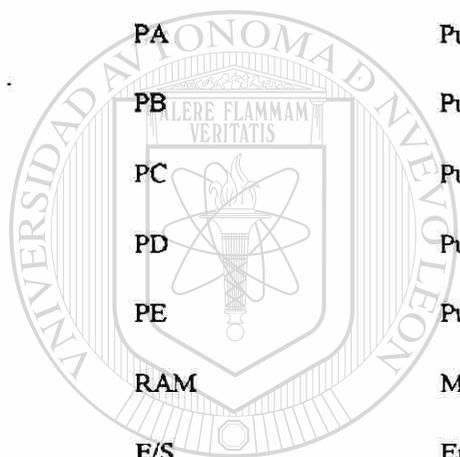
CPU Unidad Central de Proceso

C.D. Corriente Directa

MPU Unidad de Microprocesamiento

MCU Unidad de Microcontrolador

TTL Lógica Transistor-Transistor



UANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS



LISTA DE FIGURAS

FIGURA	DESCRIPCION	PAGINA
3	Estación de Trabajo	6
3.1a	Módulo de microcontrolador	6
3.1b	Diagrama a bloques del módulo de microcontrolador	7
3.1c	Mapa de memoria del módulo de microcontrolador	8
3.1d	Diagrama esquemático del módulo del microcontrolador	9
3.2a	Módulo de interruptores	10
3.2b	Diagrama a bloques de cada interruptor del módulo de interruptores	11
3.2c	Diagrama a bloques para conexión de entradas del módulo de interruptores	12
3.2d	Diagrama de flujo para leer los interruptores del módulo de interruptores	12
3.2e	Diagrama esquemático del módulo de interruptores	13
3.2f	Máscara de componentes del módulo de interruptores	14
3.3a	Módulo de lámparas indicadoras	16
3.3b	Diagrama a bloques de cada una de las salidas del módulo de lámparas indicadoras	17
3.3c	Diagrama a bloques para la conexión de salida del módulo de lámparas indicadoras	17
3.3d	Diagrama de flujo para encender y/o apagar las lámparas del módulo de lámparas indicadoras	18
3.3e	Diagrama esquemático del módulo de lámparas indicadoras	19

LISTA DE FIGURAS (continuación)

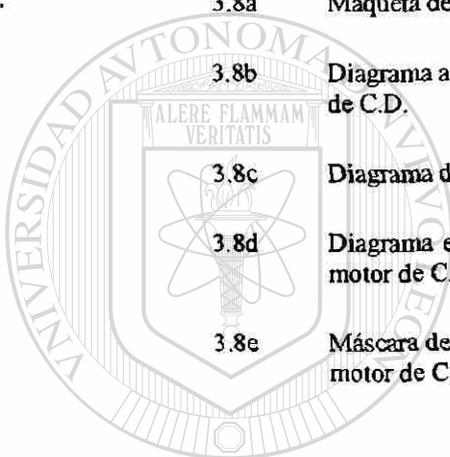
FIGURA	DESCRIPCION	PAGINA
3.3f	Máscara de componentes del módulo de lámparas indicadoras	20
3.4a	Módulo de la matriz de 5x7	22
3.4b	Diagrama a bloques del módulo de la matriz de 5x7	23
3.4c	Diagrama de flujo para desplegar un caracter en la matriz de 5x7	24
3.4d	Diagrama esquemático del módulo de la matriz de 5x7	27
3.4e	Máscara de componentes del módulo de la matriz de 5x7	28
3.5a	Módulo de display-teclado	30
3.5b	Diagrama a bloques del módulo de display-teclado	31
3.5c	Diagrama de bloques de un controlador de display multidígito	33
3.5d	Diagrama de ideas de un programa controlador de un display multidígito	34
3.5e	Diagrama de ideas de un programa encodificador de teclado matricial	35
3.5f	Diagrama de flujo para leer el teclado, parte 1	37
3.5f	Diagrama de flujo para leer el teclado, parte 2	38
3.5f	Diagrama de flujo para leer el teclado, parte 3	39
3.5g	Diagrama esquemático del módulo de display-teclado	42
3.5h	Máscara de componentes del módulo de display-teclado	43
3.6a	Maqueta del control on-off de temperatura	45

LISTA DE FIGURAS (continuación)

FIGURA	DESCRIPCION	PAGINA
3.6b	Diagrama a bloques del módulo de la maqueta del control on-off de temperatura	46
3.6c	Diagrama de flujo para leer el control on-off de temperatura, parte 1	47
3.6c	Diagrama de flujo para leer el control on-off de temperatura, parte 2	48
3.6c	Diagrama de flujo para leer el control on-off de temperatura, parte 3	49
3.6d	Diagrama esquemático del control on-off de temperatura	52
3.6e	Máscara de componentes del control on-off de temperatura	53
3.7a	Maqueta de posicionamiento angular de un motor de pasos	55
3.7b	Diagrama a bloques de la maqueta de posicionamiento angular de un motor de pasos	56
3.7c	Diagrama de ideas del programa para el avance de un paso al motor	57
3.7d	Diagrama de ideas de una subrutina de avance de un paso	57
3.7e	Diagrama de flujo para posicionamiento angular de un motor de pasos, parte 1	58
3.7e	Diagrama de flujo para posicionamiento angular de un motor de pasos, parte 2	59
3.7f	Diagrama esquemático de la maqueta de posicionamiento angular de un motor de pasos	62
3.7g	Máscara de componentes de la maqueta de posicionamiento angular de un motor de pasos	63

LISTA DE FIGURAS (continuación)

FIGURA	DESCRIPCION	PAGINA
3.8a	Maqueta de un control de velocidad de un motor de C.D.	65
3.8b	Diagrama a bloques de la maqueta de un control de velocidad de un motor de C.D.	66
3.8c	Diagrama de flujo para controlar la velocidad de un motor de C.D.	67
3.8d	Diagrama esquemático de la maqueta de un control de velocidad de un motor de C.D.	69
3.8e	Máscara de componentes de la maqueta de un control de velocidad de un motor de C.D.	70



UANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS



LISTA DE TABLAS

TABLA	DESCRIPCION	PAGINA
3.2a	Listado de componentes del módulo de interruptores	15
3.3a	Listado de componentes del módulo de lámparas indicadoras	21
3.4a	Listado de componentes del módulo de la matriz de 5x7	29
3.5a	Asignación de las líneas del módulo de display-teclado	32
3.5b	Listado de componentes del módulo de display-teclado	44
3.6a	Listado de componentes de la maqueta del control on-off de temperatura	54
3.7a	Listado de componentes de la maqueta de posicionamiento angular de un motor de pasos	64
3.8a	Listado de componentes de la maqueta de un control de velocidad de un motor de C.D.	71

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS

RESUMEN

Los recursos que ofrece un sistema de desarrollo, para la comprobación de la operación de un dispositivo o aplicación específica, diseñado en base a un microprocesador, son muy limitados. Para efectuar una prueba completa de la aplicación es a menudo necesario construir un prototipo del dispositivo, que cuente con el hardware, (los circuitos o bloques) de interfase (interconexión) con el mundo exterior. Existen circuitos o bloques de interfase que pueden clasificarse como típicos y que son comunes a muchas aplicaciones.

La aportación de esta tesis consiste en el diseño de un sistema modular, para el desarrollo de experimentos y aplicaciones con microprocesadores.

Para lo cual se han desarrollado cada uno de los módulos clasificados como típicos y se han incluido procedimientos de uso de aplicaciones.

En el Capítulo 3 se hace la descripción de todos los módulos que conforman a la Estación de Trabajo, como son: el Módulo de Microcontrolador, el Módulo de Interruptores, el Módulo de lámparas Indicadoras, el Módulo de Matriz de 5x7, el Módulo de display-Teclado, la Maqueta del Control On-Off de Temperatura, la Maqueta de Posicionamiento Angular mediante un Motor de Pasos y la Maqueta del Control de Velocidad de un Motor de C.D.

En la descripción de cada uno de los módulos se incluyen ejemplos de aplicaciones, procedimiento de uso, programas de ejemplo, diagrama esquemático, máscara de componentes y un listado de partes, todo esto para una mayor comprensión del uso de los módulos.

CAPITULO 1

Introducción

1.1 ANTECEDENTES

Un sistema de desarrollo, es un sistema computarizado con la capacidad de desarrollar eficientemente aplicaciones de microprocesadores, tanto de hardware como de software.

Cuando el microprocesador en cuestión, interactúa con el mundo exterior a través de circuitos de interfase, transductores, elementos finales de control, etc., se hace necesario para la prueba, el uso de modelos o maquetas redimensionadas, que tengan el mismo comportamiento del modelo de dimensión real, pero siendo más pequeños, económicos y fácil manipulación.

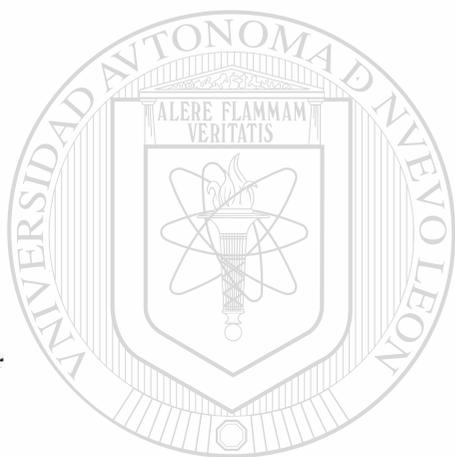
Además existen circuitos o bloques de interfase que pueden clasificarse como típicos y que son comunes a muchas aplicaciones, tales como la lectura de cierre de contactos y teclados, o la escritura en lámparas indicadoras, displays numéricos o alfabéticos así como el manejo de motores de corriente directa o motores de pasos, la retroalimentación de velocidad mediante pulsos o niveles de voltaje, etc.

1.2 FUNDAMENTOS DE LA METODOLOGIA PROPUESTA.

El fundamento de ésta tesis radica en el planteamiento de que: el uso de maquetas o modelos redimensionados, que puedan usarse una y otra vez, contruidos en forma modular, y compatibles entre si, facilitan, tanto el entrenamiento de un estudiante en el desarrollo de

experimentos como también la labor de ingeniería de diseño, en la prueba de prototipos.

Para lo cual se han desarrollado cada uno de los módulos clasificados como típicos, y se han incluido procedimientos de uso y aplicaciones.



UANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS



CAPITULO 2

Uso de maquetas reales redimensionadas para la enseñanza/aprendizaje del diseño con microprocesadores

Es primordial que en el proceso de enseñanza/aprendizaje del diseño y programación con microprocesadores el alumno lleve a la práctica los conocimientos teóricos adquiridos en una forma inmediata realizando prácticas con componentes electrónicos y dispositivos que representen a un sistema real lo más cercano posible.

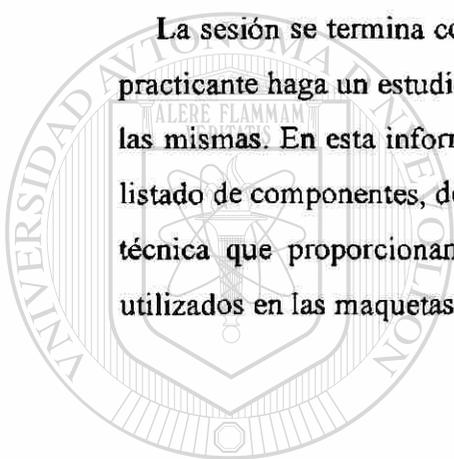
El equipo que se propone y que se describe en detalle en el siguiente capítulo está compuesto por diferentes maquetas que se seleccionaron tomando en cuenta las funciones típicas y que son recurrentes en las aplicaciones de microprocesadores, como lo son el despliegue y la introducción de información numérica y alfanumérica, el movimiento angular mediante motor de pasos o motor de C.D. y control y monitoreo de una variable física.

Para el uso de esta estación de trabajo se requiere que el practicante o usuario cuente con los conocimientos básicos de los microprocesadores de la familia HC11, ya que el módulo del microcontrolador que se propone en esta estación de trabajo está basado en el microcontrolador MC68HC11A1. Aunque cabe hacer la mención que los demás módulos de aplicación pueden usarse con cualquier otro microcontrolador efectuando una conexión adecuada.

En cada sesión donde se describen cada una de las maquetas, se inicia con una descripción general donde además se mencionan ejemplos donde se pueden aplicar, como siguiente punto se describen en detalle los componentes y la función que realizan dentro de la maqueta, le sigue una asignación de las líneas de puerto y los otros componentes del microcontrolador que se utilizarán para el desarrollo de la aplicación.

Se proporciona un programa de ejemplo y en algunas de las sesiones un diagrama de ideas que sirva como base para que el practicante desarrolle las aplicaciones.

La sesión se termina con un compendio de información técnica que sirva para que el practicante haga un estudio más en detalle de las maquetas y para un posible rediseño de las mismas. En esta información técnica se incluye el diagrama esquemático, máscara y listado de componentes, dejando al practicante la búsqueda y recopilación de información técnica que proporcionan los fabricantes de los diferentes componentes electrónicos utilizados en las maquetas.



UANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS



CAPITULO 3

Equipo Propuesto

La estación de trabajo propuesta, a la que llamaremos micro-lab, está compuesta de los siguientes módulos:

- Módulo de Microcontrolador
- Módulo de Interruptores
- Módulo de Lámparas Indicadoras
- Módulo de Matriz de 5x7
- Módulo de Display -Teclado
- Maqueta del Control ON-OFF de Temperatura
- Maqueta de posicionamiento angular mediante un Motor de Pasos
- Maqueta del control de velocidad de un Motor de C.D.

Todos los módulos están montados en un maletín para su fácil uso y transportación, (ver figura 3).

La conexión entre la tarjeta de microcontrolador y los diferentes módulos se hace a través de una tablilla de conexiones y uno o dos cables planos tipo multilínea con conectores de poste.

En la tablilla de conexiones se encuentran distribuidas todas las líneas de entrada/salida ordenadas por puerto, para una conexión rápida y segura.

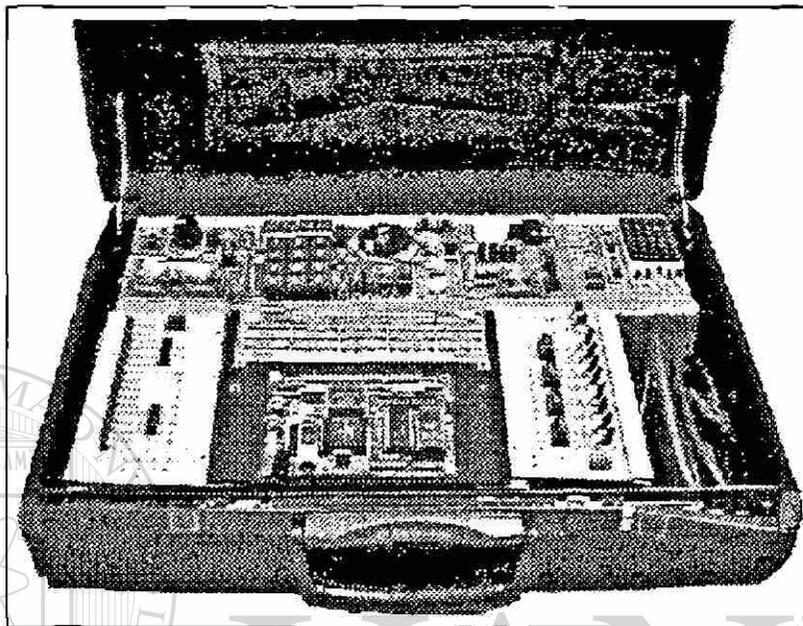


Fig. 3 Estación de Trabajo

DESCRIPCION DE LOS MODULOS

3.1 MODULO DE MICROCONTROLADOR

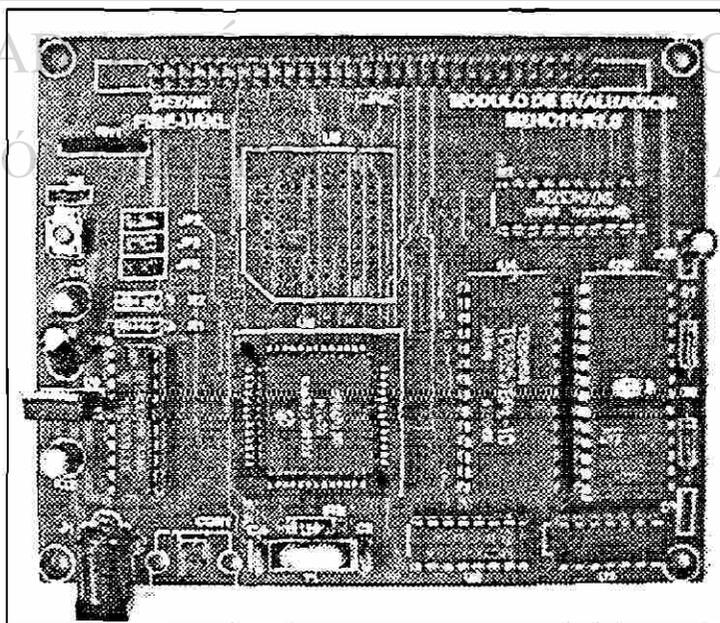


Fig. 3.1a Módulo de microcontrolador

En el diagrama a bloques de la figura 3.1b se ilustra el módulo principal del micro-lab, en este módulo se encuentra el microcontrolador y la memoria donde el usuario o practicante realizará las diferentes aplicaciones utilizando una o varias de las maquetas redimensionadas.

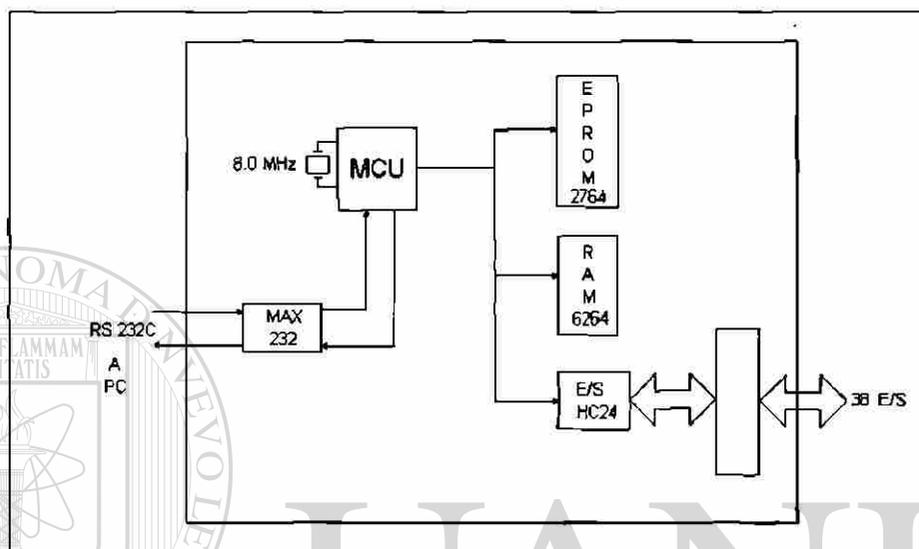


Fig. 3.1b Diagrama a bloques del módulo de microcontrolador

DESCRIPCION

El módulo de microcontrolador utiliza un MCU de motorola, el MC68HC11A1FN, una memoria EPROM de 8 KB (2764), una memoria RAM de 8 KB (6264), un puerto de I/O de 16 líneas (68HC24) y un MAX232.

El microcontrolador tiene las siguientes características:

- CPU 68HC11
- 512 byte EPROM
- 256 byte RAM
- 38 líneas de entrada/salida
- 5 Temporizadores
- 2 puertos seriales
- Un convertidor analógico/digital de 8 canales
- Vigilante (Watch-dog)

Para el uso y/o programación de cada uno de estos circuitos se recomienda consultar el apéndice A, así como el manual de referencia de la familia HC11.

Para la programación del microcontrolador se utiliza un sistema operativo llamado PCBUG11, de motorola, el PCBUG11 está grabado en el EPROM del módulo, este sistema operativo nos permite entre otras cosas la facilidad de programar en lenguaje máquina y ensamblador, además nos permite el uso de puntos de quiebre para la prueba y monitoreo de las aplicaciones que se realicen en el micro-lab, el PCBUG11 cuenta con una ayuda donde se explican todos los comandos. El practicante cuenta además con 8 KB de RAM disponible para la realización de sus programas.

El módulo tiene una interfase de RS-232C para la comunicación del módulo con una PC, que es donde se ejecuta otra parte del PCBUG11.

Durante el desarrollo de cada una de las aplicaciones que se realicen se puede hacer uso de todas las funciones del microcontrolador.

El puerto de E/S MC68HC24 reemplaza los puertos B y C del microcontrolador, los cuales pierde el MCU al operar en modo expandido (ver manual de referencia), que es como se encuentra trabajando en el módulo normalmente.

El puerto de E/S MC68HC24 no requiere de ninguna programación, este puerto reemplaza al 100% en ubicación y en cantidad de líneas a los puertos B y C del MCU.

8 KB EPROM PCBUG	FFFF E000
8 KB RAM PROGRAMA MAS USUARIO	DFFF C000
	BFFF B000
512 BYTE EEPROM	B7FF B600
	B5FF B500
	1040 103F
PUERTOS/TIMERS REG. DE CONTROL Y STATUS DEL MC11	1000 0FFF
	0100 00FF
256 BYTES RAM PCBUG	0000

Fig. 3.1c Mapa de memoria del módulo de microcontrolador

3.2 MODULO DE INTERRUPTORES

INTRODUCCION

El módulo de interruptores tiene el propósito de servir como una fuente de niveles lógicos, en un rango de operación estándar TTL, (ver figura 3.2a).

Su aplicación básica consiste en generar un nivel lógico que pueda usarse como entrada al módulo de microcontrolador, para surtir un nivel lógico alto o bajo, y contando con la característica de eliminación de rebote en ambas transiciones.

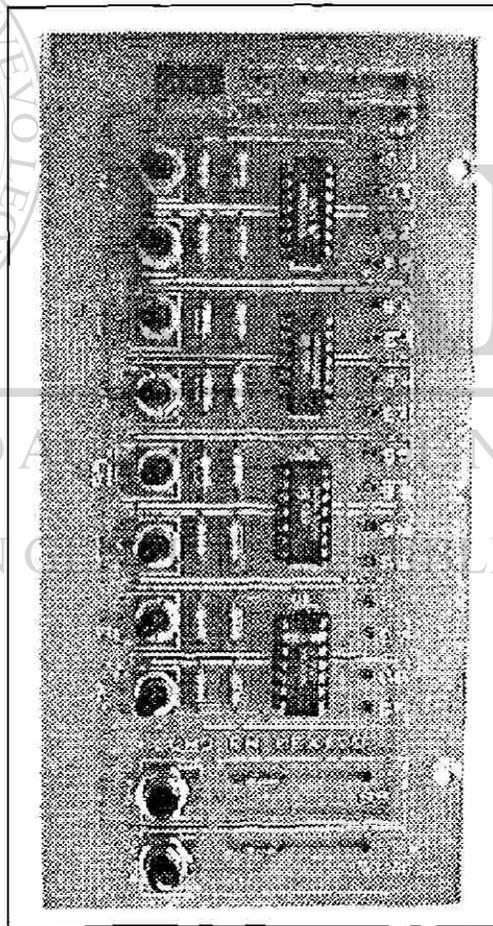


Fig. 3.2a Módulo de interruptores

DESCRIPCION

El módulo está formado por un conjunto de 8 interruptores, de tipo palanca de un polo, dos tiros, y 2 interruptores momentáneos tipo push-button N.A.

Cada interruptor está conectado a un circuito eliminador de rebote formado por un latch tipo R-S, construido con dos compuertas NAND tipo 742S00 y dos resistencias de PULL-UP para polarización de entradas al aire, según se muestra en la figura 3.2b.

Los interruptores tienen como salida la Q y Q' del latch con lo que proporcionan un nivel lógico y a la vez su complemento.

Los interruptores momentáneos no cuentan con circuito eliminador de rebote, solo con una resistencia de PULL-UP para mantener a la salida un nivel alto en vez de terminal al aire.

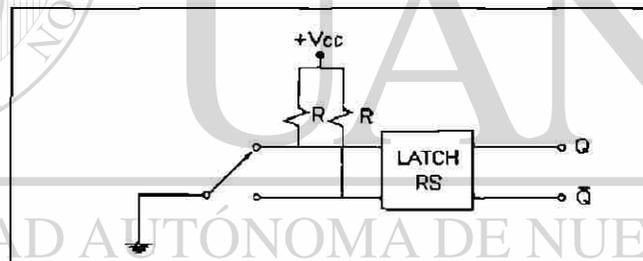


Fig. 3.2b Diagrama a bloques de cada interruptor del módulo de interruptores

METODOLOGIA DE USO

Para usar este módulo es necesario conectarlo a un puerto de entrada paralelo del módulo de microcontrolador, activar la operación del puerto y ejecutar un programa que efectúe la lectura del puerto, como se muestra a continuación en la figura 3.2c.

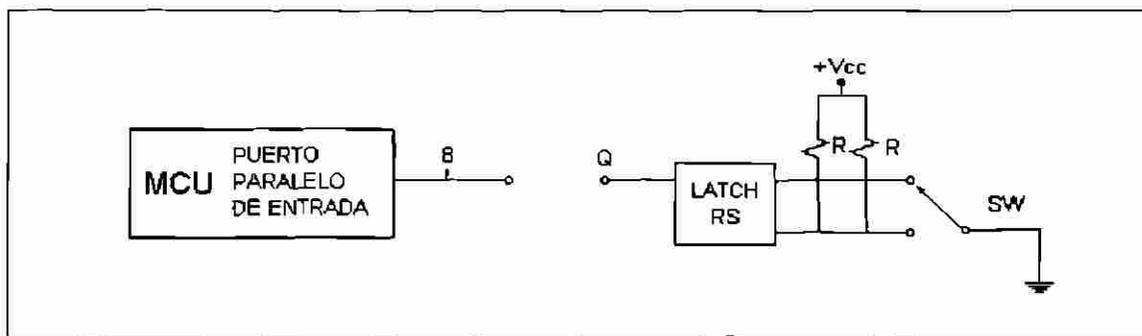


Fig. 3.2c Diagrama a bloques para conexión de entradas del módulo de interruptores

PRECAUCIONES DE USO

Una de las precauciones que se debe tener es verificar que el puerto seleccionado no sea de salida o si es bidireccional no sea programado como salida ya que se originaría un corto circuito a nivel lógico al conectar la salida del latch eliminador de rebote con la salida del microcontrolador causando un daño irreversible a ambos.

PROGRAMA

En la figura 3.2d se muestra el diagrama de flujo y la codificación para leer los interruptores

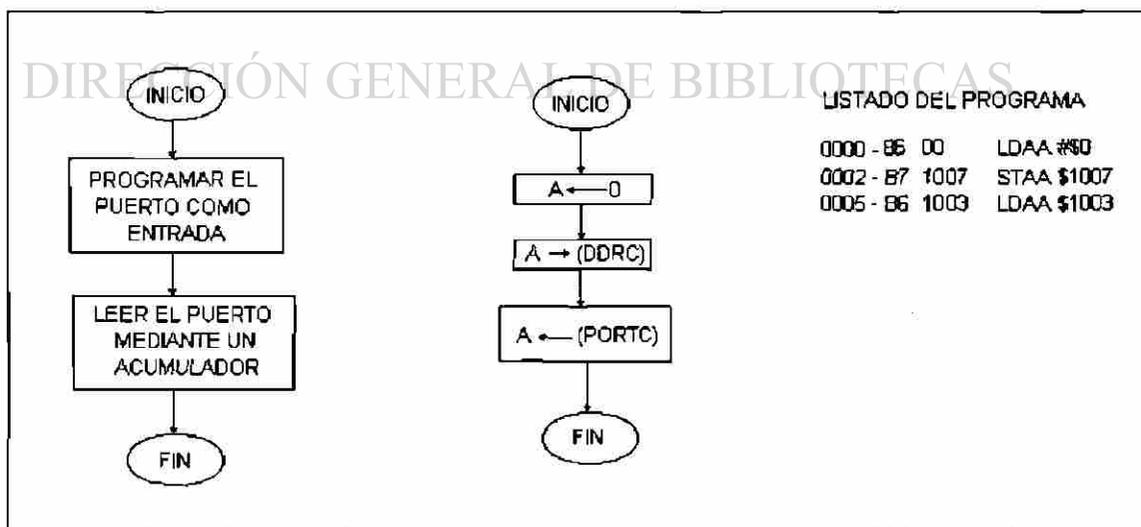


Fig 3.2d Diagrama de flujo para leer los interruptores del módulo de interruptores

DIAGRAMA ESQUEMATICO

En la figura 3.2e se ilustra el diagrama esquemático del módulo de interruptores.

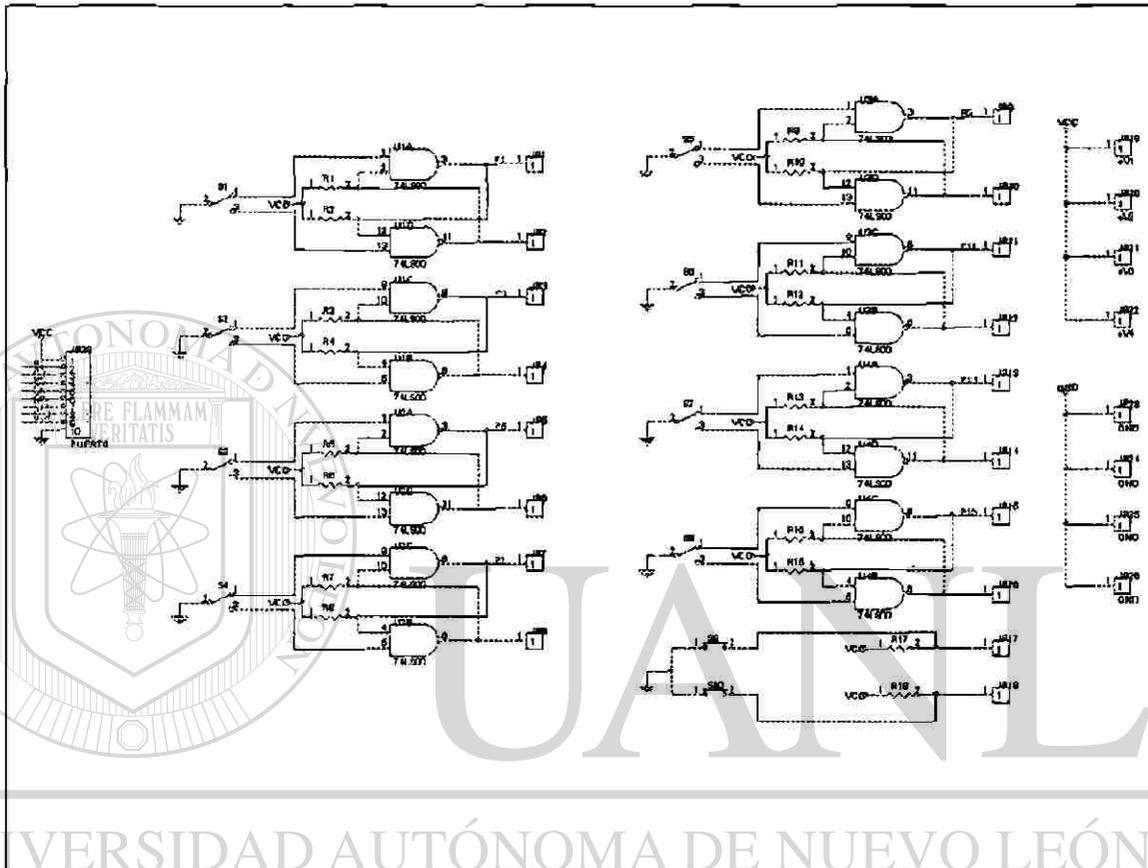


Fig.3.2e Diagrama esquemático del módulo de interruptores

DIRECCIÓN GENERAL DE BIBLIOTECAS

MASCARA DE COMPONENTES

En la siguiente figura 3.2f se muestra la máscara de componentes del módulo de interruptores.

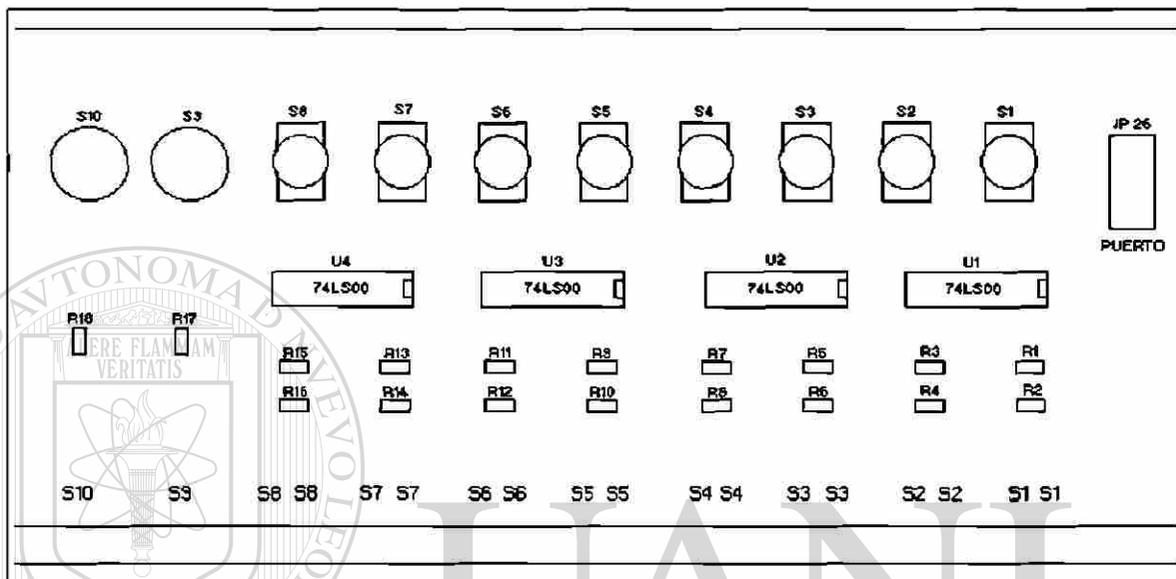


Fig. 3.2f Máscara de componentes del módulo de interruptores

LISTADO DE PARTES

En la Tabla 3.2a se muestra el listado de componentes correspondiente al módulo de interruptores.

ARTICULO	CANTIDAD	REFERENCIA	PORTE
1	18	JP1, JP2, JP3, JP4, JP5, JP6, JP7, JP8, JP9, JP10, JP11, JP12, JP13, JP14, JP15, JP16, JP17, JP18	PIN
2	1	JP19	+V1
3	1	JP20	+V2
4	1	JP21	+V3
5	1	JP22	+V4
6	1	JP23	GND 1
7	1	JP24	GND 2
8	1	JP25	GND 3
9	1	JP26	GND 4
10	1	JP28	PUERTO
11	18	R1, R2, R3, R4, R5, R6, R7, R8, R9, R10, R11, R12, R13, R14, R15, R16, R17, R18	RESISTOR
12	8	S1, S2, S3, S4, S5, S5, S7, S8	SW SPDT
13	2	S10, S9	SW PUSHBUTTON
14	4	U1, U2, U3, U4	74LS00

Tabla 3.2a Listado de componentes del módulo de interruptores

3.3 MODULO DE LAMPARAS INDICADORAS

INTRODUCCION

El módulo de lámparas indicadoras tiene el propósito de efectuar la lectura de niveles lógicos, en un rango de operación estándar TTL, (ver figura 3.3a).

Su aplicación básica consiste en mostrar al usuario el nivel lógico de una salida del módulo de microcontrolador, mediante lógica afirmada, es decir estado de lámpara, apagada para un nivel bajo y encendida para un nivel alto.

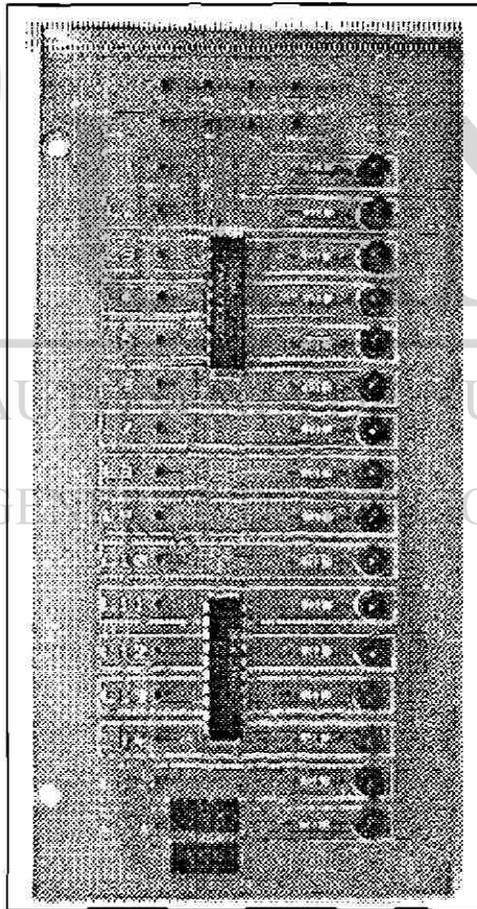


Fig. 3.3a Módulo de lámparas indicadoras

DESCRIPCION

El módulo está formado por un conjunto de 16 lámparas base semiconductor "LED", manejadas a través de un driver del tipo 74LS241 y en serie a cada LED una resistencia limitadora de corriente, (ver figura 3.3b).

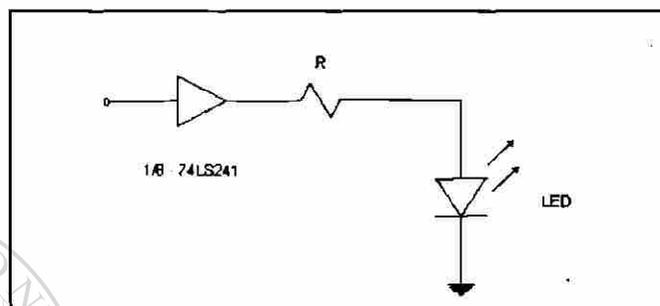


Fig. 3.3b Diagrama a bloques de cada una de las salidas del módulo de lámparas indicadoras

METODOLOGIA DE USO

Para usar este módulo basta conectarlo a un puerto paralelo de salida del módulo del microcontrolador, activar la operación del puerto y ejecutar un programa que escriba en el mismo puerto, como se muestra en la figura 3.3c.

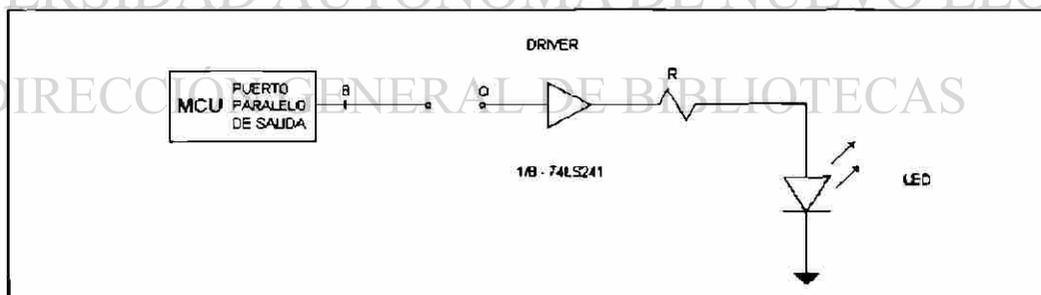


Fig.3.3c Diagrama a bloques para conexión de salida del módulo de lámparas indicadoras

PRECAUCIONES DE USO

Ninguna.

PROGRAMA

En la figura 3.3d se muestra el diagrama de flujo y la codificación para encender/apagar las lámparas.

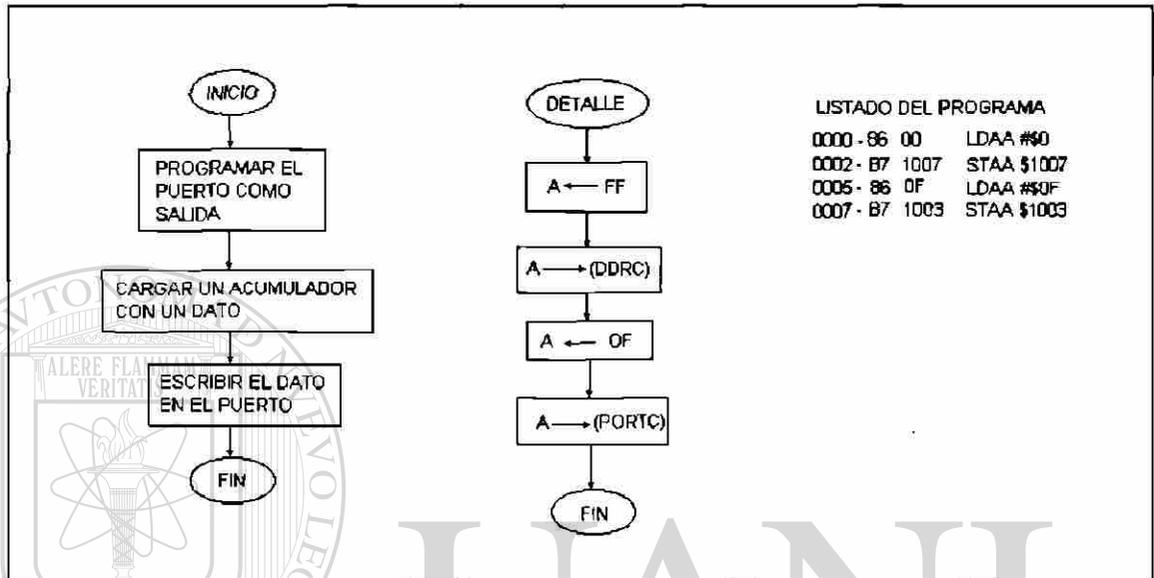


Fig.3.3d Diagrama de flujo para encender/apagar las lámparas del módulo de lámparas indicadoras

DIAGRAMA ESQUEMATICO

En la figura 3.3e se ilustra el diagrama esquemático del módulo de lámparas indicadores.

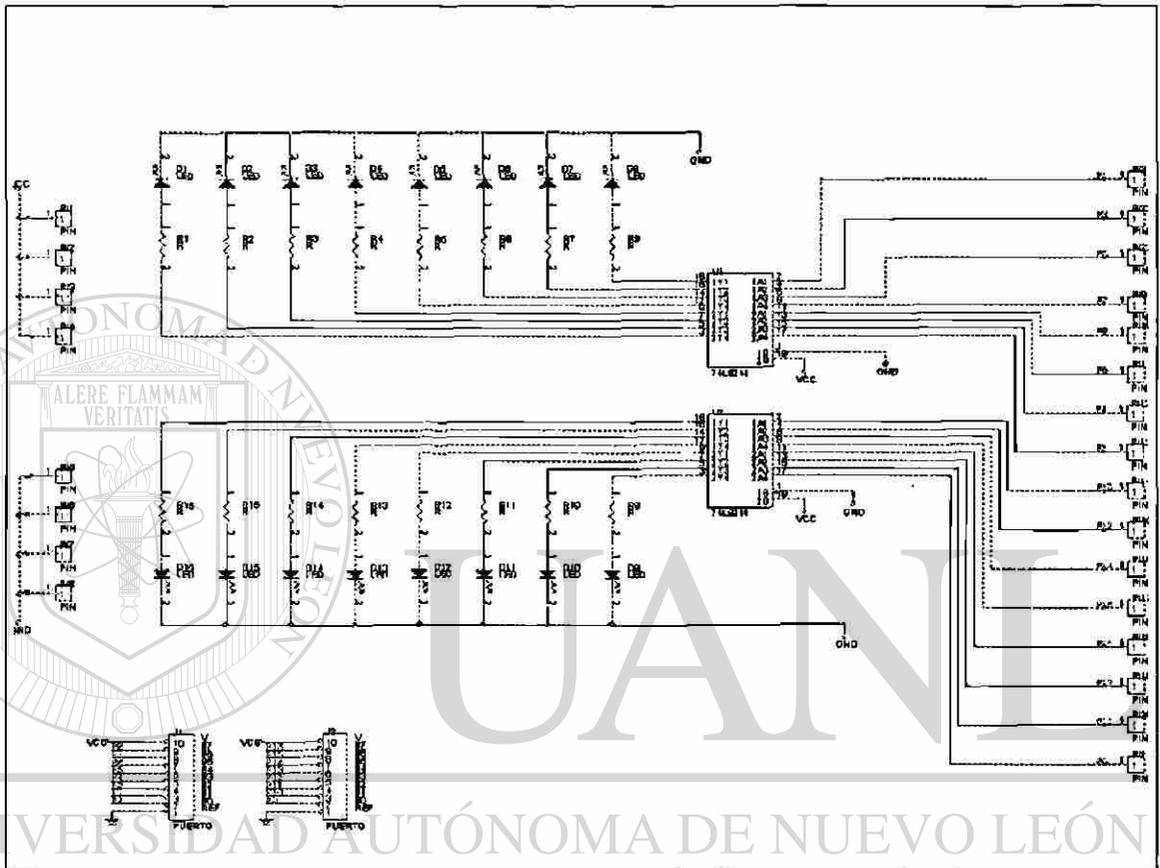


Fig. 3.3e Diagrama esquemático del módulo de lámparas indicadores
DIRECCION GENERAL DE BIBLIOTECAS

MASCARA DE COMPONENTES

En la siguiente figura 3.3f se muestra la máscara de componentes del módulo de lámparas indicadoras.

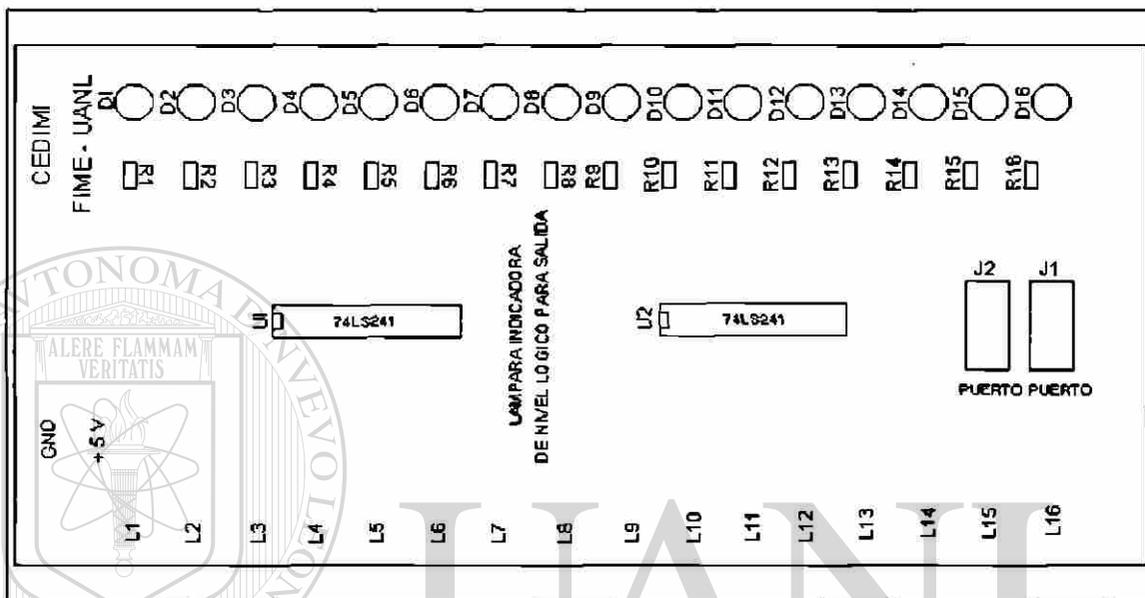


Fig. 3.3f Máscara de componentes del módulo de lámparas indicadoras

LISTADO DE PARTES

En la Tabla 3.3a se muestra el listado de componentes correspondiente al módulo de lámparas indicadoras.

ARTICULO	CANTIDAD	REFERENCIA	PORTE
1	16	D1 , D2 , D3 , D4 , D5 , D6 , D7 , D8 , D9 , D10 , D11 , D12 , D13 , D14 , D15 , D16	LED
2	2	J1 , J2	PUERTO
3	24	PI1 , PI2 , PI3 , PI4 , PI5 , PI6 , PI7 , PI8 , PI9 PI10 , PI11 , PI12 , PI13 , PI14 , PI15 , PI16 PI17 , PI18 , PI19 , PI20 , PI21 , PI22 , PI23 , PI24	PIN
4	16	R1 , R2 , R3 , R4 , R5 , R6 , R7 , R8 , R9 , R10 , R11 , R12 , R13 , R14 , R15 , R16	R
5	2	U1 , U2	74LS241

Tabla 3.2a Listado de componentes del módulo de lámparas indicadoras

3.4 MODULO DE MATRIZ DE 5x7

INTRODUCCION

El módulo de la matriz se desarrolló para aplicaciones en las cuales es necesario mostrar información gráfica, en este tipo de aplicaciones se emplean microcontroladores para el manejo de la matriz, este tipo de matriz se usa generalmente en los noticieros circulatorios, (ver figura 3.4a).

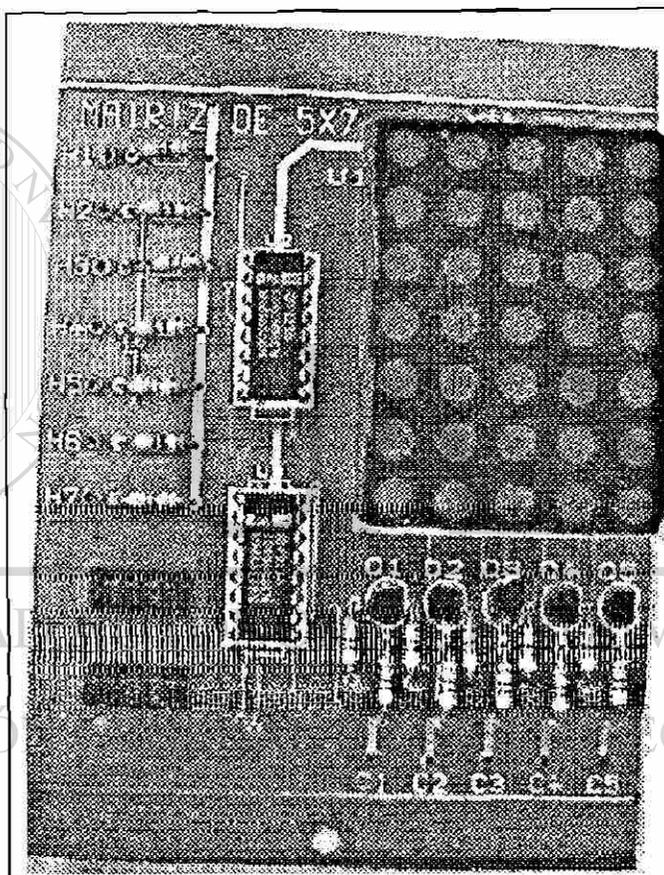


Fig. 3.4a Módulo de la matriz de 5x7

DESCRIPCION

El módulo está formado por 35 led's conectados en un arreglo matricial de 7x5 (7 filas y 5 columnas). Cada una de estas filas y columnas está conectado a un bit del microcontrolador a través de un driver.

En este tipo de conexión, únicamente se tiene habilitada una columna a la vez, teniéndose la necesidad de realizar un "barrido" para mostrar la información deseada.

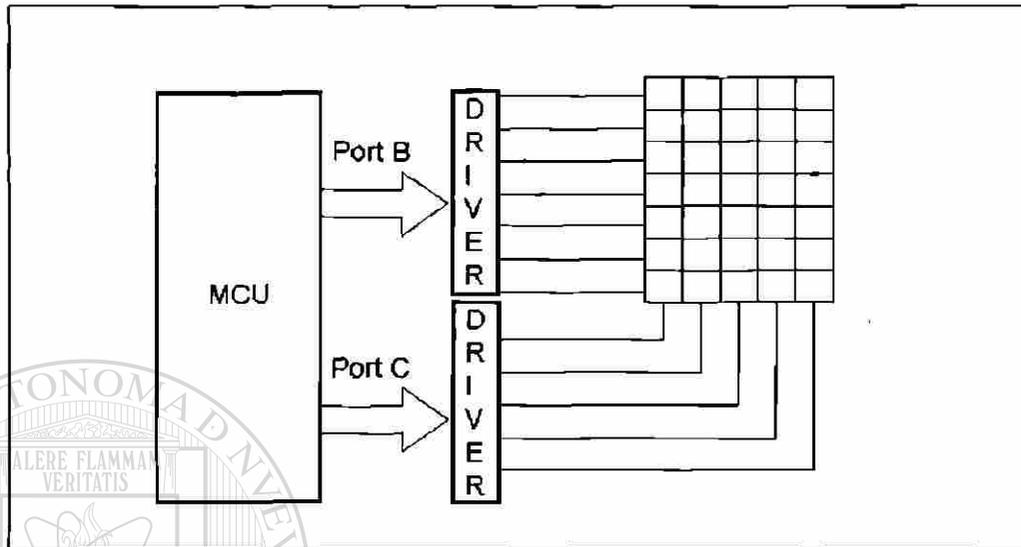


Fig. 3.4b Diagrama a bloques del módulo de la matriz de 5x7

METODOLOGIA DE USO

Como primer paso, se efectúa la conexión entre el módulo de la matriz y el módulo de microcontrolador, como se muestra en el diagrama de bloques de la figura 3.4b.

En el diagrama esquemático de la figura 3.4d se muestra en detalle la asignación de líneas del MCU, el Puerto B está conectado a J1, aquí se encuentran conectadas las filas, y J2 va conectado al Puerto C, aquí van conectadas las columnas.

El segundo paso consiste en elaborar el programa de control el cual se muestra en la figura 3.4c.

PRECAUCIONES DE USO

- Conectar correctamente los conectores.

PROGRAMA

En la figura 3.4c se muestra el diagrama de flujo y la codificación para desplegar un caracter en una matriz de 5x7.

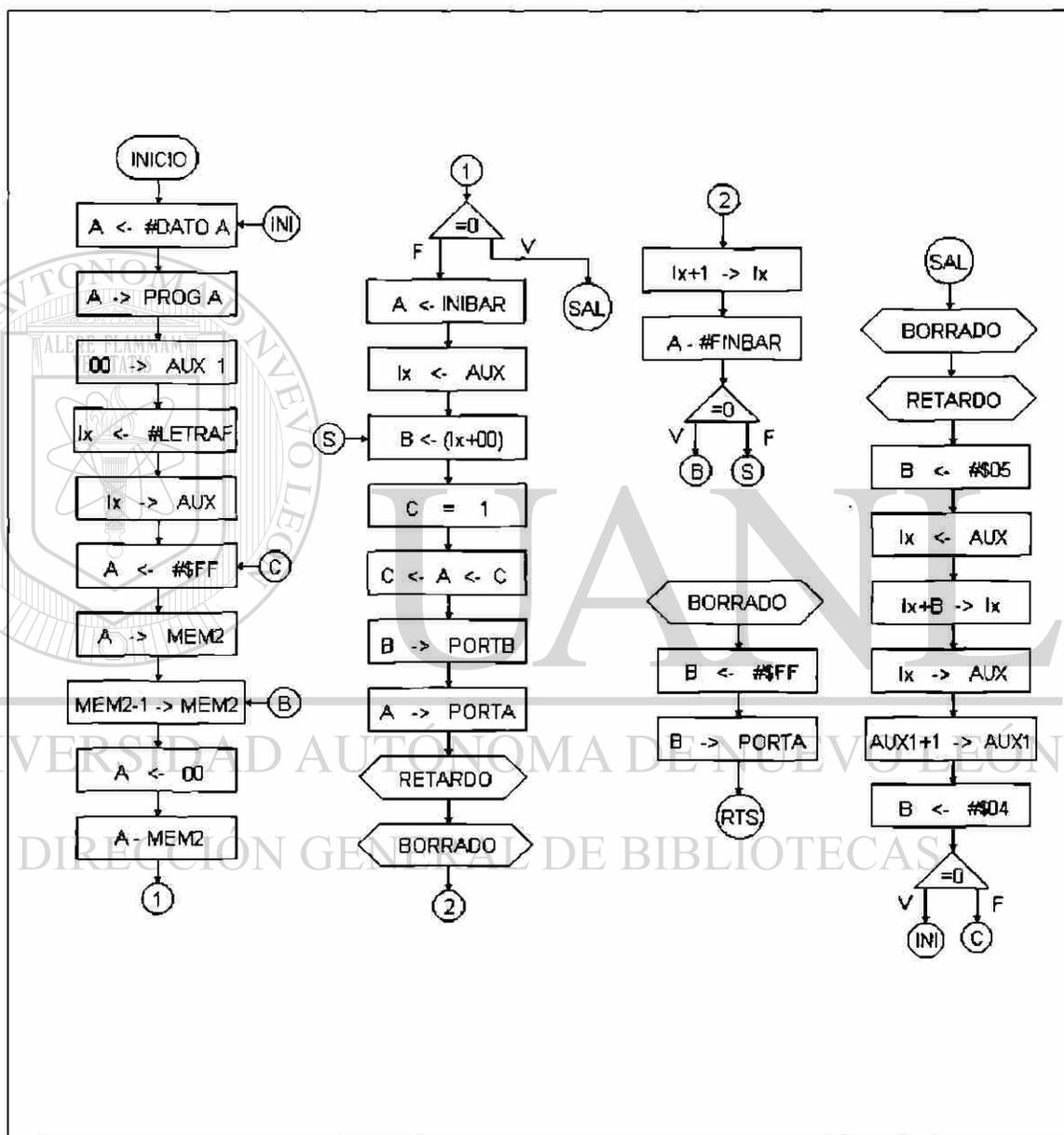


Fig. 3.4c Diagrama de flujo para desplegar un caracter en la matriz de 5x7

LISTADO DEL PROGRAMA

```

*****
*** Programa para escribir un caracter en una matriz ***
*** alfanumerica ***
*****

```

```

0000          CPU "E:\c16\6811.tbl"
0000          HOF "MOT8"

```

```

; Variables

```

```

0000          org      0h
0000          proga:   dfs      1
0001          aux:     dfs      2
0003          aux1:    dfs      1
0004          mem2:    dfs      1

```

```

; Programa

```

```

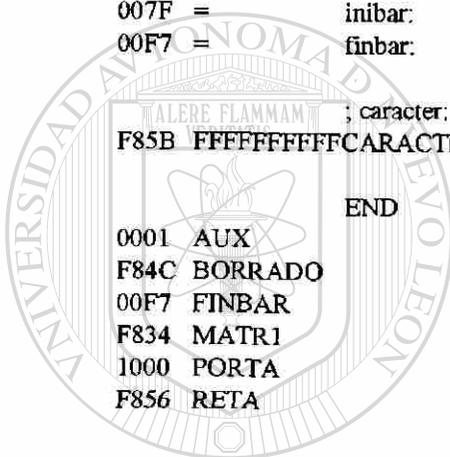
F800          org      0f800h
F800 8600      inicio:  ldaa     #0h
F802 B71000    staa     PORTA      ; apaga
F805 7F0003    clr      aux1
F808 CEF85B    ldx      #Caracter    ; Apunta a tabla del caracter
F80B DF01      stx      aux
F80D 86FF      conbar:  ldaa     #0ffh
F80F 9704      staa     mem2
F811 7A0004    newbar:  dec      mem2
F814 4F        clra
F815 9104      cmpa     mem2
F817 271B      beq      matr1
F819 967F      ldaa     inibar
F81B DE01      ldx      aux
F81D E600      bar:     ldab     0,x
F81F 0D        sec
F820 49        rola
F821 F71004    stab     PORTB
F824 B71000    staa     PORTA
F827 BDF852    jsr     retardo
F82A BDF84C    jsr     borrado
F82D 08        inx
F82E 81F7      cmpa     #FINBAR
F830 27DF      beq     newbar
F832 20E9      bra     bar
F834 BDF84C    matr1:  jsr     borrado
F837 BDF852    jsr     retardo
F83A C605      ldab     #05h
F83C DE01      ldx     aux
F83E 3A        abx
F83F DF01      stx     aux
F841 7C0003    inc     aux1
F844 D603      ldab     aux1
F846 C104      cmpb    #04h
F848 27B6      beq     inicio

```

```

F84A 20C1          bra   conbar
                   ; Subrutinas
F84C C6FF          borrado: ldab  #0ffh
F84E F71000        stab  PORTA
F851 39            rts
                   ;
F852              retardo:
F852 18CE00A0     ldy   #0a0h
F856 1809         reta:  dey
F858 26FC         bne   reta
F85A 39            rts
                   ;registros
1000 =            PORTA:  equ  1000h
1004 =            PORTB:  equ  1004h
                   ;constantes
007F =           inibar:  equ  07Fh           ; dato p/primer barrido
00F7 =           finbar:  equ  0F7h           ; dato p/ultimo barrido
                   ; caracter:
F85B FFFFFFFFCARACTER: dfb 0ffh,0ffh,0ffh,0ffh,0ffh
                   END
0001 AUX          0003 AUX1          F81D BAR
F84C BORRADO      F85B CARACTER      F80D CONBAR
00F7 FINBAR       007F INIBAR       F800 INICIO
F834 MATR1        0004 MEM2          F811 NEWBAR
1000 PORTA        1004 PORTB          0000 PROGA
F856 RETA        F852 RETARDO

```



UNANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS



DIAGRAMA ESQUEMATICO

En la figura 3.4d se ilustra el diagrama esquemático del módulo de la matriz de 5x7.

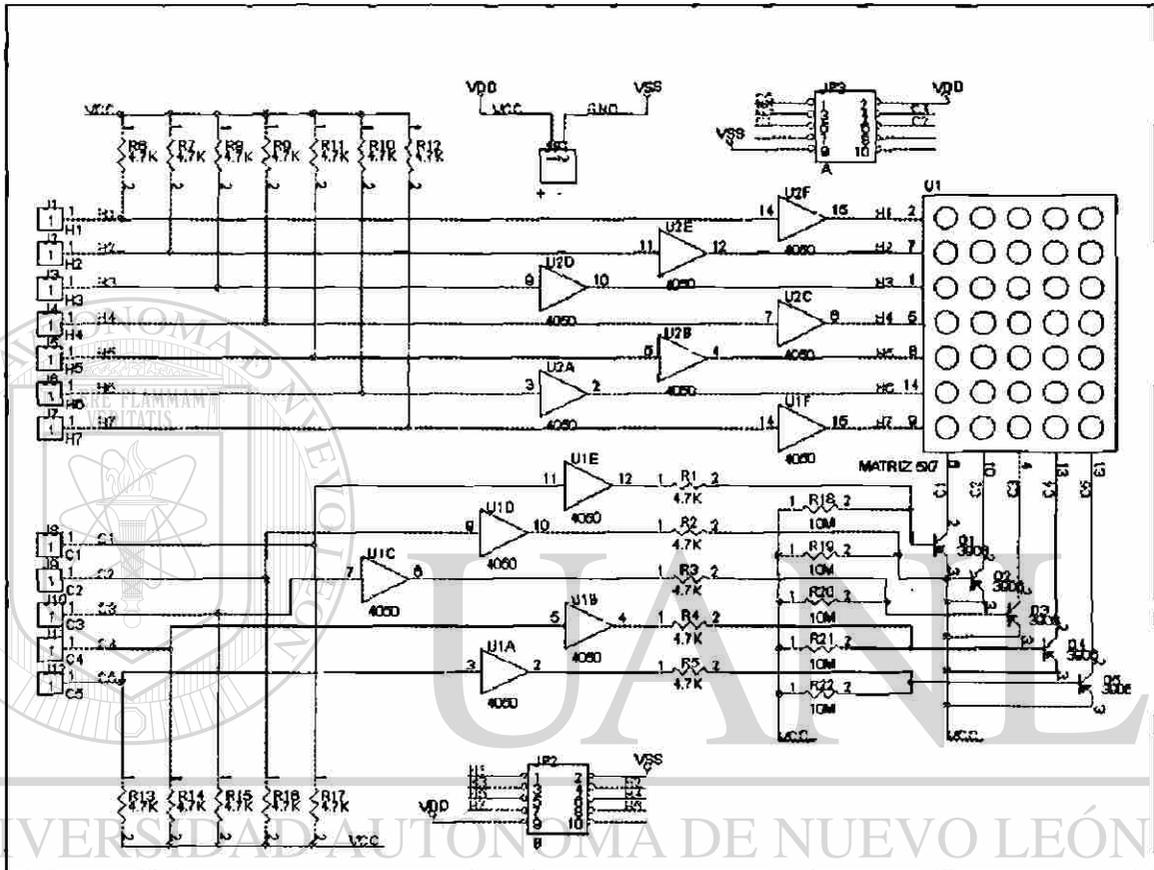


Fig. 3.4d Diagrama esquemático del módulo de la matriz de 5x7
DIRECCION GENERAL DE BIBLIOTECAS

MASCARA DE COMPONENTES

En la siguiente figura 3.4e se muestra la máscara de componentes del módulo de la matriz de 5x7.

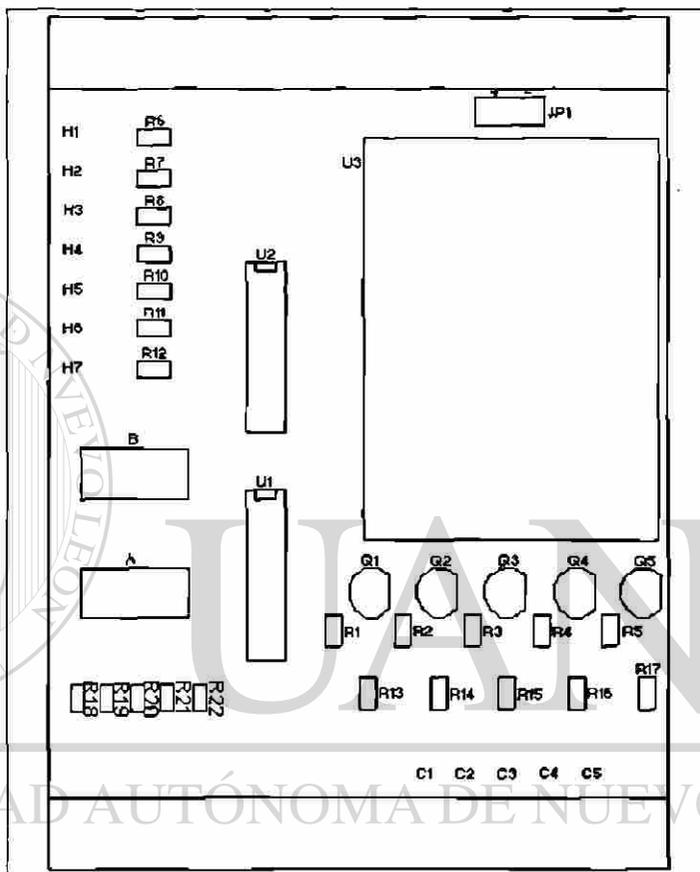


Fig. 3.4e Máscara de componentes del módulo de la matriz de 5x7

LISTADO DE PARTES

En la Tabla 3.4a se muestra el listado de componentes correspondiente al módulo de la matriz de 5x7.

ARTICULO	CANTIDAD	REFERENCIA	PORTE
1	1	JP1	+ -
2	1	JP2	B
3	1	JP3	A
4	1	J1	H1
5	1	J2	H2
6	1	J3	H3
7	1	J4	H4
8	1	J5	H5
9	1	J6	H6
10	1	J7	H7
11	1	J8	C1
12	1	J9	C2
13	1	J10	C3
14	1	J11	C4
15	1	J12	C5
16	5	Q1, Q2, Q3, Q4, Q5	3906
17	17	R1, R2, R3, R4, R5, R6, R7, R8, R9, R10, R11, R12, R13, R14, R15, R16, R17	4.7 K
18	5	R18, R19, R20, R21, R22	10 M
19	2	U1, U2	4050
20	1	U3	MATRIZ 5X7

Tabla 3.4a Listado de componentes del módulo de la matriz de 5x7

3.5 MODULO DE DISPLAY-TECLADO

INTRODUCCION

El módulo de display-teclado se ha desarrollado con el propósito de implementar un sistema para desplegar e introducir información numérica como parte de una aplicación de los microcontroladores, (ver figura 3.5a).

Un ejemplo podría ser un sistema de control de algún parámetro físico, sería necesario tener siempre disponible en forma visual el valor actual de este parámetro, además de un teclado para la introducción del punto de referencia o setpoint y la banda de tolerancia y algunos otros parámetros.

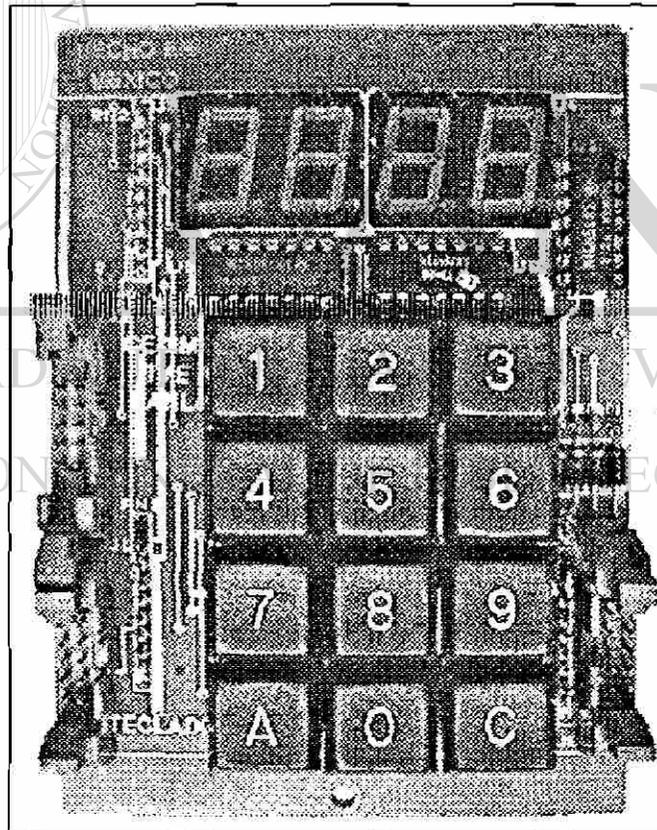


Fig. 3.5a Módulo de display-teclado

DESCRIPCION

El módulo está formado por un display de 4 dígitos del tipo de 7 segmentos, un teclado numérico de 12 teclas; 10 teclas de caracteres decimales y 2 teclas para propósito general, y unos amplificadores (drivers) para manejar la corriente de los dígitos.

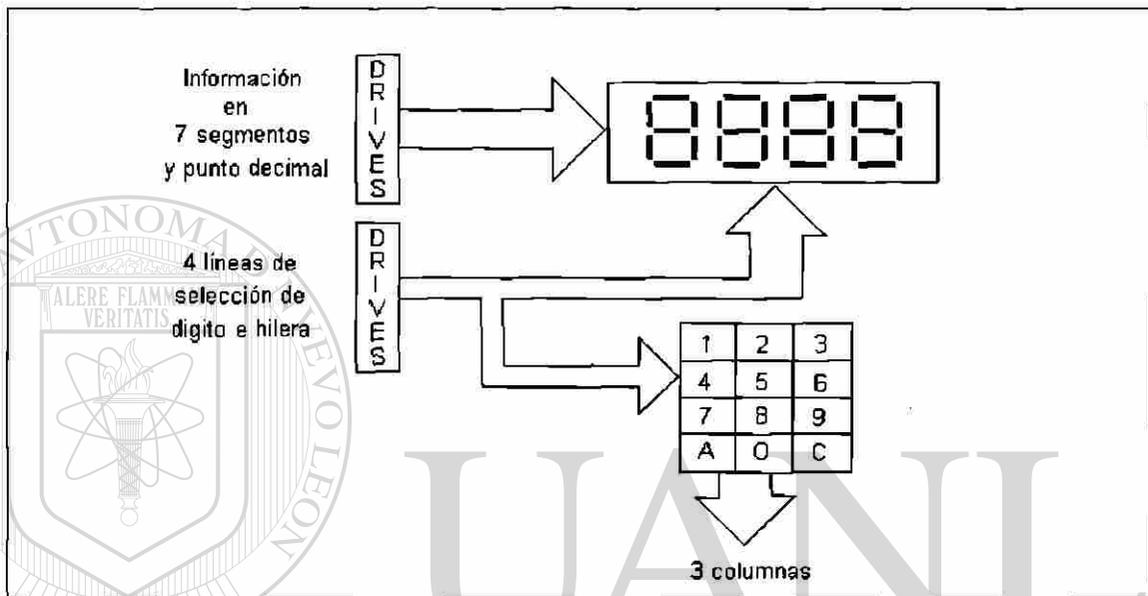


Fig. 3.5b Diagrama a bloques del módulo de display-teclado

Los 4 dígitos están implementados con un display de 7 segmentos de diodos emisores de luz (led), con los segmentos y el punto decimal multiplexados, con unas compuertas tipo driver SN75491 para manejar la corriente de cada segmento y unas tipo SN75492 para drenar la corriente de un dígito.

El teclado está constituido por 12 interruptores momentáneos implementados en un arreglo matricial de 4 hileras por 3 columnas compartiéndose las líneas de las 4 hileras con las líneas de habilitación de los displays, se colocó una resistencia conectada a V_{cc} en las columnas para de esta manera forzarlas a un nivel alto.

En cada hilera se implementó una resistencia y un diodo para evitar un corto circuito entre ellas, al momento de ser oprimida una tecla.

METODOLOGIA DE USO

Para el control de este módulo se requieren de doce líneas de salida y tres líneas de entrada. En la Tabla 3.5a se muestra en el diagrama a bloques de este módulo, en donde se observa que está preparado para controlarse con 3 diferentes puertos: Puerto B (PB) para el manejo de los 7 segmentos y el punto decimal, el Puerto D (PD) para el barrido o habilitación del dígito e hilera, y el Puerto E (PE) para la lectura de la columna.

PUERTO	LINEA
PB0	segmento a
PB1	segmento b
PB2	segmento c
PB3	segmento d
PB4	segmento e
PB5	segmento f
PB6	segmento g
PB7	punto decimal
PD2	dígito 3, hilera 3
PD3	dígito 2, hilera 2
PD4	dígito 1, hilera 1
PD5	dígito 0, hilera 0
PE0	columna 0
PE1	columna 1
PE2	columna 2

Tabla 3.5a Asiganción de las líneas del módulo de display-teclado

El diseño del programa controlador de este módulo se dividirá en 2 partes en donde se tratará por separado el barrido del display y la encodificación del teclado, y finalmente se combinarán los dos programas para de esta forma tener el diseño completo.

DISPLAY MULTIDIGITO

ESTRUCTURA DEL PROGRAMA

El programa controlador del display consiste en simular los bloques de MSI que solucionarían este problema, que son básicamente un decodificador de línea que habilite un dígito a la vez, y un buffer de cuatro memorias que contengan los datos así como un contador binario de 2 bits que seleccione la línea del decoder y al mismo tiempo direcciona al buffer. (Fig 3.5c)

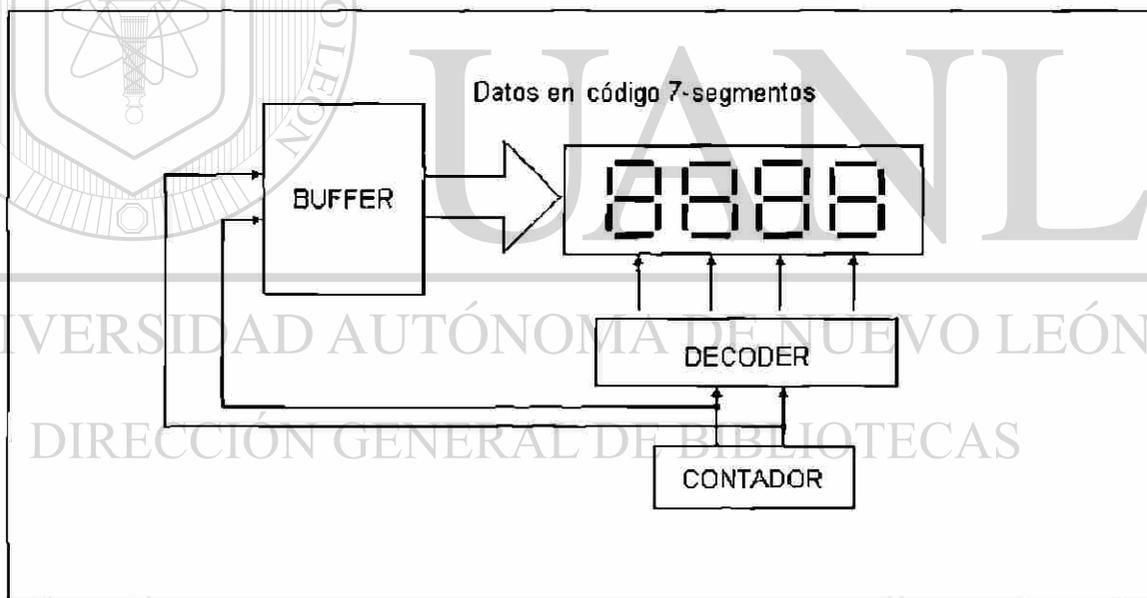


Fig. 3.5c Diagrama a bloques de un controlador de display multidígito

El diagrama de ideas quedaría de la siguiente forma:

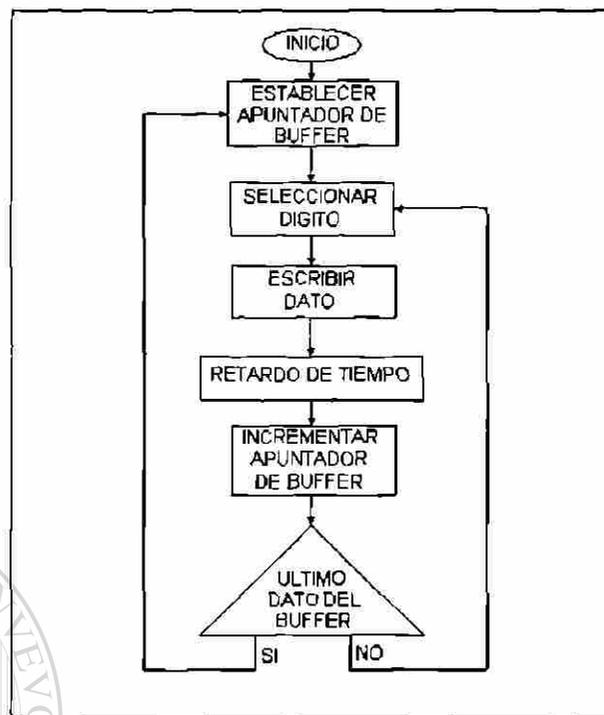


Fig. 3.5d Diagrama de ideas de un programa controlador de display multidígito

El buffer será un bloque de 4 memorias tipo RAM que contengan el código de 7 segmentos de los caracteres a desplegar, para la selección de los dígitos se implementa un decodificador con 4 líneas en un puerto de salida. El retardo de tiempo se genera de tal valor que la frecuencia de encendido de los dígitos sea tal que al ojo humano parezca como si todos los dígitos estuvieran encendidos continuamente.

PROGRAMA ENCODIFICADOR DE TECLADO

El teclado consta de 12 interruptores del tipo momentáneo conectados en forma matricial, de ese modo cada tecla tiene su combinación de número de columna y número de hilera.

El programa consiste en seleccionar una hilera a la vez, escribiendo un cero en la hilera seleccionando 4 unos en las demás hileras, de la misma manera de como se efectúa el barrido en el display multidígito, enseguida se leen los niveles en las columnas, cuando una tecla

se encuentra oprimida se sentirá un nivel bajo en la columna a la que corresponde la tecla presionada, en ese momento se tiene a cual hilera pertenece y para encodificar la hilera se determina la posición del cero lógico en los 3 bits que corresponden a las columnas.

El diagrama de ideas quedaría de la siguiente manera:

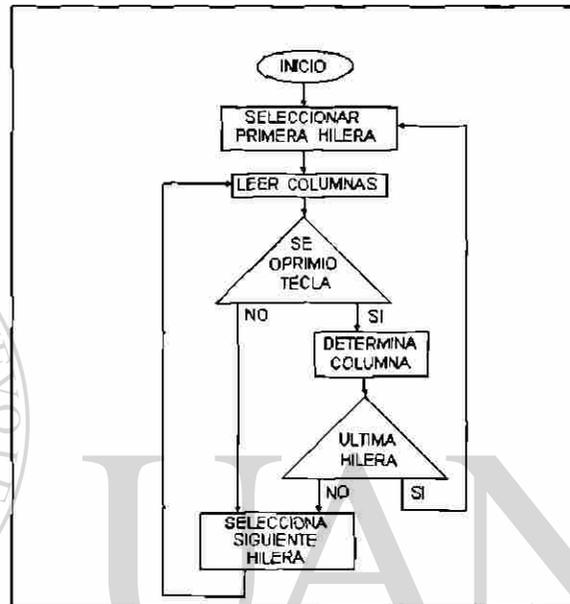


Fig. 3.5e Diagrama de ideas de un programa codificador de teclado matricial

Este programa arroja como resultado la información del número de columna e hilera de la tecla activada, este dato puede usarse como apuntador de una tabla que contenga el código de cada tecla.

Cuando las teclas son presionadas, éstas tienen un rebote mecánico provocando que pierda el contacto eléctrico varias veces, generando con esto que la línea con la que se sensan las columnas oscile hasta que se estabiliza la tecla. Esta oscilación dura unos cuantos milisegundos tiempo suficiente para que el microcontrolador lea varias veces esta señal provocandose una situación similar a la que si hubiera oprimido la tecla varias veces. Esto se soluciona si se aplica un retardo de tiempo después de que se detectó la activación de una tecla.

En esta ocasión el problema se solventa cuando se combine este programa con el programa controlador del display, el lapso de tiempo en que se habilita un display sirve a la vez como retardo de tiempo para así eliminar el rebote.

CONTROLADOR DISPLAY-TECLADO

Combinando adecuadamente estos dos programas se tendrá un controlador de display-teclado que cada vez que se ejecute desplegará un dígito, habilitará una hilera del teclado y sensará si alguna tecla fue presionada.



UANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS



PROGRAMA

En la figura 3.5f se muestra el diagrama de flujo y la codificación para decodificar el teclado.

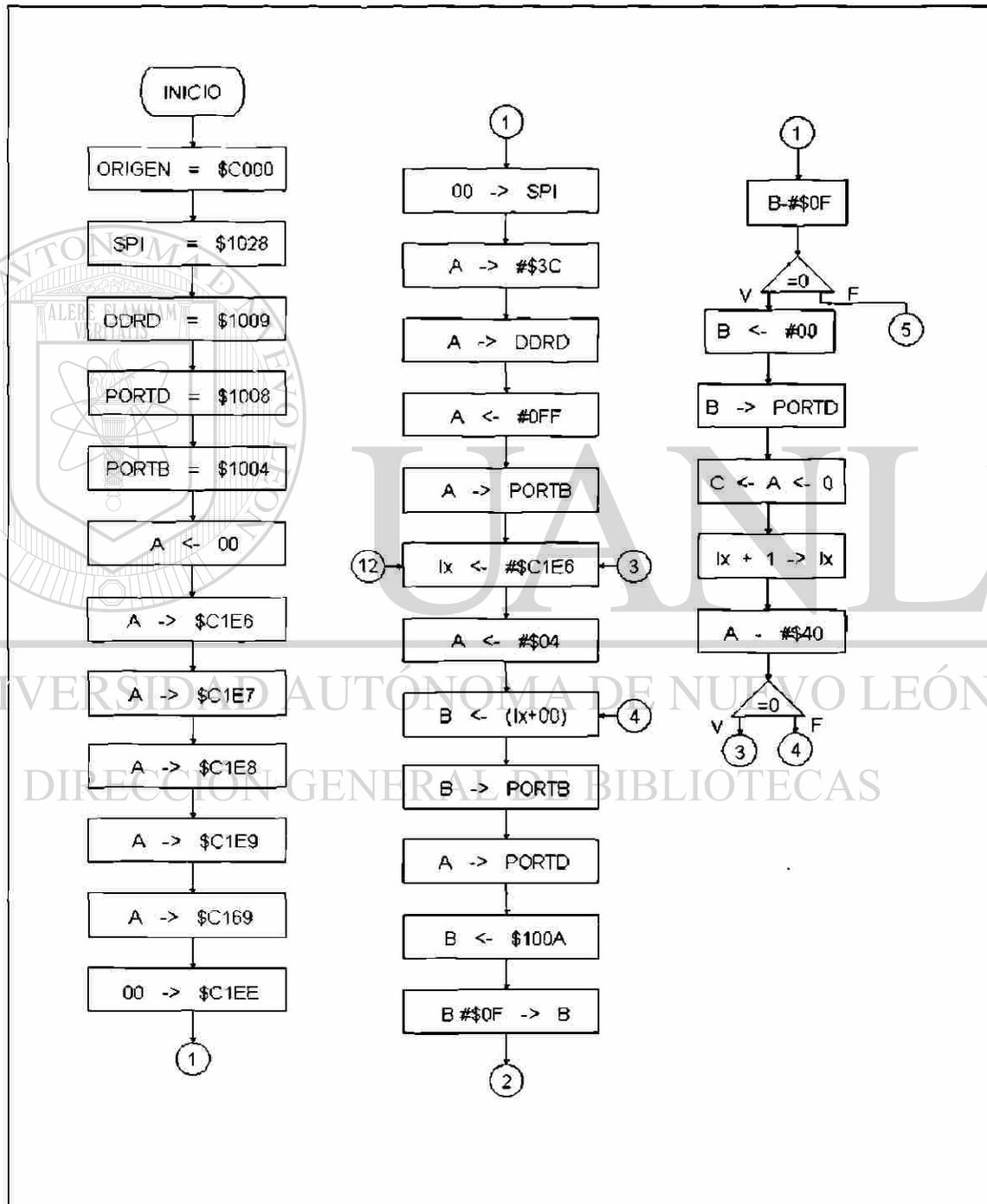


Fig. 3.5f Diagrama de flujo para leer el teclado, Parte 1

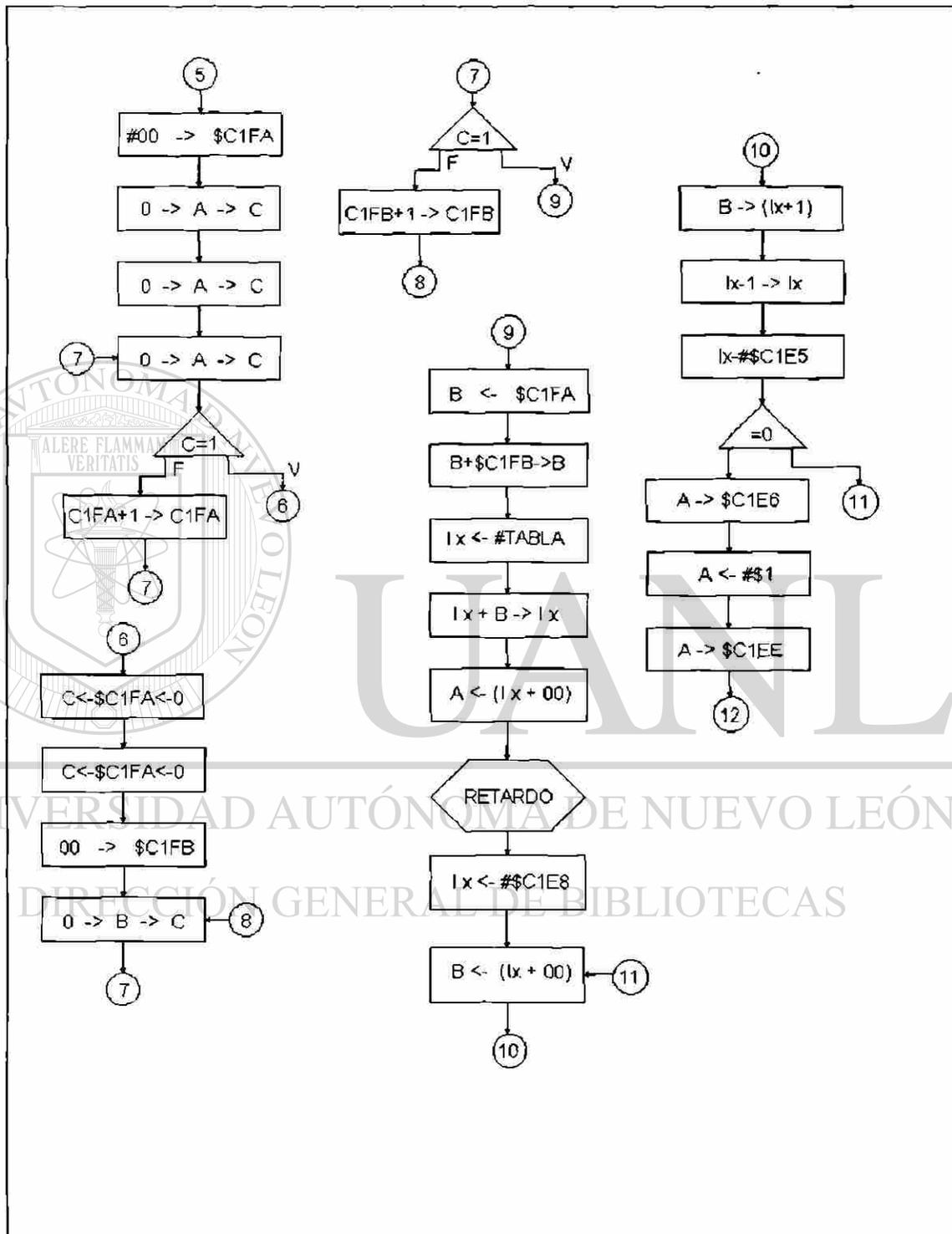


Fig. 3.5f Diagrama de flujo para leer el teclado, Parte 2

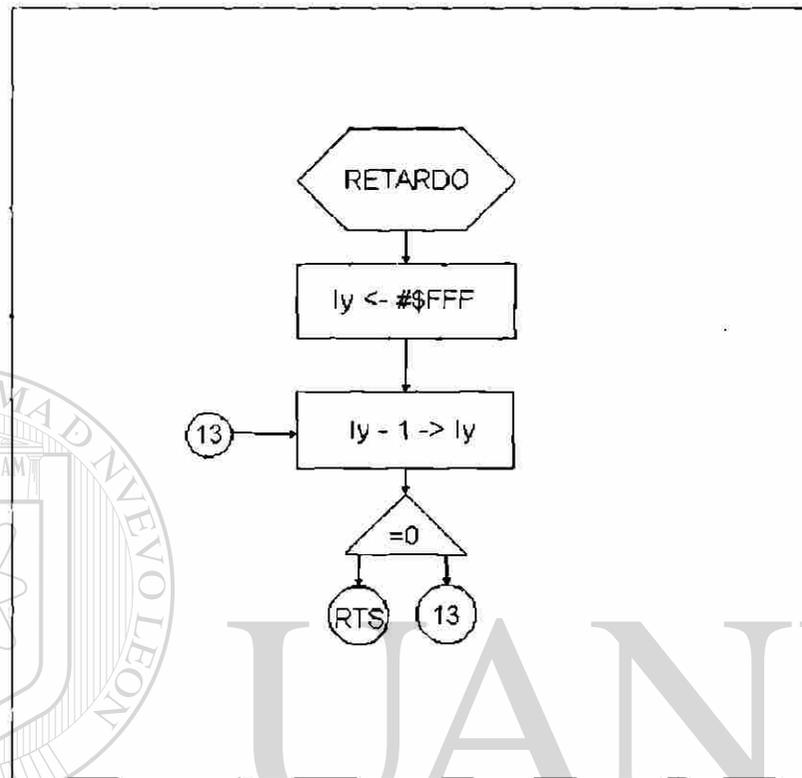


Fig. 3.5f Diagrama de flujo para leer el teclado, Parte 3

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS

LISTADO DEL PROGRAMA

```

*****
*** Programa para realizar la lectura del teclado y ***
*** el manejo del display multidigito ***
*****

```

```

0000 CPU "e:\c16\6811.tbl"
0000 HOF "mot8"

```

```

;variables
0000 org 0
0000 fila: dfs 1 ; aux. en lectura del teclado
0001 column: dfs 1 ; " " " " "
0002 tecpen: dfs 1 ; bandera de tecla pendiente
0003 buffer: dfs 4 ; buffer del display

```

```

; Programa
C000 org 0C000h
C000 8600 ldaa #0h
C002 9703 staa buffer+0 ; buffer del display
C004 9704 staa buffer+1 ; " " "
C006 9705 staa buffer+2 ; " " "
C008 9706 staa buffer+3 ; " " "
C00A 863C ldaa #03ch
C00C B71008 staa DDRD
C00F 86FF ldaa #0ffh
C011 B71004 staa PORTB
C014 CE0003 denuevo: ldx #buffer
C017 8604 ldaa #04h
C019 E600 continua: ldab 0,x
C01B F71004 stab PORTB
C01E B71007 staa PORTD
C021 B6100A ldaa PORTE
C024 C40F andb #0fh
C026 C10F cmpb #0fh
C028 260D bne tecopr ; tecla oprimida
C02A C6FF ldab #0ffh
C02C F71007 stab PORTD
C02F 48 lsla
C030 08 inx
C031 8140 cmpa #40h
C033 27DF beq denuevo
C035 20E2 bra continua

```

```

C037 7F0000 tecopr: clr fila
C03A 44 lsra
C03B 44 lsra
C03C 44 corre: lsra
C03D 2505 bcs colum
C03F 7C0000 inc fila
C042 20F8 bra corre
C044 780000 colum: lsl fila

```

C047	780000		lsl	fila	
C04A	7F0001		clr	columna	
C04D	54	correl:	lsrb		
C04E	2505		bcs	tecla	
C050	7C0001		inc	columna	
C053	20F8		bra	correl	
C055	D600	tecla:	ldab	fila	
C057	DB01		addb	columna	
C059	CEC080		ldx	#tabla	
C05C	3A		abx		
C05D	A600		ldaa	0,x	;lee codigo de tecla
C05F	BDC077		jsr	retardo	; elimina rebote
C062	CE0006		ldx	#buffer+3	
C065	E600	corre2:	ldab	0,x	; inserta el codigo
C067	E701		stab	l,x	; de la tecla oprimida
C069	09		dex		; recorre la informacion
C06A	8C0003		cpx	#buffer	; en el display
C06D	26CD		bne	corre	
C06F	9703		staa	buffer	
C071	8601		ldaa	#01	
C073	9702		staa	tecpen	; pone bandera tecla pendiente
C075	209D		bra	denuuevo	
		; subrutinas			
C077	18CE0FFF	retardo:	ldy	#0fffh	
C07B	1809	reta:	dey		
C07D	26FC		bne	reta	
C07F	39		rts		
		; tabla de codigos de las teclas			
C080	0104070A	TABLA:	dfb	01h,04h,07h,0Ah	
C084	02050800		dfb	02h,05h,08h,00h	
C088	0306090C		dfb	03h,06h,09h,0ch	

;Registros:

1000	=	PORTA:	equ	1000h
1004	=	PORTB:	equ	1004h
100A	=	PORTE:	equ	100ah
1007	=	PORTD:	equ	1007h
1008	=	DDR D:	equ	1008h

END

0003	BUFFER	C044	COLUM	0001	COLUMNA
C019	CONTINUA	C03C	CORRE	C04D	CORREI
C065	CORRE2	1008	DDR D	C014	DENUEVO
0000	FILA	1000	PORTA	1004	PORTB
1007	PORTD	100A	PORTE	C07B	RETA
C077	RETARDO	C080	TABLA	C055	TECLA
C037	TECOPR	0002	TECPEN		

DIAGRAMA ESQUEMATICO

En la figura 3.5g se ilustra el diagrama esquemático del módulo de display-teclado.

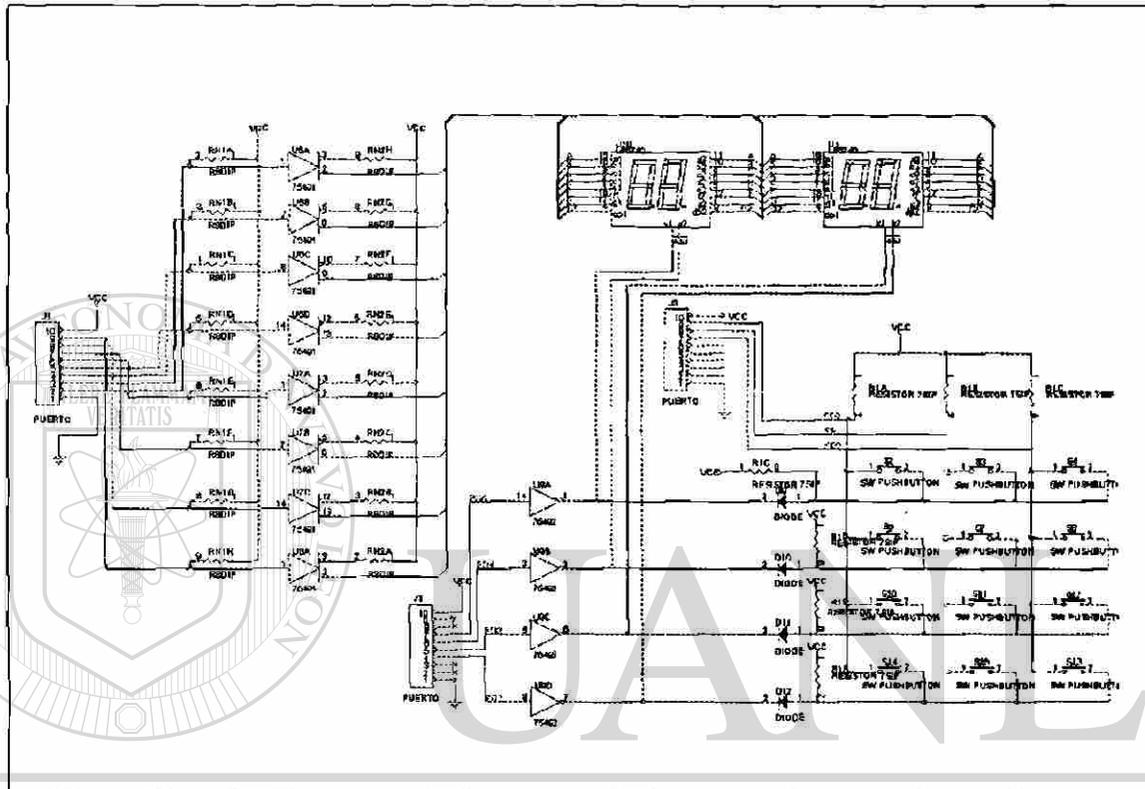


Fig. 3.5g Diagrama esquemático del módulo de display-teclado

MASCARA DE COMPONENTES

En la siguiente figura 3.5h se muestra la máscara de componentes del módulo de display-teclado.

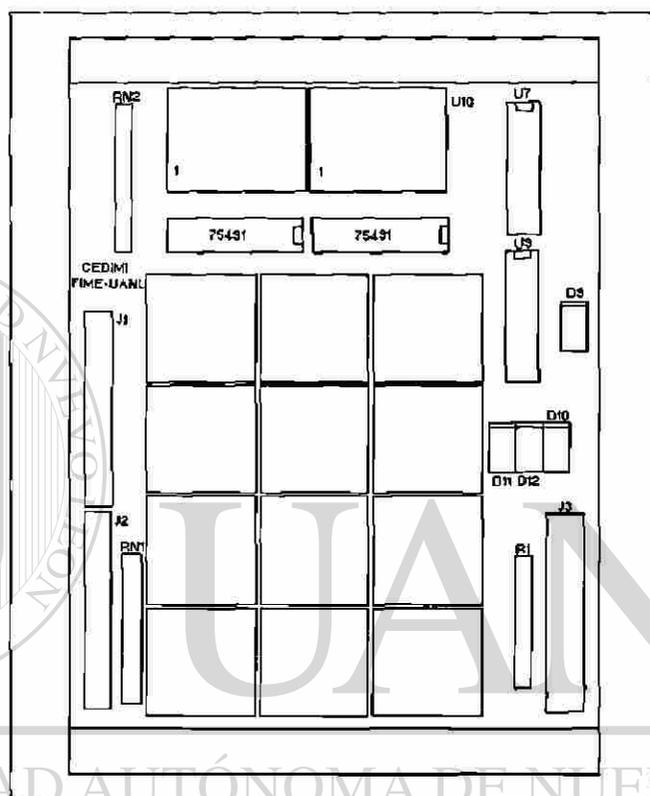


Fig. 3.5h Máscara de componentes del módulo de display-teclado

LISTADO DE PARTES

En la Tabla 3.5b se muestra el listado de componentes correspondiente al módulo de display-teclado.

ARTICULO	CANTIDAD	REFERENCIA	PORTE
1	4	D9, D10, D11, D12	DIODE
2	3	J1, J2, J3	PUERTO
3	2	RN1, RN2	R 8DIP
4	1	R1	RESISTOR 7SIP
5	12	S2, S3, S4, S5, S6, S7, S8, S9, S10, S11, S12, S13, S14, S16	SW PUSHBUTTON
6	2	U4, U10	LB6740
7	3	U6, U7, Y8	75491
8	1	U9	75492

Tabla 3.5b Listado de componentes del módulo de display-teclado

3.6 MAQUETA DEL CONTROL ON-OFF DE TEMPERATURA

INTRODUCCION.

La maqueta del control de temperatura se ha desarrollado con el propósito de simular un sistema de control de temperatura mediante un microcontrolador, debido a que estos sistemas son aplicaciones típicas de control y se presentan generalmente en hornos de fundición, de secado de pintura, intercambiadores de calor, etc., (ver figura 3.6a).

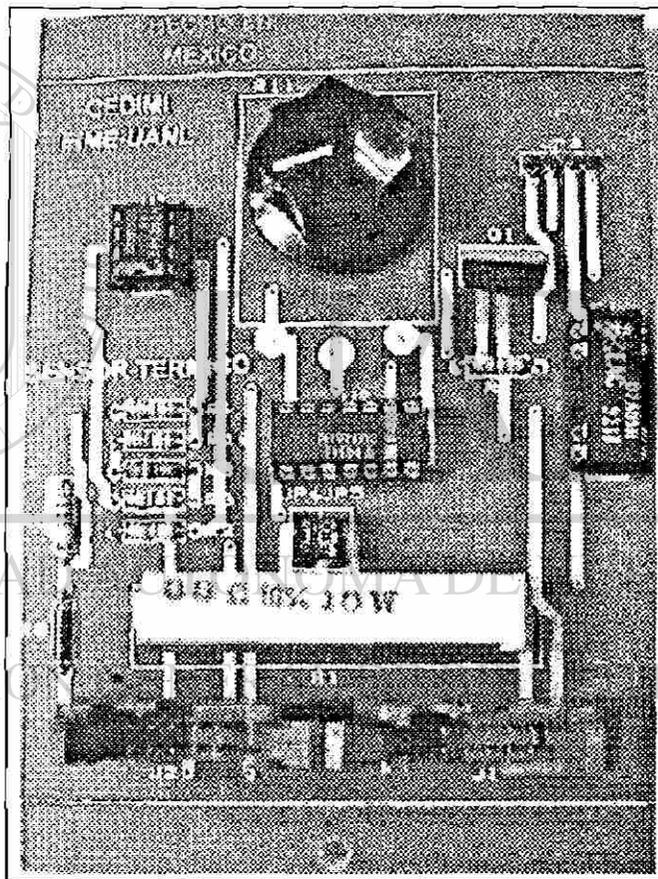


Fig. 3.6a Maqueta del control on/off de temperatura

DESCRIPCION

La maqueta está formado por los 4 componentes básicos de un control de temperatura de tipo On-Off, los cuales son: la referencia, la variable, el elemento final de control y la retroalimentación.

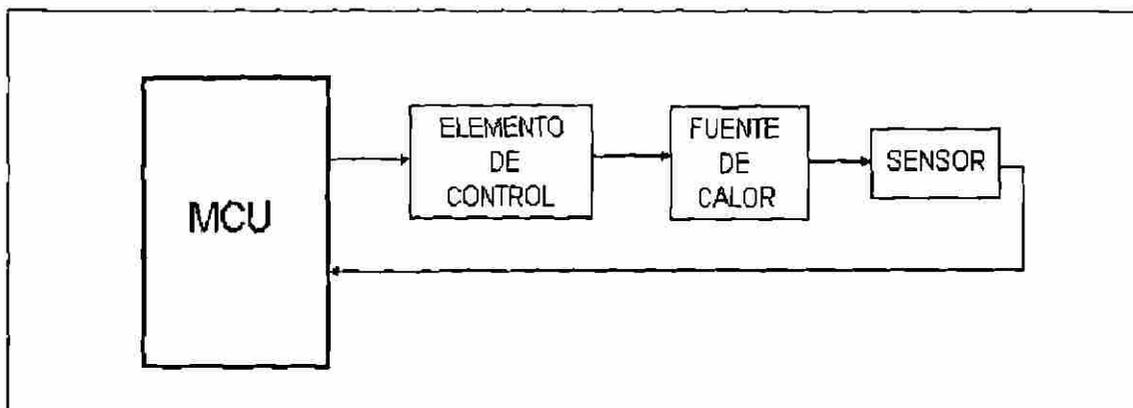


Fig. 3.6b Diagrama a bloques del módulo de la maqueta del control on-off de temperatura

La variable a controlar es la temperatura, en este caso representada por una fuente de calor construida en base a una resistencia de potencia de 10 watts, alimentada por una fuente de 10 volts, el elemento final de control está construido en base a un regulador de un polo un tiro, manejado por el transistor bipolar a modo de amplificador, la retroalimentación está construido en base a un sensor de temperatura semiconductor de diodo de tipo LM335 acoplado a la superficie para sensar por conducción en la parte central de la resistencia, la salida del sensor está conectado a un amplificador operacional cuya función es la de acondicionador de señal, finalmente un potenciómetro de precisión de $10K_{\Omega}$ para establecer el punto de referencia.

METODOLOGIA DE USO

Como primer paso, efectuar la conexión entre el módulo de microcontrolador y la maqueta del control On-Off de temperatura, como se muestra en el diagrama de bloques de la figura 3.6b, en donde el puerto de salida (Port A = b1 + 5) activará al relevador y éste a su vez a la fuente de calor, como entradas de retroalimentación al microcontrolador está a la salida del sensor de temperatura que será conectada al puerto E (Port E = b1 + 2) de entrada analógica a este mismo puerto será conectada la señal de referencia proporcionada por el potenciómetro. (Port E = b1 + 3).

PRECAUCIONES DE USO

- Evitar mantener energizada la fuente de calor durante un tiempo prolongado.

PROGRAMA

En la figura 3.6c se muestra el diagrama de flujo y la codificación para leer el control on-off de temperatura.

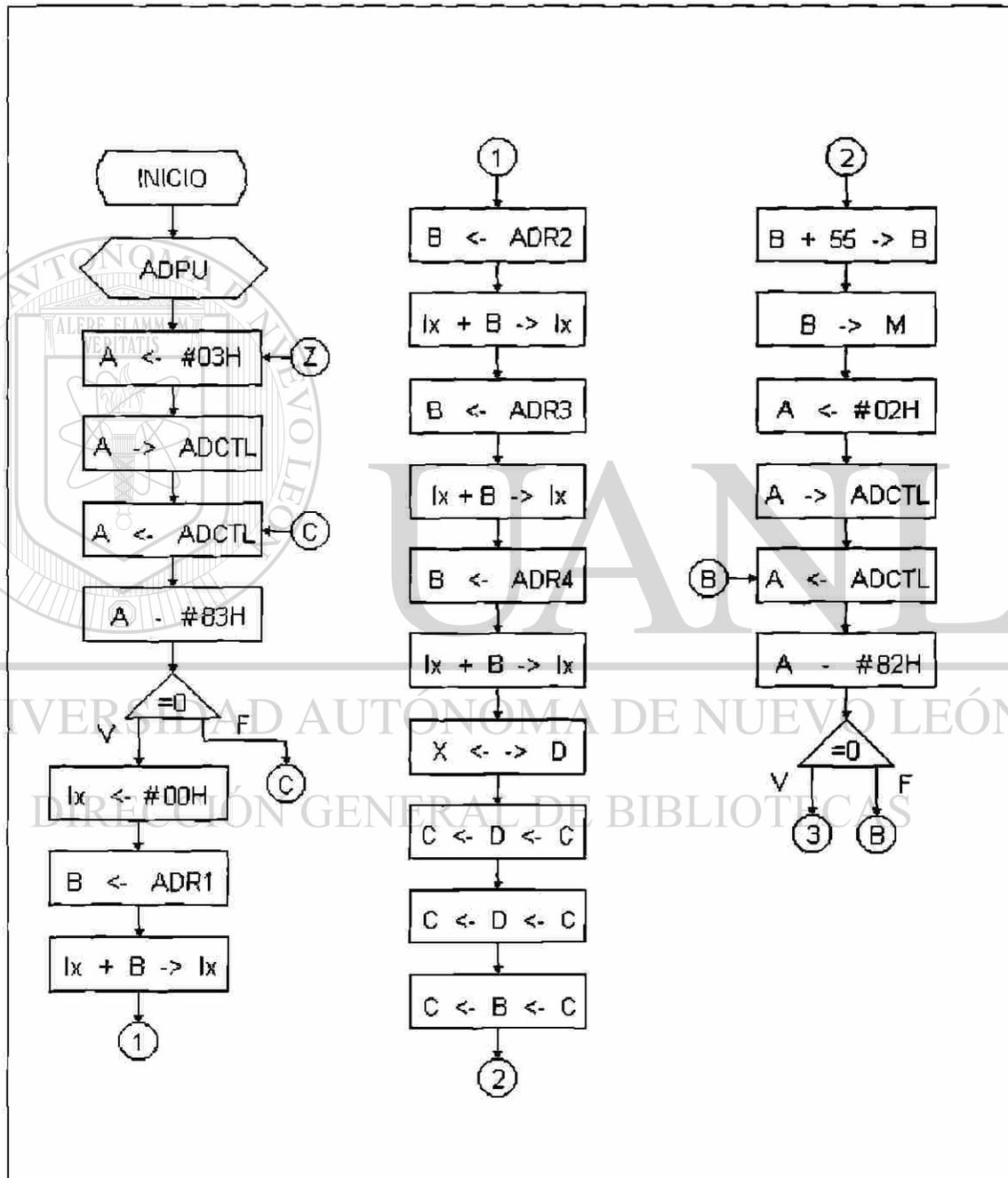


Fig. 3.6c Diagrama de flujo para leer el control on-off de temperatura, Parte 1

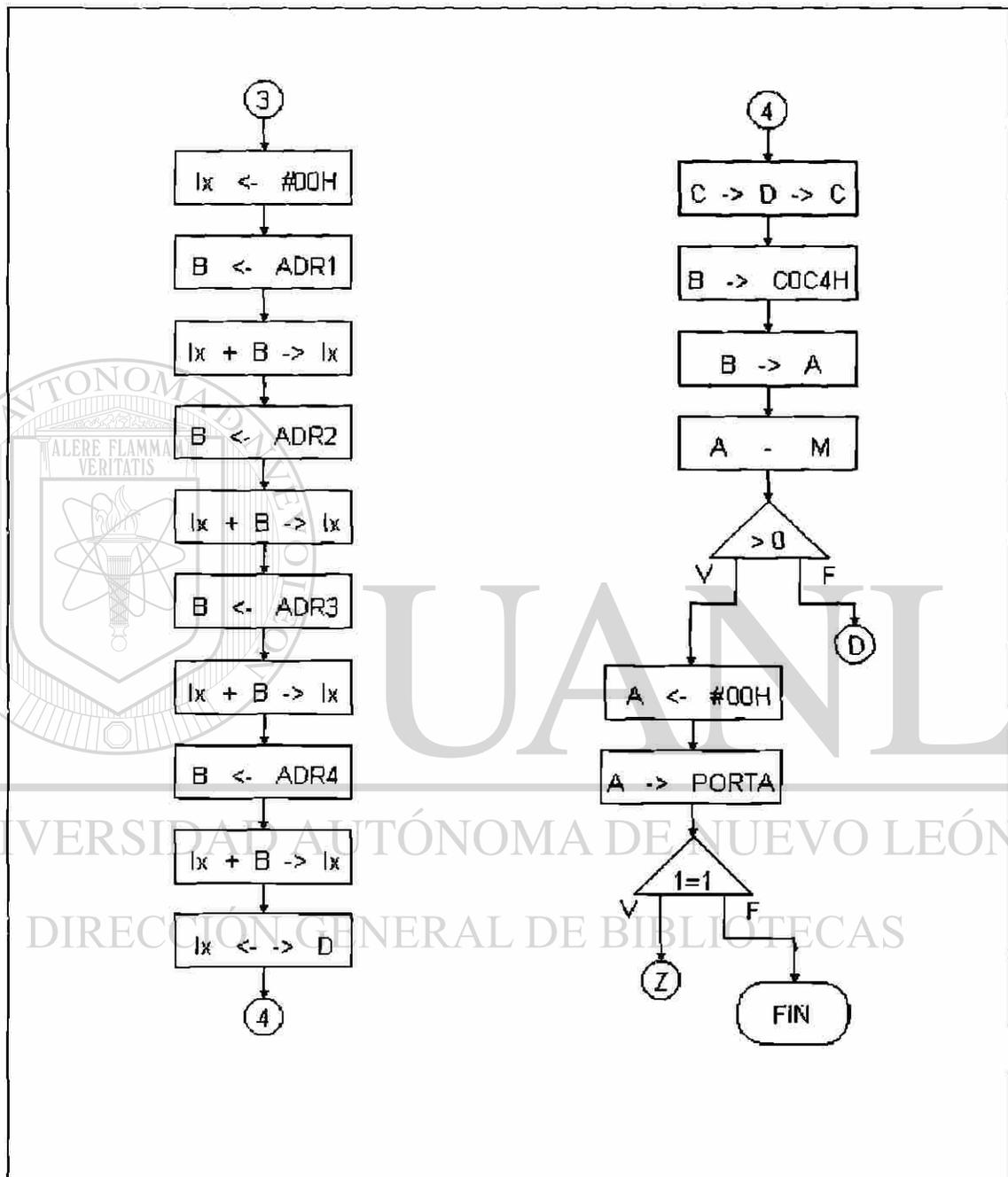


Fig. 3.6c Diagrama de flujo para leer el control on-off de temperatura, Parte 2

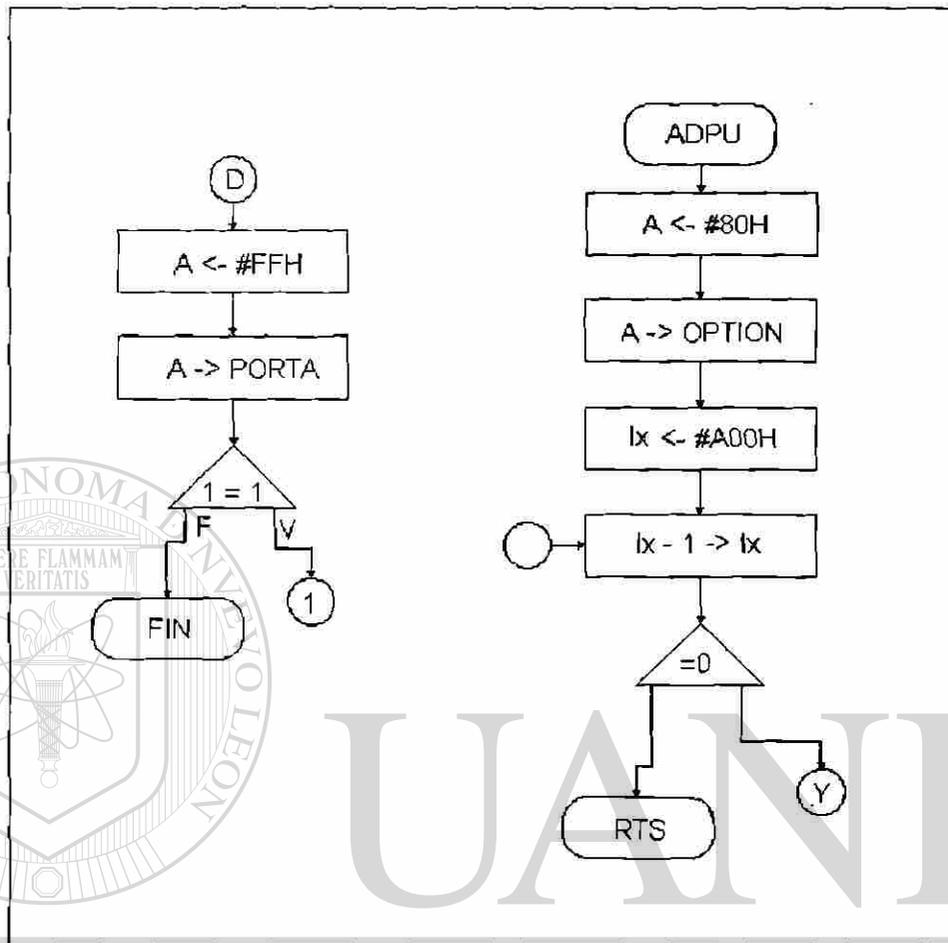


Fig. 3.6c Diagrama de flujo para leer el control on-off de temperatura, Parte 3

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS

LISTADO DEL PROGRAMA

```

*****
;*** Programa para realizar un Control ON-OFF ****
;*** de temperatura ****
*****

```

```

0000          CPU "e:\c16\6811.tbl"
0000          HOF "MOT8"

```

:Variables

```

0000          org      0h
0000          mem0:    dfs      1
0001          mem1:    dfs      1

```

:Programa

```

C000          org      0c000h
C000 BDC05E          jsr      adpu
C003 8603          onoff:   ldaa     #03h
C005 B71030          staa     ADCTL
C008 B61030          espera:  ldaa     ADCTL
C00B 8480          anda     #80h
C00D 26F9          bne     espera
C00F CE0000          ldx     #0h
C012 F61031          ldab    ADR1
C015 3A          abx
C016 F61032          ldab    ADR2
C019 3A          abx
C01A F61033          ldab    ADR3
C01D 3A          abx
C01E F61034          ldab    ADR4
C021 3A          abx
C022 8F          xgdx
C023 04          lsr     lsr
C024 04          lsr
C025 04          lsr
C026 CB55          addb    #055h
C028 D700          stab    mem0
C02A 8602          ldaa     #02h
C02C B71030          staa     ADCTL
C02F B61030          espera1: ldaa     ADCTL
C032 8182          cmpa    #82h
C034 26F9          bne     espera1
C036 CE0000          ldx     #0h
C039 CE0000          ldx     #0h
C03C F61031          ldab    ADR1
C03F 3A          abx
C040 F61032          ldab    ADR2
C043 3A          abx
C044 F61033          ldab    ADR3

```

C047	3A		abx	
C048	F61034		ldab	ADR4
C04B	3A		abx	
C04C	8F		xgdx	
C04D	04		lsrd	
C04E	D701		stab	mem1
C050	17		tba	
C051	9100		cmpa	mem0
C053	2500		blo	sigue
C055	8600	sigue:	ldaa	#0h
C057	B71000		staa	PORTA
C05A	27A7		beq	onoff
C05C	20FE		bra	*
;Subrutinas				
C05E	8680	adpu:	ldaa	#80h
C060	B71039		staa	OPTION
C063	CE0A00		ldx	#0a00h
C066	09	ad:	dex	
C067	26FD		bne	ad
C069	39		rts	
;Registros				
1000	=	PORTA:	equ	1000h
100A	=	FORTE:	equ	100Ah
1030	=	ADCTL:	equ	1030h
1031	=	ADR1:	equ	1031h
1032	=	ADR2:	equ	1032h
1033	=	ADR3:	equ	1033h
1034	=	ADR4:	equ	1034h
1039	=	OPTION:	equ	1039h

END

C066	AD	1030	ADCTL	C05E	ADPU
1031	ADR1	1032	ADR2	1033	ADR3
1034	ADR4	C008	ESPERA	C02F	ESPERA1
0000	MEM0	0001	MEM1	C003	ONOFF
1039	OPTION	1000	PORTA	100A	FORTE
C055	SIGUE				

MASCARA DE COMPONENTES

En la siguiente figura 3.6e se muestra la máscara de componentes de la maqueta del control on-off de temperatura.

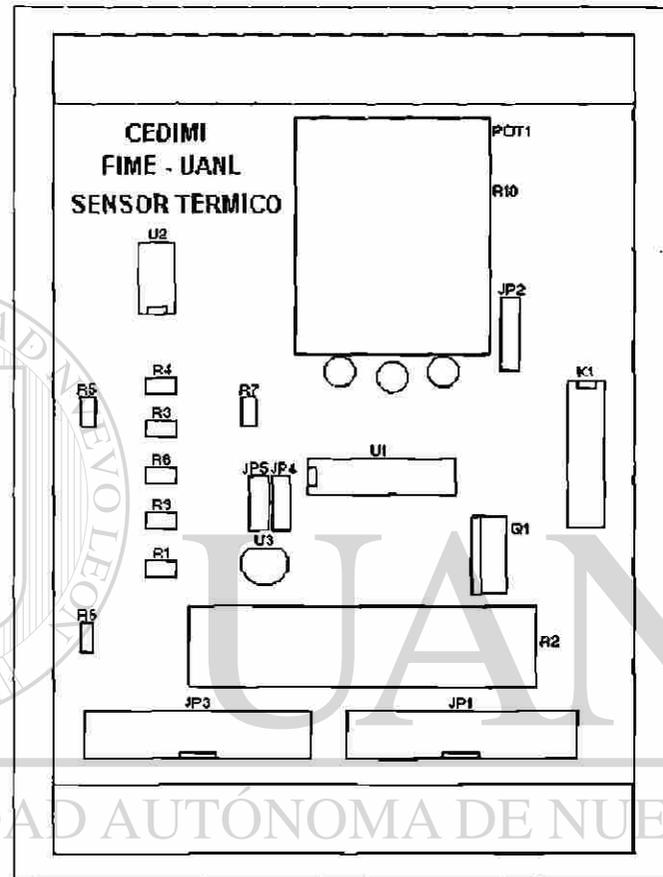


Fig. 3.6e Máscara de componentes del control on-off de temperatura

LISTADO DE PARTES

En la Tabla 3.6a se muestra el listado de componentes correspondiente a la maqueta del control on-off de temperatura.

ARTICULO	CANTIDAD	REFERENCIA	PORTE
1	2	JP1, JP3	HEADER 10
2	1	JP2	HEADER 4
3	2	JP4, JP5	JUMPER
4	1	K1	RELAY EAC
5	1	Q1	NPN BCE
6	9	R1, R2, R3, R4, R5, R6, R7, R8, R9	R
7	1	R10	POT
8	1	U1	04
9	1	U2	741
10	1	U3	LM335

Tabla 3.6a Listado de componentes de la maqueta del control on-off de temperatura

3.7 MAQUETA DE POSICIONAMIENTO ANGULAR MEDIANTE UN MOTOR DE PASOS (STEPPING MOTOR)

INTRODUCCION

Esta maqueta se ha desarrollado con el propósito de simular un sistema posicionador angular, componente típico en un sistema de control de proceso y en general en una aplicación del microcontrolador que implique la manipulación de mecanismos, tales como un control numérico para máquinas-herramientas, o el posicionamiento del rodillo y la cabeza de una impresora de impacto, (ver figura 3.7a).

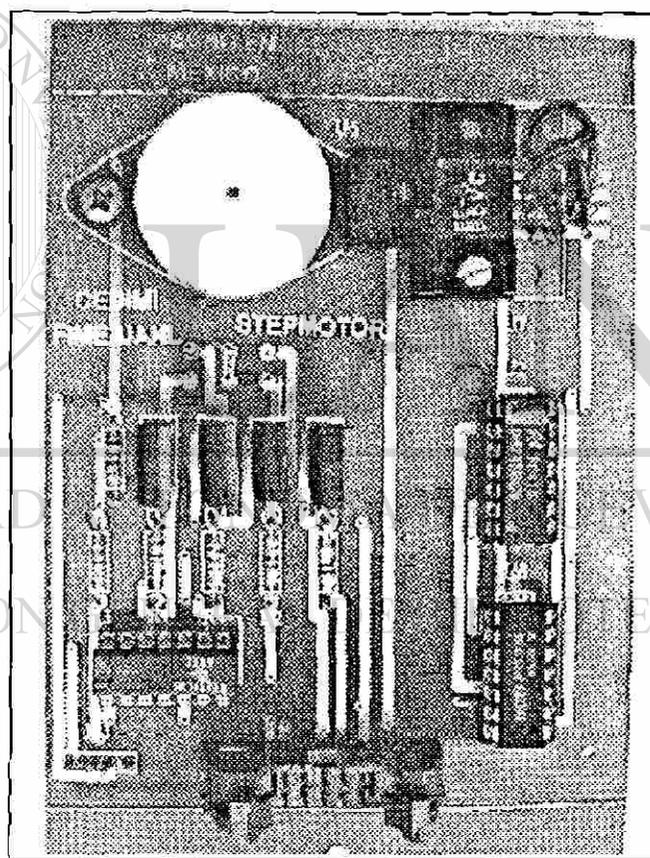


Fig. 3.7a Maqueta de posicionamiento angular de un motor de pasos

DESCRIPCION

Esta maqueta está compuesto por un motor de pasos de 15 °/paso, un sensor óptico para posicionar el motor en una referencia cero o como detector de revolución, un circuito para

proporcionar la secuencia de avance del motor. Además se le dotó de una línea para la selección de sentido de giro y una línea que controle la desenergización total del motor para evitar el sobrecalentamiento del mismo.

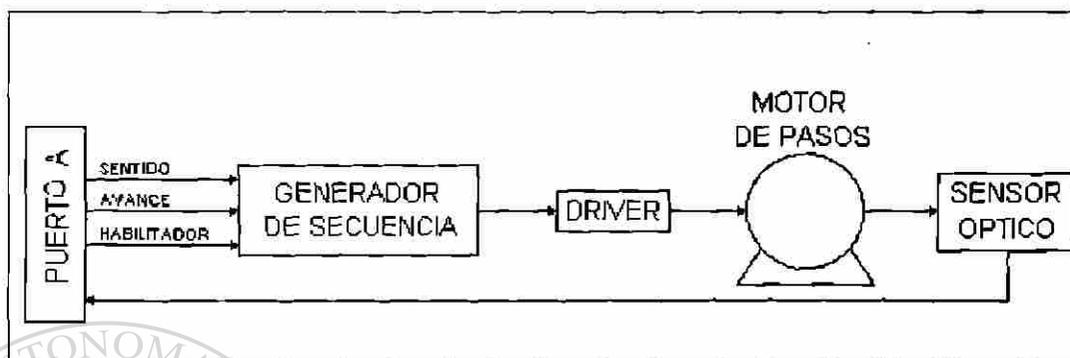


Fig. 3.7b Diagrama a bloques de la maqueta de posicionamiento angular de un motor de pasos

METODOLOGIA

Para el control de este módulo se requieren de 3 líneas de entrada y una línea de salida, la asignación se indica la siguiente tabla.

PUERTO A	LINEA
PA0	SENSOR
PA3	AVANCE
PA4	SENTIDO
PA6	ENERGIZACION

Programa de avance de un paso consistirá básicamente en energizar el motor, establecer sentido y generar una transición negativa en la línea de avance y posteriormente desenergizar el motor.

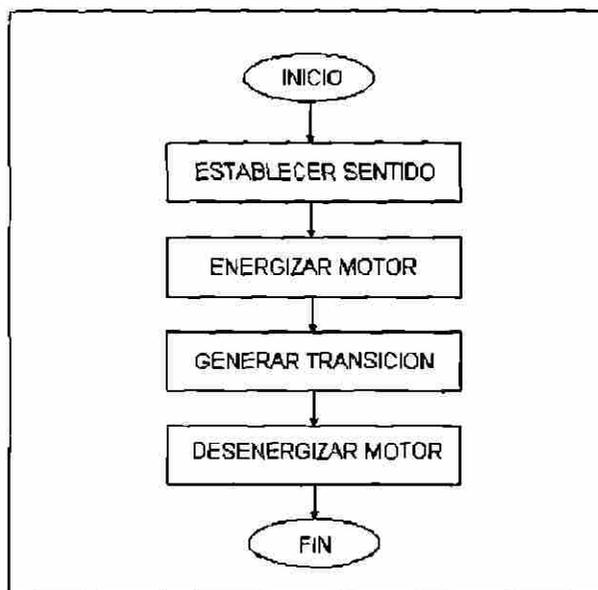


Fig. 3.7c Diagrama de ideas del programa para el avance de un paso al motor

Si este programa se estructura como una subrutina, en la que datos de entrada serían el sentido de giro y el número de pasos, la operación 1, 2 y 4 solo se ejecutarían una sola vez mientras que la operación 3 se ejecutaría tantas veces sea el número de pasos un diagrama de ideas podría ser el siguiente:

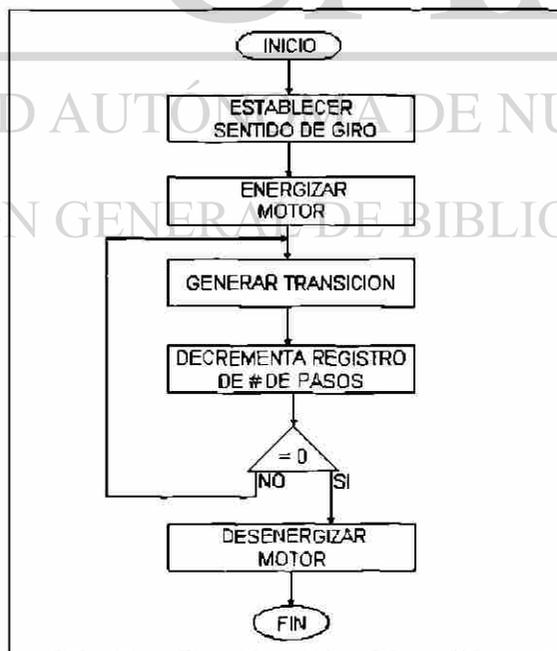


Fig. 3.7d Diagrama de ideas de una subrutina de avance de un paso

PROGRAMA

En la figura 3.7e se muestra el diagrama de flujo y la codificación para posicionamiento angular del motor de pasos.

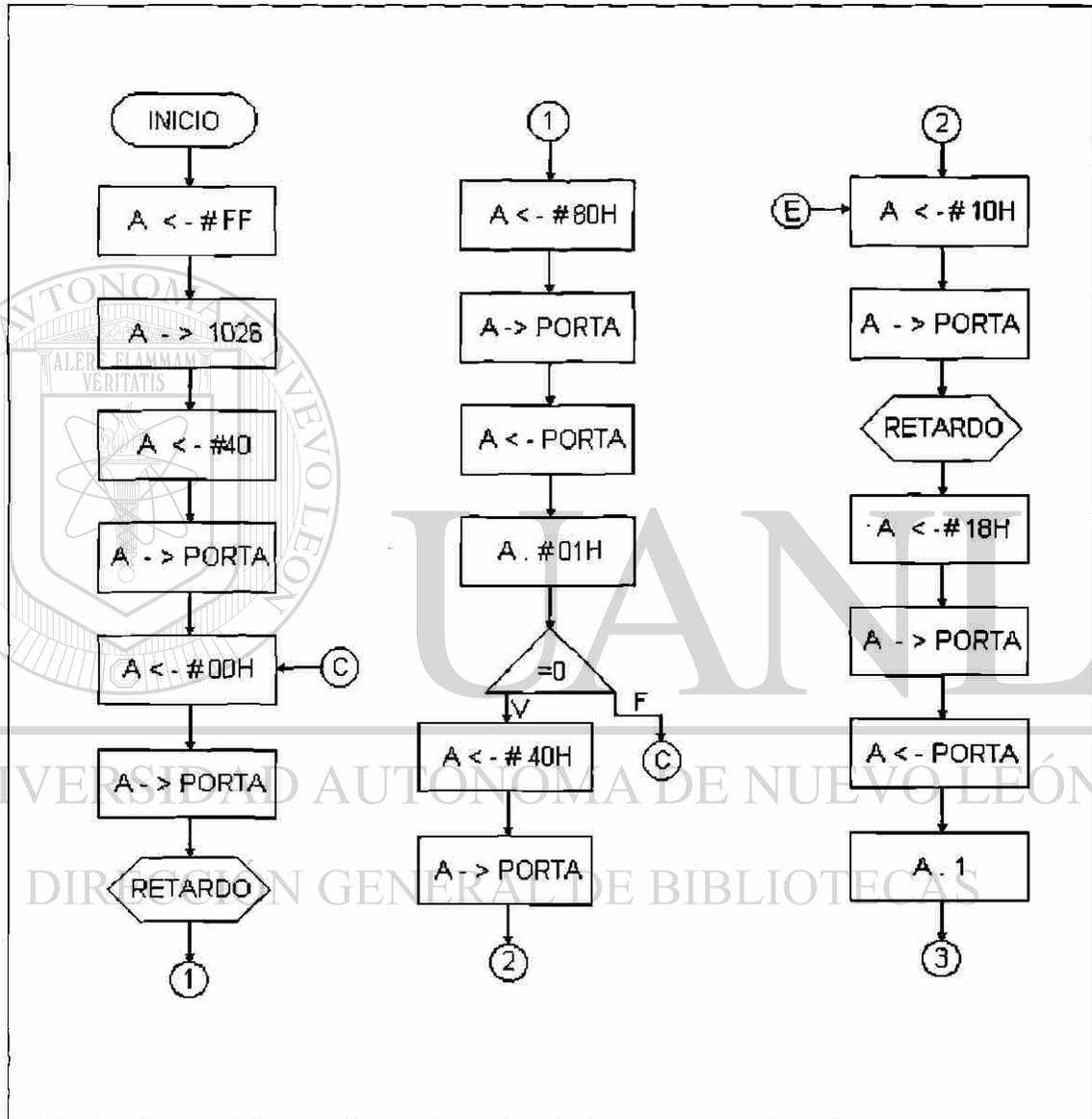


Fig. 3.7e Diagrama de flujo para posicionamiento angular de un motor de pasos, Parte 1

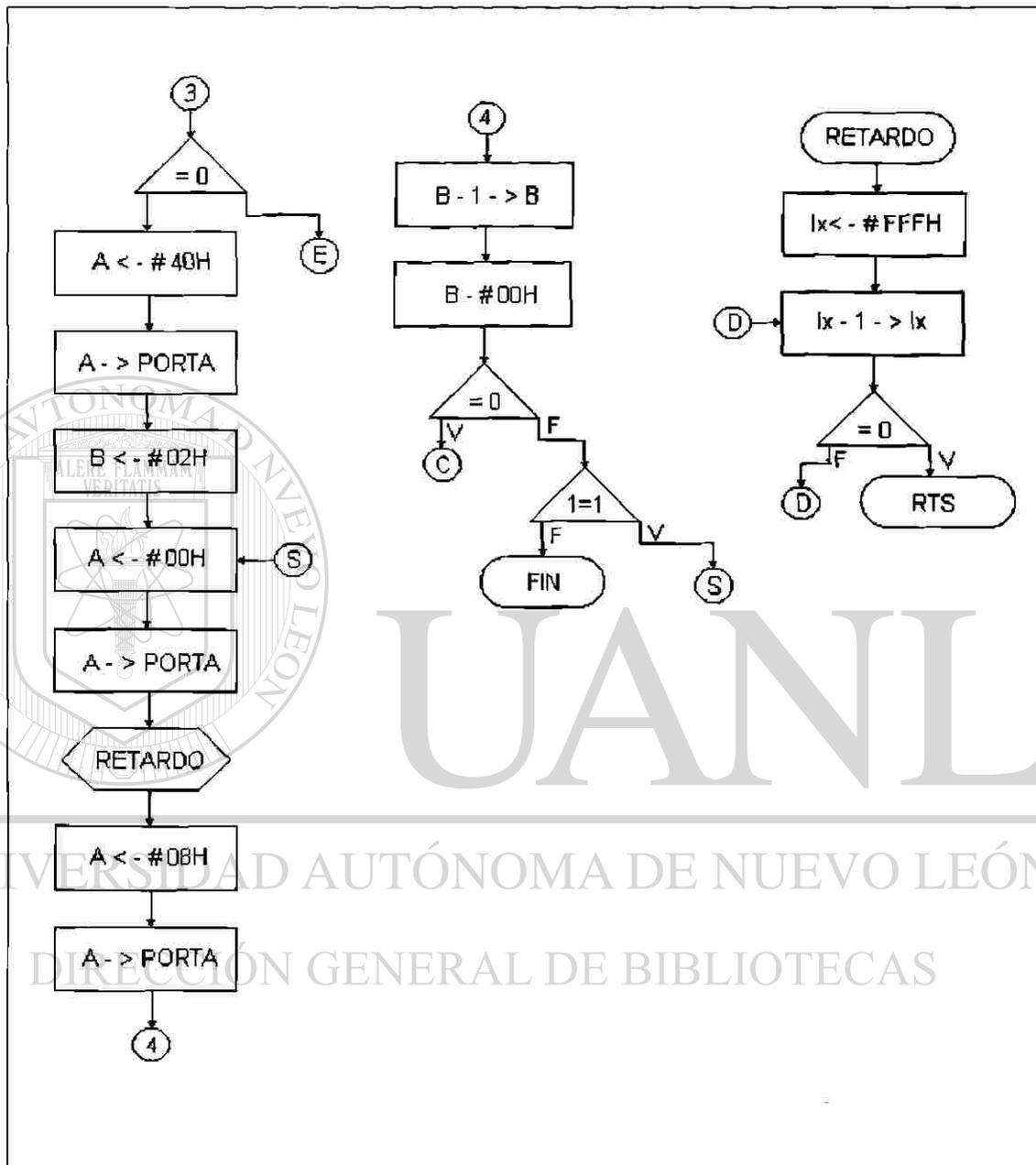


Fig. 3.7e Diagrama de flujo para posicionamiento angular de un motor de pasos, Parte 2

LISTADO DEL PROGRAMA

```

*****
;*** Programa para controlar posicion mediante un motor ***
;*** de pasos ***
*****

```

```

0000          CPU "e:\c16\6811.tbl"
0000          HOF "MOT8"

```

```

;Variables

```

```

;Programa

```

```

C000          org 0c000h
C000 8688     ldaa #088h
C002 B71026   staa PACTL
C005 8640     ldaa #40h
C007 B71000   staa PORTA
C00A 8600     cicl: ldaa #0
C00C B71000   staa PORTA
C00F BDC054   jsr  retardo
C012 8680     ldaa #80h
C014 B71000   staa PORTA
C017 B61000   ldaa PORTA
C01A 8401     anda #01h
C01C 26EC     bne  cicl
C01E 8640     ldaa #40h
C020 B71000   staa PORTA
C023 8610     cicl2: ldaa #10h
C025 B71000   staa PORTA
C028 BDC054   jsr  retardo
C02B 8618     ldaa #18h
C02D B71000   staa PORTA
C030 B61000   ldaa PORTA
C033 8401     anda #01h
C035 26EC     bne  cicl2
C037 8640     ldaa #40h
C039 B71000   staa PORTA
C03C C602     ldab #02h
C03E 8600     step1: ldaa #0
C040 B71000   staa PORTA
C043 BDC054   jsr  retardo
C046 8608     ldaa #8
C048 B71000   staa PORTA
C04B 5A       decb
C04C C100     cmpb #0
C04E 27BA     beq  cicl
C050 25EC     bcs  step1
C052 20FE     bra  *

```

```

;Subrutinas

```

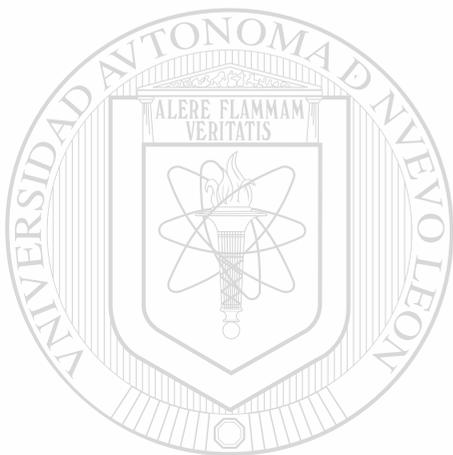
```

C054          retardo:
C054 CEFFFF   ldx  #0ffffh
C057 09       reta:  dex

```

```
C058 26FD          bne  reta
C05A 39            rts
                  ;Registros
1000 =            PORTA: equ  1000h
1026 =            PACTL: equ  1026h

                  END
C00A CICL         C023 CICL2      1026 PACTL
1000 PORTA        C057 RETA       C054 RETARDO
C03E STEP1
```



UANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS



DIAGRAMA ESQUEMATICO

En la figura 3.7f se ilustra el diagrama esquemático de la maqueta para posicionamiento angular del motor de pasos.

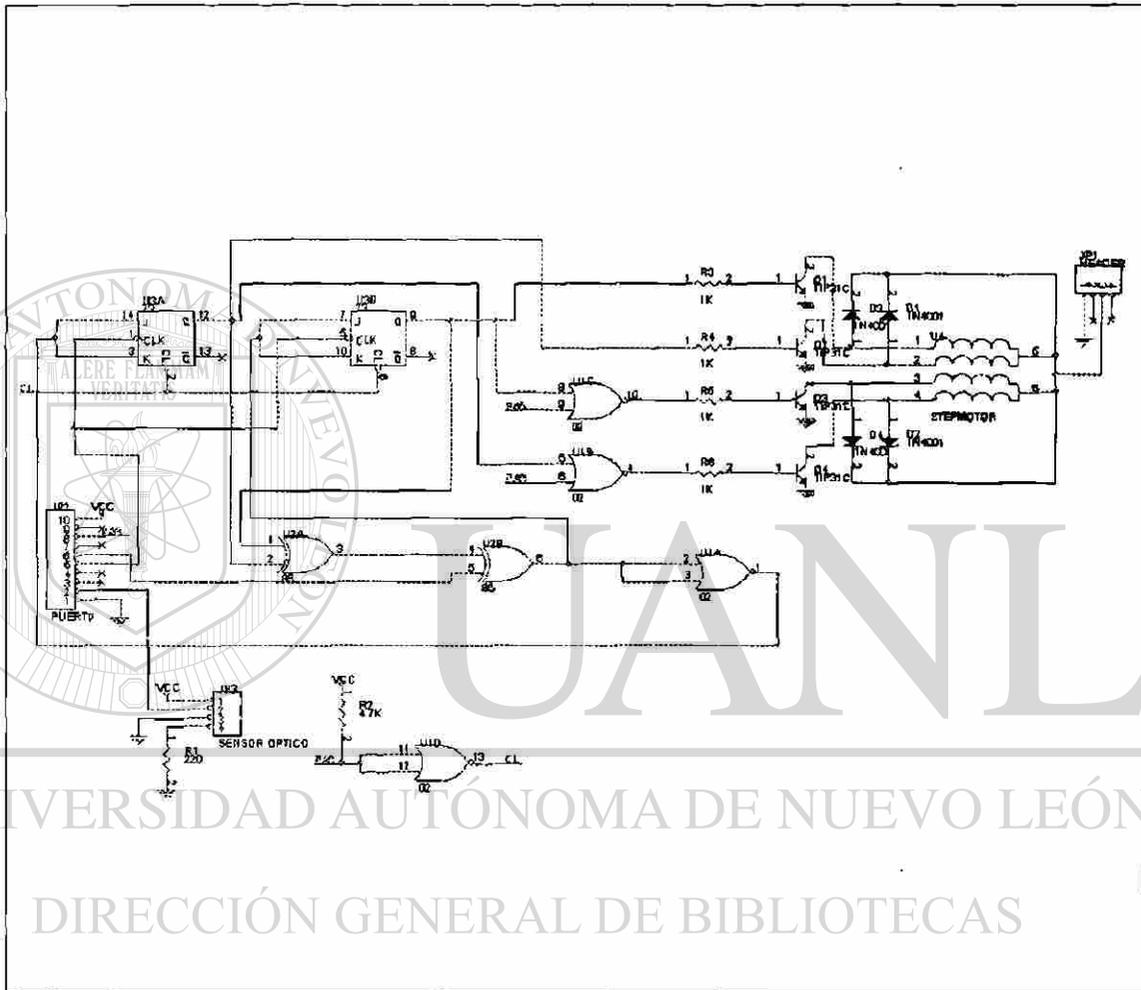


Fig. 3.7f Diagrama esquemático de la maqueta de posicionamiento angular de un motor de pasos

MASCARA DE COMPONENTES

En la siguiente figura 3.7g se muestra la máscara de componentes de la maqueta para posicionamiento angular del motor de pasos.

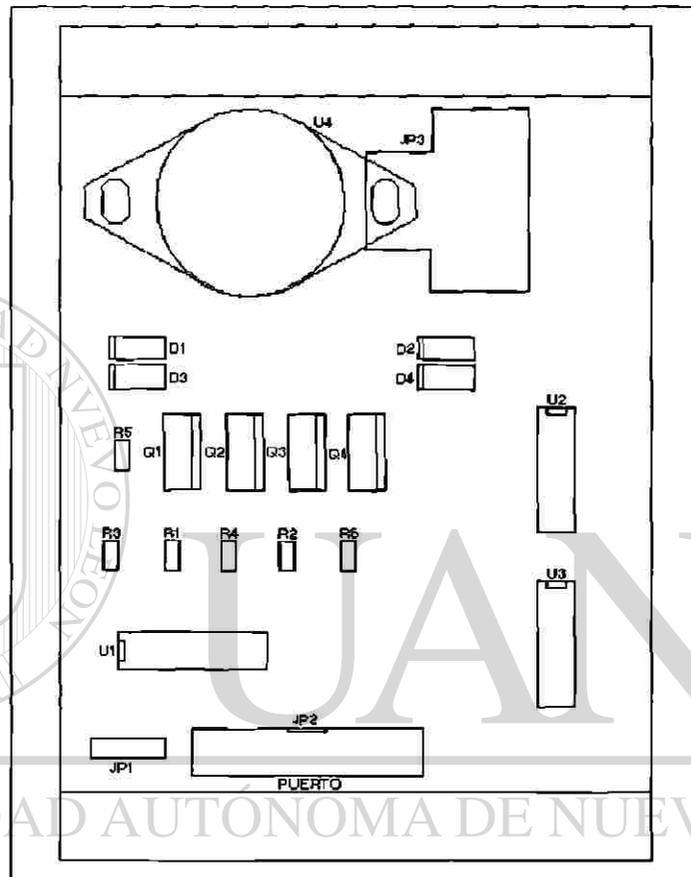


Fig. 3.7g Máscara de componentes de la maqueta de posicionamiento

LISTADO DE PARTES

En la Tabla 3.7a se muestra el listado de componentes correspondiente a la maqueta para posicionamiento angular del motor de pasos.

ARTICULO	CANTIDAD	REFERENCIA	PORTE
1	4	D1, D2, D3, D4	1N4001
2	1	JP1	HEADER 4
3	1	JP2	PUERTO
4	1	JP3	SENSOR OPTICO
5	4	Q1, Q2, Q3, Q4	TIP31C
6	1	R1	220
7	1	R2	4.7K
8	4	R3, R4, R5, R6	1K
9	1	U1	02
10	1	U2	86
11	1	U3	773
12	1	U4	STEPMOTOR

Tabla 3.7a Listado de componentes de la maqueta de posicionamiento angular de un motor de pasos

DIRECCIÓN GENERAL DE BIBLIOTECAS

3.8 MAQUETA DEL CONTROL DE VELOCIDAD DE UN MOTOR DE C.D.

INTRODUCCION

La maqueta del control de velocidad de un motor de C.D. se ha desarrollado con el propósito de simular un sistema de control de velocidad mediante un microcontrolador debido a que estos sistemas son muy utilizados en la industria y se presentan generalmente en sistemas de laminación, sistemas de enrollamiento de material, sistemas de transporte impulsado por motores eléctricos, etc., (ver figura 3.8a).

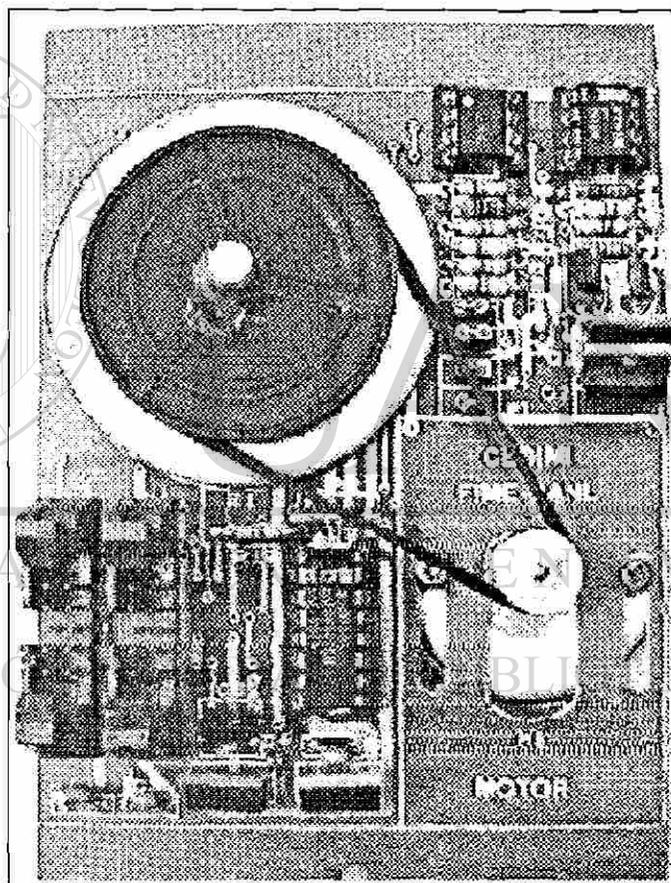


Fig. 3.8a Maqueta del control de velocidad de un motor de C.D.

DESCRIPCION

La maqueta está formado por los 4 componentes básicos de un control de velocidad, los cuales son: la referencia, la variable, el elemento final de control y la retroalimentación.

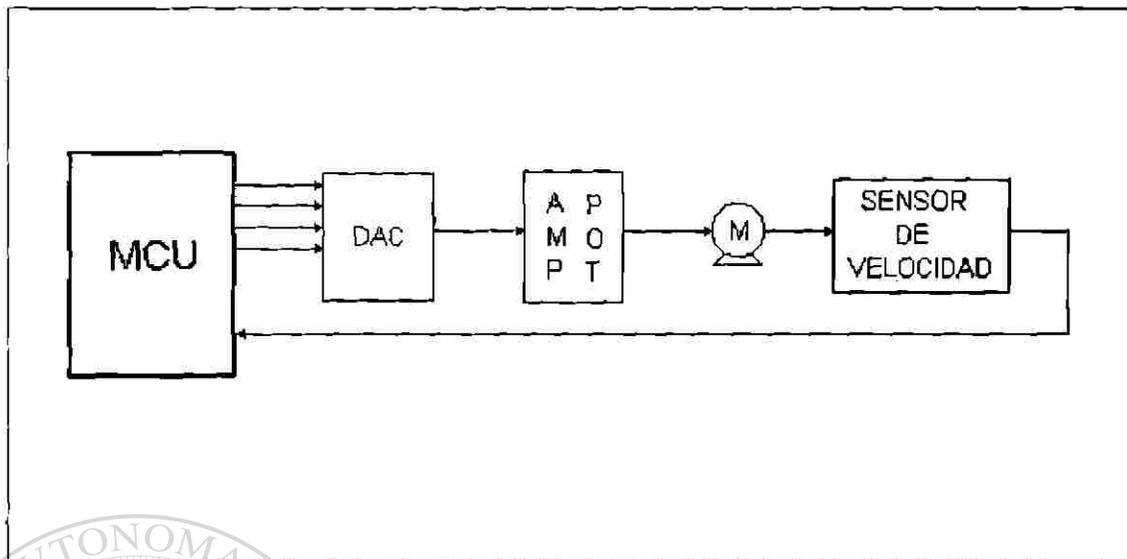


Fig. 3.8b Diagrama a bloques de la maqueta de un control de velocidad de un motor de C.D.

La variable a controlar es la velocidad, en este caso un motor de C.D., el elemento final de control está compuesto de un convertidor digital/análogo y un juego de transistores que se encargan de manejar la carga del motor de C.D., la retroalimentación se hace por medio de un sensor óptico, el cual nos da un pulso por cada vuelta del motor, finalmente la referencia o velocidad deseada es un parámetro que se le da al sistema digitalmente.

DIRECCIÓN GENERAL DE BIBLIOTECAS METODOLOGIA DE USO

Esta maqueta tiene 2 conectores, un conector (J1) que está conectado al Puerto B, estas líneas van conectadas al convertidor digital/análogo, el segundo conector (J2) va conectado al Puerto A, en el cual se aprovecha la función de conteo de pulsos de dicho puerto.

PRECAUCIONES DE USO

- Conectar correctamente los conectores.

PROGRAMA

En la figura 3.8c se muestra el diagrama de flujo y la codificación para controlar la velocidad de un motor de C.D.

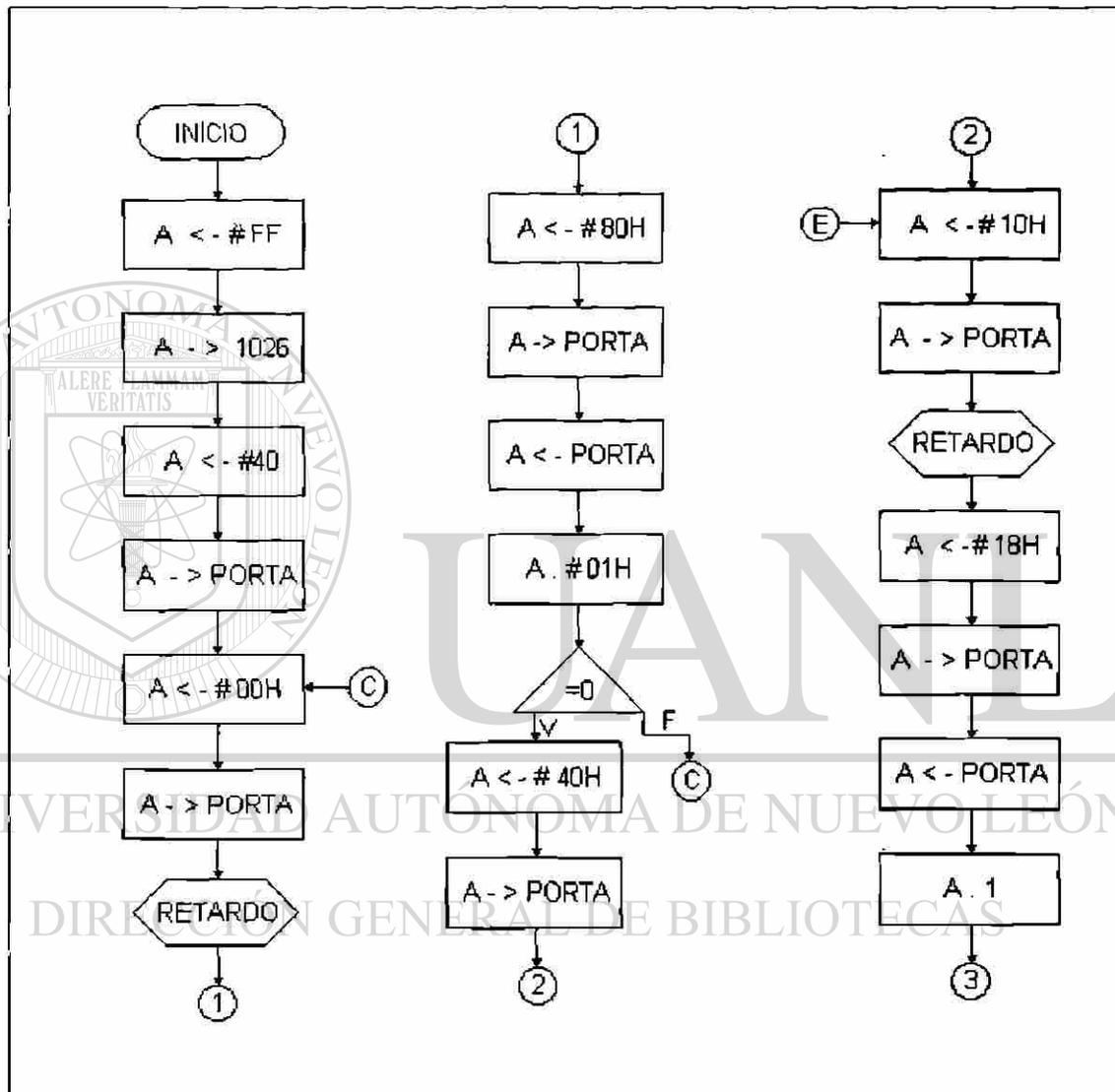


Fig. 3.8c Diagrama de flujo para controlar la velocidad de un motor de C.D.

LISTADO DEL PROGRAMA

```

*****
;*** Programa para Control de Velocidad utilizando un ***
;*** motor de C.D. ***
*****

```

```

0000          CPU "e:\c16\6811.tbl"
0000          HOF "mot8"

```

```

;Programa
C000          org 0c000h
C000 8688     inicio:  ldaa #088h
C002 B71026   staa  PACTL
C005 8628     ldaa  #40
C007 B71000   staa  PORTA
C00A 8600     lazo:   ldaa  #0
C00C B71000   staa  PORTA
C00F BDC037   jsr   retardo
C012 8680     ldaa  #80h
C014 B71000   staa  PORTA
C017 B61000   ldaa  PORTA
C01A 8401     anda  #01
C01C 26EC     cont:   bne   lazo
C01E 8640     ldaa  #40h
C020 B71000   staa  PORTA
C023 8610     ldaa  #10h
C025 B71000   staa  PORTA
C028 BDC037   jsr   retardo
C02B 8618     ldaa  #18h
C02D B71000   staa  PORTA
C030 B61000   ldaa  PORTA
C033 8401     anda  #01
C035 20E5     bra   cont

```

```

;Subrutinas
C037          Retardo:  ldx  #0ffffh
C03A 09       reta:    dex
C03B 26FD     bne   reta
C03D 39       rts

```

```

;Registros
1000 =        PORTA:   equ 1000h
1026 =        PACTL:  equ 1026h

```

```

END
C01C CONT     C000 INICIO     C00A LAZO
1026 PACTL    1000 PORTA      C03A RETA
C037 RETARDO

```

DIAGRAMA ESQUEMATICO

En la figura 3.8d se ilustra el diagrama esquemático de la maqueta del control de velocidad de un motor de C.D.

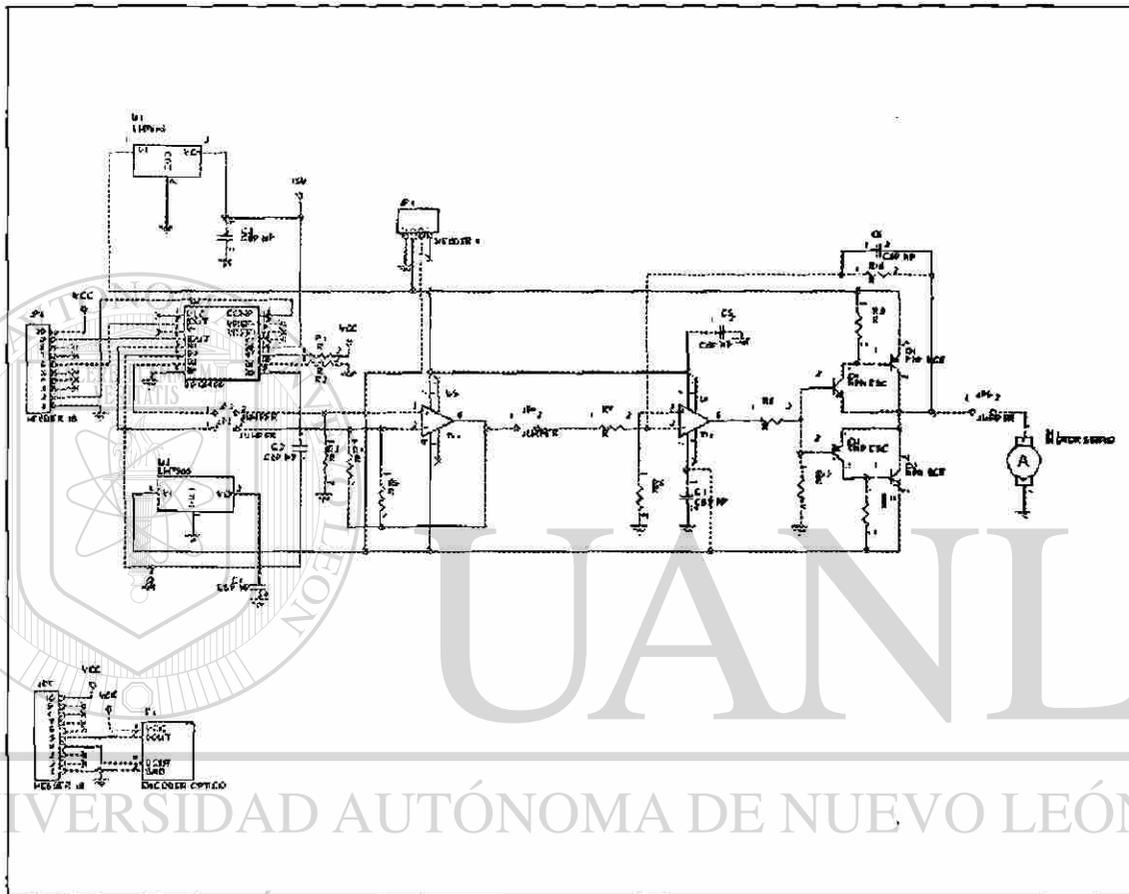


Fig. 3.8d Diagrama esquemático de la maqueta de un control de velocidad de un motor de C.D.

MASCARA DE COMPONENTES

En la siguiente figura 3.8e se muestra la máscara de componentes de la maqueta del control de velocidad de un motor de C.D.

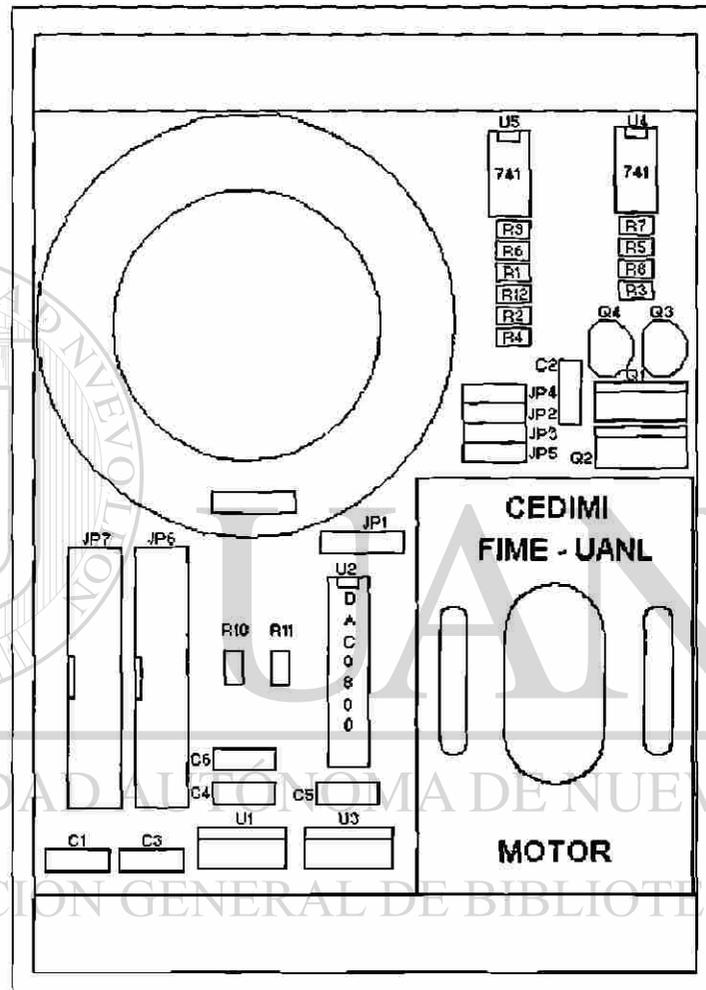


Fig. 3.8e Máscara de componentes de la maqueta de un control

LISTADO DE PARTES

En la Tabla 3.8a se muestra el listado de componentes correspondiente a la maqueta del control de velocidad de un motor de C.D.

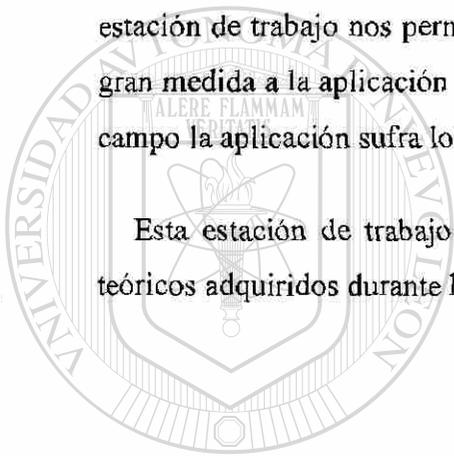
ARTICULO	CANTIDAD	REFERENCIA	PORTE
1	6	C1, C2, C3, C4, C5, C6	CAP NP
2		E1	ENCODER OPTICO
3	1	JP1	HEADER 4
4	4	JP2, JP3, JP4, JP5	JUMPER
5	2	JP6, JP7	HEADER 10
6	1	M1	MOTOR SERVO
7	1	Q1	PNP BCE
8	1	Q2	NPN BCE
9	1	Q3	PNP EBC
10	1	Q4	NPN EBC
11	12	R1, R2, R3, R4, R5, R6, R7, R8, R9, R9, R10, R11, R12	R
12	1	U1	LM7805
13	1	U2	DAC0800
14	1	U3	LM7905
15	2	U4,U5	741

Tabla 3.8a Listado de componentes de la maqueta de un control de velocidad de un motor de C.D.

CONCLUSIONES Y RECOMENDACIONES

Es esencial que al realizar alguna aplicación con microprocesadores se cuente con algún modelo a escala de la aplicación para las pruebas y ajustes preliminares del software. Esta estación de trabajo nos permite, para varias de las aplicaciones típicas, poder simular en gran medida a la aplicación real, para que al llegar el momento de realizar las pruebas de campo la aplicación sufra los menos cambios o ajustes posibles.

Esta estación de trabajo también nos permite poner en práctica los conocimientos teóricos adquiridos durante la asimilación del conocimiento de los microprocesadores.



UANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

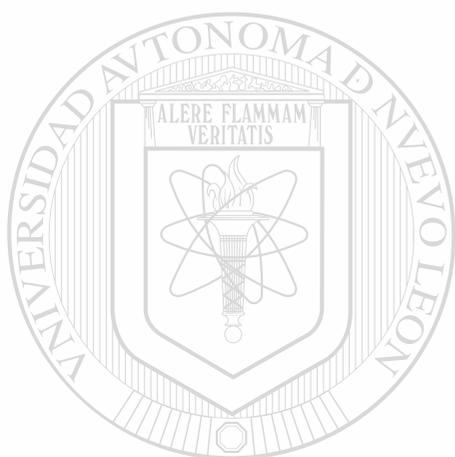


DIRECCIÓN GENERAL DE BIBLIOTECAS

REFERENCIAS

1. Bishop Ron ; Basic Microprocessors and the 6800 ; Copyright 1979 ; Hayden Book Company inc., 1978.
 2. Clements Alan , Microprocessor Systems Design, DWS-Kent Publishing Company, 1987.
 3. García Arregui Macario ; Diseño eléctrico y electrónico asistido por computadora OrCAD/SDT ; Ed. Alfaomega, 1992.
 4. Kelly-Bootle & Fowler ; 68000, 68010 , 68020 ; 1ª edición ; The Waite Grove inc., 1985.
 5. Leal César A. ; Fundamentos de diseño digital ; FIME ; 9ª edición, Febrero 1991.
 6. Leventhal Lance A. ; 6800 Assembly Language Programming ; Osborne & Associates inc., 1978.
-
7. Malvino; Principios de electrónica ; 4ª edición ; McGraw Hill, Febrero 1991.
 8. Mano M. Morris ; Lógica digital y diseño de computadoras ; 1ª edición Prentice Hall., 1979.
 9. Motorola ; Microprocessor , microcontroller and peripheral data ; Vol I ; 2ª edición; Motorola inc., 1988.
 10. Motorola ; Microprocessor, microcontroller and peripheral data ; Vol II ; 2ª edición; Motorola inc., 1988.
 11. Motorola ; Reference Manual M68HC11., 1990.
 12. Savant - Roden - Carpenter ; Diseño electrónico ; 2ª edición ; Addison-Wesley Iberoamericana, 1992.

13. Tokheim Roger L. ; Principios digitales ; 3^a edición ; McGraw Hill., 1990.
14. Webster's New World ; Dictionary of computer terms ; 3^a edición ; Prentice Hall., 1988.



UANL

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS



GLOSARIO

Algoritmo	Descripción de reglas y procesos completamente definidos para la solución de un problema o un programa.
Bit	Dígito binario, notación de un número en sistema numérico binario.
Buffer	Un dispositivo de memoria para almacenar datos en forma temporal.
Byte	Grupo de 8 bits operado por una computadora como una unidad.
Código Máquina	Código en binario que un microprocesador reconoce como una instrucción.
Comunicación Asíncrona	Método de transmisión de datos que permite enviar datos en intervalos irregulares precedido cada carácter con un bit de inicio y seguido de un bit de paro.
Comunicación Serie	Transmisión de datos en el cual los bits son transferidos uno por uno.
Comunicación Síncrona	Transmisión de datos en el cual ambos transmisor y receptor usan la misma señal de sincronización.
Decoder	Una matriz de elementos de conmutación que selecciona uno o más canales de salida de acuerdo a la combinación de las señales de entradas presentes.
Diodo Emisor de Luz(LED)	Diodo que al ser polarizado directamente emite luz visible o invisible
EPROM	Memoria de semiconductor no-volátil, borrable con luz ultravioleta.
Full duplex	Transmisión de datos en ambos sentidos por líneas independientes.
Hardware	Los componentes físicos o equipo que componen un sistema.
Lenguaje Ensamblador	Lenguaje de bajo nivel que permite al usuario escribir los programas usando mnemónicos en lugar de códigos numéricos.
Microcontrolador	Unidad de microcómputo para aplicaciones de control.

GLOSARIO (continuación)

Microprocesador	Sistema basado en una unidad lógica aritmética para procesamiento de datos y control de otros componentes como memoria, dispositivos de entrada /salida todo incluido en un solo circuito integrado.
PCBUG11	Sistema monitor de fabricante motorola orientado para desarrollar y evaluar a los microcontroladores de la familia HC11.
RAM	Memoria de semiconductor de lectura/escritura volátil.
RS-232C	Un estandar industrial para comunicación serie asincrona entre equipos de cómputos, como impresora, computadoras y equipos de comunicación (modems). Este estandar definen un conector de 25 pines y señales con ciertas características para conectar una terminal o una computadora con un modem.
Sistema Operativo	Software que controla la ejecución de los programas de computadoras y además facilita la prueba de los programas, control de entradas y salidas, compilación de programas, asignación de espacio de almacenamiento y manejo de datos.
Software	Conjunto de programas o instrucciones que le indican a un microprocesador que hacer.

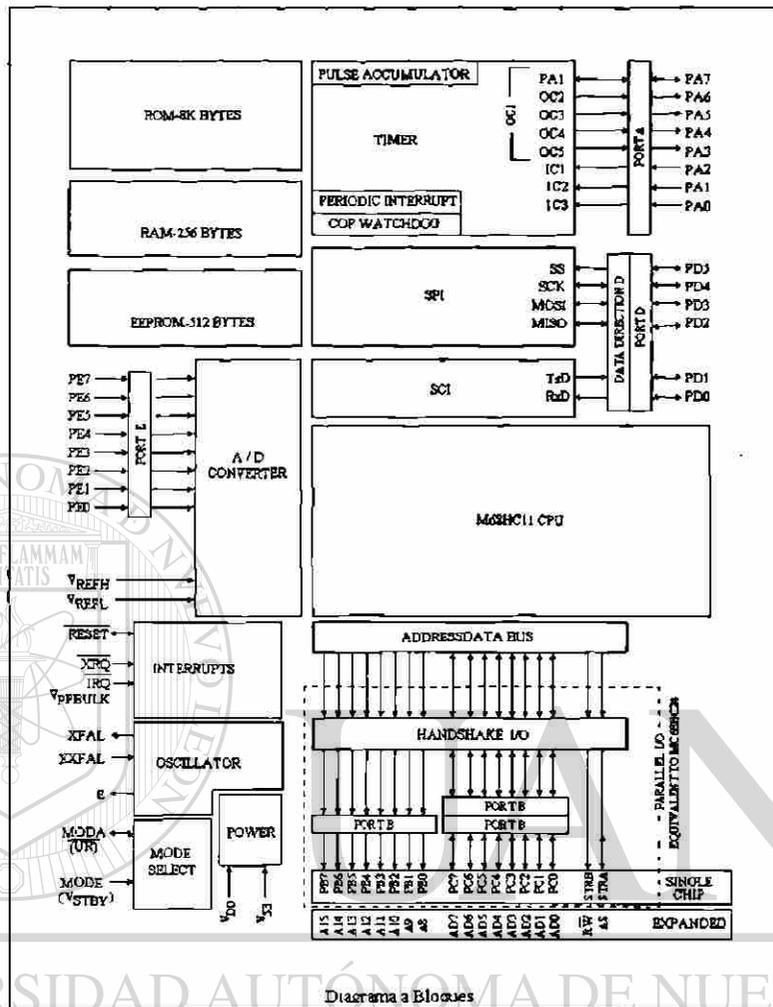
APENDICE A

A.1 EL MICROPROCESADOR M68HC11A1

El microcontrolador M68HC11A1, es un microcontrolador avanzado de 8 bits con capacidades sofisticadas; velocidad nominal del bus 2MHz. La tecnología usada en el M68HC11A1 combina su tamaño pequeño y velocidades más altas con menos potencias de consumo, alta inmunidad al ruido, RAM interna, etc.

Cuenta además con un convertidor de 8 canales analógico-digital con 8 bits de resolución. Una interfase de comunicación serial asíncrono (SCI) y una interfase periférica serial síncrona (SPI).

El sistema "Timer" principal (Temporizador) de 16 bits tiene 3 líneas que sensan los niveles presentes en estas (estados), y 5 líneas, las cuales son manejadas directamente por el microcontrolador para colocar los niveles en ellas a voluntad, controladas por el "Timer" y una función de interrupción en tiempo real. Un acumulador de 8 bit puede contar eventos externos o medir periodos externos; cuenta además con un circuito de automonitoreo para protegerse contra errores en el sistema



A.1.1 CONFIGURACION FISICA DEL MICROCONTROLADOR

A continuación se describirán brevemente cada uno de los pines del microcontrolador así como su conexión.

A.1.1.1 PINES DE ALIMENTACION Y CONEXIONES

La potencia es aplicada a el MCU mediante estos pines (Vdd y Vss) Vdd es la entrada positiva, y Vss es tierra..

de interrupción de alta prioridad (HPRIO) de la selección de modo A (MDA).

Una vez finalizada la inicialización, los pines de selección no tienen más influencia en el modo de operación del MCU. El pin MODA tiene la función alterna de cargar el registro de instrucción (\overline{LIR}) cuando no se está inicializando el microcontrolador. La salida \overline{LIR} , es una salida activa baja de drenador abierto, y es 0 durante el primer pulso de reloj producido por el microcontrolador en cada instrucción. El pin MODB tiene la función alterna de la alimentación de potencia (V_{stby}) para mantener el contenido de la RAM cuando V_{dd} no está presente.

A.1.1.3 PINES DEL RELOJ (E) Y DEL CRISTAL DEL OSCILADOR

Los pines del oscilador pueden ser usados con un cristal de red externa o una fuente de reloj-CMOS generada externamente.

La frecuencia aplicada a estos pines es 4 veces mayor a la frecuencia deseada del BUS (velocidad del generador de pulsos de reloj E). El reloj E es la frecuencia de BUS de salida, la cual es usada como una señal de referencia en el tiempo. Cuando el reloj E es 0 (parte de direccionamiento del ciclo del BUS), un proceso interno está ocurriendo, cuando E es 1, los datos han sido almacenados.

A.1.1.4 PIN RESET (\overline{RESET})

Esta señal de control Bidireccional, activa a nivel bajo (0), es usada como una entrada para inicializar el M68HC11A1 a un estado de inicio conocido y como una salida de drenador abierto para indicar que una falla interna ha sido detectada.

A.1.1.5 PINES DE INTERRUPCION (\overline{XIRQ} , \overline{IRQ})

El pin \overline{XIRQ} provee un medio para solicitar interrupciones no enmascaradas después de la inicialización. Durante la inicialización, el bit X en el registro de código de condición (CCR) se habilita y cualquier interrupción es enmascarada hasta que el software del

Microcontrolador los habilite. Como la entrada \overline{XIRQ} es sensible al estado, puede ser conectada a una red de alambrado tipo OR.

La entrada \overline{IRQ} proporciona un medio para requerir interrupciones síncronas (\overline{IRQ} debe configurarse para operación sensitiva a estados si hay más de una fuente de interrupción).

A.1.1.6 PINES DEL PUERTO E Y REFERENCIA A/D (PE7-PE0, VREFL, VREFH)

Los pines VREFL y VREFH proveen los voltajes de referencia para el circuito del convertidor A/D. Como el convertidor A/D es un convertidor de redistribución de carga completamente capacitivo, no existe corriente directa asociada a estos pines.

Los pines del puerto E, son usados como entradas de propósito general y/o entradas analógicas A/D. Estas entradas están diseñadas de tal forma que los "buffers" de entradas digitales son deshabilitados todo el tiempo, excepto en parte de un ciclo, durante una lectura real del puerto E; es decir, los niveles análogos cercanos al punto de cambio de alimentación como en un buffer de entrada digital no provocan caídas de corriente altas de la fuente de alimentación como en un buffer de entrada normal CMOS.

Las funciones analógicas del puerto E normalmente no interfieren unas con otras; es decir se puede utilizar cualquier combinación de pines como entradas digitales mientras que los pines restantes del puerto E son usados para entradas análogas.

A.1.1.7 CONTADORES DEL PUERTO A

El puerto A incluye 3 pines de solo entrada y 4 pines de solo salida y un pin que puede ser configurado para operar como entrada o como salida. Los pines de solo entrada (PA0/IC3, PA1/IC2, PA2/IC1) sirven como contadores de entradas en cambio de estado.

Los 4 pines de solo salida (PA3/OC3/OC1, PA4/OC4/OC1, PA5/OC5/OC1 y PA6/OC6/OC1), también sirven como salidas para el contador principal. Cuando una

función de comparación de salida sea habilitada, ese pin no puede ser utilizado como una salida de propósito general. El pin PA7/PA1/OC1 puede ser usado como un pin de entrada/salida de propósito general, como una entrada para contar pulsos.

A.1.1.8 PINES DEL PUERTO SERIAL D

El puerto D incluye 6 pines bidireccionales de propósito general de entrada/salida que pueden ser individualmente configurados como entradas o salidas. Cuando se habilita a la (SCI) Interfase de Comunicación Serial de recepción, el pin PD0/RxD se convierte en una entrada dedicada a la función RxD. Cuando se habilita el transmisor, el pin PD1/TxD se convierte en una salida dedicada a la función TxD. Cuando se habilita el (SPI) Sistema de Interfase Periférica Serial, los pines PD2/MISO, PD3/MOSI, PD4/SCK y PD5/ \overline{SS} atienden a las funciones del SPI. Cuando el sistema SPI este habilitado el pin PD3/ \overline{SS} puede ser usado como una salida de propósito general colocando el bit correspondiente DDRD5.

Los 6 pines del puerto D pueden ser configurados (en el bit de control de alambrado-OR del puerto D DWOM en el registro del SPI SPCR) para operación en alambrado-OR. Esta opción deshabilita el dispositivo de canal-P en los manejadores de las salidas, es decir, las salidas del puerto D pueden activamente conducir 0 y no un nivel alto.

DIRECCIÓN GENERAL DE BIBLIOTECAS

A.1.1.9 PINES DEL PUERTO B, PUERTO C, STRA Y STRAB

Estos 18 pines son usados como entradas/salidas de propósito general mientras el microcontrolador está operando en "Single Mode". Cuando es usado en el modo expandido estos 18 pines se convierten en un bus multiplexado de direcciones y datos, además de una línea de habilitación y una línea de control de lectura y escritura (R/\overline{W}).

Puerto	Bit	Modo Bootstrap y Single Chip	Modos expandido multiplexado-especial
B	0	PB0 Salida	A8 Salida de Dirección
B	1	PB1 Salida	A9 Salida de Dirección
B	2	PB2 Salida	A10 Salida de Dirección
B	3	PB3 Salida	A11 Salida de Dirección
B	4	PB4 Salida	A12 Salida de Dirección
B	5	PB5 Salida	A13 Salida de Dirección
B	6	PB6 Salida	A14 Salida de Dirección
B	7	PB7 Salida	A15 Salida de Dirección
C	0	PC0 Entrada/Salida	AD0 Dirección/Datos Mux.
C	1	PC1 Entrada/Salida	AD1 Dirección/Datos Mux.
C	2	PC2 Entrada/Salida	AD2 Dirección/Datos Mux.
C	3	PC3 Entrada/Salida	AD3 Dirección/Datos Mux.
C	4	PC4 Entrada/Salida	AD4 Dirección/Datos Mux.
C	5	PC5 Entrada/Salida	AD5 Dirección/Datos Mux.
C	6	PC6 Entrada/Salida	AD6 Dirección/Datos Mux.
C	7	PC7 Entrada/Salida	AD7 Dirección/Datos Mux.

En el modo: "Single mode" el puerto B es salida y el puerto C es un puerto bidireccional, cualquier combinación de bits puede ser configurada en el puerto C como salidas y las restantes como entradas.

El pin **STRA** es una entrada de detección de transición que provoca que el puerto C sea almacenado en un registro especial. La transición activa para **STRA** es seleccionable por medio de programación y cualquier pin del puerto C puede ser usado como entrada o salida estática de propósito general mientras que otros pines son usados como entradas de almacenamiento en el registro especial. El pin **STRB** es una salida pulsante asociada con las funciones de "handshake" de entrada/salida del puerto C y B.

Cuando el microcontrolador está operando en el modo expandido, los 18 pines son usados para un BUS de direcciones y datos que permite al CPU acceder un espacio de memoria de 64 Kbytes. Para almacenar los datos, las direcciones de bajo orden y los datos de 8 bits son multiplexados. Durante la primera mitad de cada ciclo del BUS las salidas de señal A7-A0 están presentes en estos pines; durante la segunda mitad de cada ciclo de BUS, estos 8 pines son usados como un Bus bidireccional de datos, la señal habilitadora es usada para habilitar un circuito externo que graba este dato, la dirección es colocada en el

"LATCH"(candado) externo cuando la señal habilitadora está en 1 lógico y cuando es 0 la dirección es almacenada. El reloj E es usado para habilitar dispositivos externos a conducir datos dentro del CPU durante la segunda mitad de un ciclo de lectura (E en 1 lógico); la señal R/\overline{W} indica la dirección de los datos, 1 para leer y 0 para escribir.

A.1.2 CONFIGURACION

En esta sección se describirán los registros de configuración del microcontrolador MC68HC11A1, los cuales serán descritos brevemente por lo que si se requiere de un estudio más a fondo, sirva referirse al libro HC11 REFERENCE MANUAL de Motorola.

A.1.2.1 BITS DE CONTROL EN EL REGISTRO HPRIO

Los 4 bits de menor peso (PSEL3-PSEL0) no están relacionados con la lógica de selección de modo. El registro HPRIO puede ser leído en cualquier momento, pero los 4 bits de mayor peso puede ser escritos bajo especiales circunstancias.

7	6	5	4	3	2	1	0
RBOOT	SMOD	MDA	IRV	PSEL3	PSEL2	PSEL1	PSEL0
						\$103C	HPRIO

RBOOT.- Este registro solo puede ser escrito cuando el modo SMOD esta en 1.

SMOD.- Modo Especial

MDA.- Selección de modo A

IRV.- Visibilidad de lectura interna.

A.1.2.2 EL REGISTRO CONFIG

El registro de control CONFIG es usado para habilitar o deshabilitar ROM, EEPROM, el sistema vigilante (COP) y opcionalmente la característica de seguridad de la EEPROM

del MCU.

El registro CONFIG es leído como cualquiera otra localidad de memoria. Las operaciones de borrado y escritura del CONFIG alteran el byte EEPROM, lo cual no altera la operación del MCU hasta después de una secuencia de las operaciones del reset.

7	6	5	4	3	2	1	0
0	0	0	0	NOSEC	NOCOP	ROMON	EEON
						\$103F	CONFIG

CONFIGNOSEC.- Deshabilita la seguridad de la EEPROM

NOCOP.- Deshabilita el sistema Vigilante COP

ROMON.- Habilita el ROM del Micro.

EEON.- Habilita la EEPROM del chip.

A.1.3 REGISTROS DE ENTRADAS/SALIDAS Y BITS DE CONTROL

En este apartado se muestran los registros correspondientes para la configuración de pines del microcontrolador como salidas o entradas, de los sistemas de comunicación SCI, SPI y además de los contadores o timers.

A.1.3.1 REGISTRO SPI

El registro de control SPI (SPCR), registro de estatus SPI (SPSR) y SPDR, son registros accesibles por software usados para configurar y operar el sistema SPI; debido a que el registro de control de datos del puerto D (DDRD) influye en las actividades del SPI, será discutido:

7	6	5	4	3	2	1	0
-	-	DDRD5	DDRD4	DDRD3	DDRD2	DDRD1	DDRD0
						\$1009	DDRD

DDRDx.- Denota la dirección del bit correspondiente, es decir, cuando se coloca cualquiera de ellos en 1, significa que ese bit ha sido habilitado como salida.

El registro SPCR es usado para configurar el sistema SPI.

7	6	5	4	3	2	1	0
SPIE	SPE	DWOM	MSTR	CPOL	CPHA	SPR1	SPRO
						\$1028	SPCR

SPIE.-Habilita la interrupción en el SPI.

SPE.-Habilita el sistema SPI.

DWON.- Selección del modo de alambrado OR del puerto D.

MSTR.- Selección del modo MAESTRO/ESCLAVO

CPOL.- Selección de la polaridad del tren de pulsos de sistema SPI de reloj.

CPHA.-Selección de la fase del tren de pulsos del sistema SPI de reloj.

SPR1,SPR0.-Bits de selección de velocidad del SPI.

El SPSR es un registro de solo lectura que contiene banderas de estatus que indican la finalización de una transferencia del SPI y la aparición de ciertos errores en el SPI.

7	6	5	4	3	2	1	0
SPIF	WCOL	-	MODF	-	-	-	-
						\$1029	SPSR

SPIF.- Bandera de transferencia completa del SPI.

WCOL.- Bandera de error por colisión en escritura.

MODF.- Bandera de error en falla de modo.

A.1.3.2 REGISTROS DEL SCI Y BITS DE CONTROL

7	6	5	4	3	2	1	0		
0	0	Bit5	4	3	2	1	0		
								\$1008	PORTD
7	6	5	4	3	2	1	0		
0	0	DDRD5	DDRD4	DDRD3	DDRD2	DDRD1	DDRD0		
								\$1009	DDRD
7	6	5	4	3	2	1	0		
RBOOT	SMOD	MIDA	IRV	PSEL3	PSEL2	PSEL1	PSEL0		
								\$1028	SPRC

El registro BAUD es usado para establecer la velocidad de los bits para el sistema de SCI, tanto el receptor como el transmisor usan la misma velocidad de transmisión.

7	6	5	4	3	2	1	0		
TCLR	0	SCP1	SCP0	RCKB	SCR2	SCR1	SCR0		
								\$102B	BAUD

SCP1,SCP0.- Seleccionan el factor de pre-escala de la velocidad del BAUD.

SCR2-SCR0.- Seleccionan la velocidad del BAUD.

TCLR.- Limpia la velocidad de muestreo en el BAUD.

RCKB.- Prueba para la velocidad del BAUD del SCI.

		Frecuencia del cristal		
SCP1	SCP0	Factor	8 MHz	4 MHz
0	0	1	125.00 K Baud	62.0 K Baud
0	1	3	41.667 K Baud	20.833 K Baud
1	0	4	31.250 K Baud	20.833 K Baud
1	1	13	9600 K Baud	4800 K Baud

SCR2	SCR1	SCR0	Factor	9600 Baud
0	0	0	1	9600
0	0	1	2	4800
0	1	0	4	2400
0	1	1	8	1200
1	0	0	16	600
1	0	1	32	300
1	1	0	64	150
1	1	1	128	75

El SCCR1 contiene los bits de control relacionados al formato del caracter de datos de 9 bits y la característica "despierta" del receptor .

7	6	5	4	3	2	1	0
R8	T8	0	M	WAKE	0	0	0

\$102C SCCR1

R8.- Recibe 8 bits de datos

T8.- Transmite 8 bits de datos

M.- Longitud del caracter del SCI. (si es 1, la longitud será de 9 bits de datos)

WAKE.- Selecciona el método de "despierta".

El SCCR2 es el registro principal de control del subsistema SCI

7	6	5	4	3	2	1	0
TIE	TCIE	RIE	ILIE	TE	RE	RWU	SBK

\$1020 SCCR2

TIE.- Habilita la interrupción en la transmisión.

TCIE.- Habilita la interrupción "Fin de Transmisión"

RIE.- Habilita la interrupción de transmisión.

ILIE.- Habilita la interrupción de línea en reposo.

TE.- Habilita la transmisión.

RE.- Habilita la recepción.

RWU.- Característica de "despierta" habilitada en el receptor.

SBK.- Enviar un "Break"

Los bits de estatus asociados con el sistema SCI están localizados en el SCSR.

7	6	5	4	3	2	1	0
TDRE	TC	RDRF	IDLE	OR	NF	FE	0
						\$102E	SCSR

TDRE.- Registro de transmisión de datos vacío.

TC.- Transmisión completa.

RDRF.- Registro de recepción de datos lleno.

IDLE.- Detección de línea en reposo.

OR.- Error de sobreescritura.

NF.- Bandera de ruido en la recepción.

FE.- Error de estructura.

A.1.3.3 CONTADOR PRINCIPAL E INTERRUPCIONES DE TIEMPO REAL

Este sistema contador, está basado en un contador de 16 bit de libre conteo con 4 pre-escalas programables. Tres funciones independientes de captura-lectura (pines de entrada) son usados para grabar automáticamente el tiempo cuando una transición seleccionada es detectada en un pin de entrada de asociado con este sistema, 5 funciones de captura-escritura para generar señales de salida o para retardos de tiempo de software.

7	6	5	4	3	2	1	0
Bit15	14	13	12	11	10	9	8
						\$100E	TCNT
7	6	5	4	3	2	1	0
Bit7	6	5	4	3	2	1	0
							\$100F

Los siguientes registros explican la selección de escalas:

7	6	5	4	3	2	1	0
TOI	RTII	PAOVI	PAII	0	0	0	0
						\$1024	TMSK2
7	6	5	4	3	2	1	0
TOF	RTIF	PAOVF	PAIF	0	0	0	0
						\$1025	TFLG2

TOI,TOF.- Habilitan la interrupción del contador cuando ocurra un sobre flujo.

RTII,RTIF.- Habilitan la interrupción en tiempo real y la bandera de interrupción en tiempo real.

Cada función de captura tiene un "Latch" de 16 bit, el cual puede ser leído como un par de registros de 8 bits. Los registros TICx no son afectados durante la inicialización del MCU. Cuando un cambio de estado se detecta, los 16 bits del "Timer" principal son transferidos al registro de captura-lectura correspondiente.

7	6	5	4	3	2	1	0
Bit7	14	13	12	11	10	9	8
						\$1010	TIC1
7	6	5	4	3	2	1	0
Bit7	6	5	4	3	2	1	0
						\$1011	
7	6	5	4	3	2	1	0
Bit7	14	13	12	11	10	9	8
						\$1012	TIC2
7	6	5	4	3	2	1	0
Bit7	6	5	4	3	2	1	0
						\$1013	

7	6	5	4	3	2	1	0	
Bit7/15	14	13	12	11	10	9	8	
						\$I014	TIC3	
7	6	5	4	3	2	1	0	
Bit7	6	5	4	3	2	1	0	
						\$I015		

Los siguientes registros explican las banderas de estatus de los registros de captura-lectura y de los bits de control para las funciones de captura-lectura.

7	6	5	4	3	2	1	0	
OC1I	OC2I	OC3I	OC4I	OC5I	IC1I	IC2I	IC3I	
						\$I022	TMSK1	
7	6	5	4	3	2	1	0	
OC1F	OC2F	OC3F	OC4F	OC5F	IC1F	IC2F	IC3F	
						\$I023	TFLG1	

ICxI, ICxF.- Habilitan la interrupción de "Input-capture" y despliegan las banderas de la función correspondiente en el registro TFLG1.

El usuario puede programar cada función de captura-lectura para detectar una polaridad de estado en particular en el pin correspondiente del contador.

7	6	5	4	3	2	1	0	
0	0	EDG1B	EDG1A	EDG2B	EDG1B	EDG3B	EDG3A	
						\$I021	TCTL2	

EDGxB, EDGxA.- Control de transición en las funciones de captura-lectura (x= 1,2,3), estos bits determinan a que transiciones las funciones de captura-lectura serán sensitivos.

EDGXB	EDGXA	CONFIGURACION
0	0	Captura deshabilitada
0	1	Captura Transiciones positivas
1	0	Captura Transiciones negativas
1	1	Captura cualquiera

Existen 5 funciones de "Output-capture" (pines de salida) en el MC68HC11A1. Cada salida tiene un registro comparador de 16 bit y un comparador dedicado de 16 bit. El comparador checa el valor del "Timer" del microcontrolador *contra el registro comparador* de 16 bit durante cada pulso de reloj, cuando se igualan ambos registros, una bandera de estatus es colocada en 1 (OCxF) y se puede generar una interrupción opcionalmente.

Los registros de captura-escritura de 16 bit pueden ser leídos para cada función de captura escritura puede ser leído o escrito por programa como un par de registros de 8 bits. Los registros TOCx son forzados a \$FFFFh durante la inicialización del microcontrolador.

	7	6	5	4	3	2	1	0	
Bit15	-	-	-	-	-	-	-	-	Bit8
Bit7	-	-	-	-	-	-	-	-	Bit0

\$1016 TOC1

	7	6	5	4	3	2	1	0	
Bit15	-	-	-	-	-	-	-	-	Bit8
Bit7	-	-	-	-	-	-	-	-	Bit0

\$1018 TOC2

	7	6	5	4	3	2	1	0	
Bit15	-	-	-	-	-	-	-	-	Bit8
Bit7	-	-	-	-	-	-	-	-	Bit0

\$101A TOC3

	7	6	5	4	3	2	1	0	
Bit15	-	-	-	-	-	-	-	-	Bit8
Bit7	-	-	-	-	-	-	-	-	Bit0

\$101C TOC4

	7	6	5	4	3	2	1	0	
Bit15	-	-	-	-	-	-	-	-	Bit8
Bit7	-	-	-	-	-	-	-	-	Bit0

\$101E TOC5

Los siguientes registros y párrafos explican las banderas de estatus y el modo de habilitar las funciones de captura-escritura.

7	6	5	4	3	2	1	0		
OC1I	OC2I	OC3I	OC4I	OC5I	IC1I	IC2I	IC3I		
								\$1022	TMSKI
7	6	5	4	3	2	1	0		
OC1F	OC2F	OC3F	OC4F	OC5F	IC1F	IC2F	IC3F		
								\$1023	TFLG1

OCxI,OCxF.- Representan a los bits para habilitar las salidas de captura-escritura y las banderas de captura-escritura.

A.1.3.4 SISTEMA CONVERTIDOR ANALOGICO/DIGITAL

El sistema del convertidor Analógico/Digital del MC68HC11A1 usa una técnica de redistribución de carga completamente capacitiva. El sistema A/D es un convertidor de aproximaciones sucesivas de 8 canales, 8 bit con (1/2 significativo bit de aproximación con un amplio rango de temperatura de operación).

Una fuente de voltaje de referencia en el chip desarrolla cerca de 7 a 8 V. Esta fuente se enciende cuando se coloca en 1 el bit ADPU en el registro de control OPTION, antes de que el sistema de conversión A/D sea utilizado.

En el registro de control/estatus del A/D (ADCTL) todos los bits pueden ser modificados excepto el bit 7 y el bit 6.

7	6	5	4	3	2	1	0		
CCF	-	SCAN	MULT	CD	CC	CB	CA		
								\$1030	ADCTL

CCF.- Bandera de conversión completa.

SCAN.- Control de muestreo continuo.

MULT.- Control de canal múltiple/un solo canal.

CD,CC,CB,CA.- Selectores de canal.

CD	CC	CB	CA	CANAL	Resultado en ADRx si MULT=1
0	0	0	0	PE0	ADR1
0	0	0	1	PE1	ADR2
0	0	1	0	PE2	ADR3
0	0	1	1	PE3	ADR4
0	1	0	0	PE4	ADR1
0	1	0	1	PE5	ADR2
0	1	1	0	PE6	ADR3
0	1	1	1	PE7	ADR4
1	0	0	0	Reservado	ADR1
1	0	0	1	Reservado	ADR2
1	0	1	0	Reservado	ADR3
1	0	1	1	Reservado	ADR4
1	1	0	0	Vh	ADR1
1	1	0	1	Vl	ADR2
1	1	1	0	1/2 Vh	ADR3
1	1	1	1	Reservado	ADR4

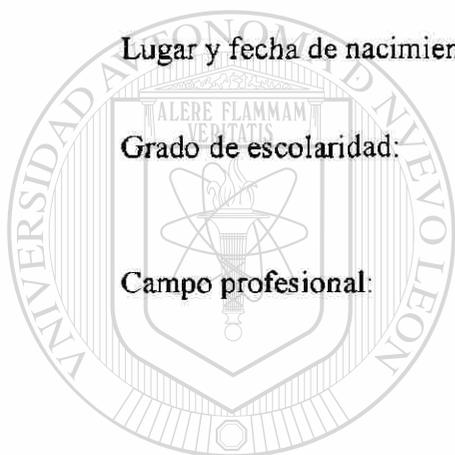
Los registros de resultado de la conversión A/D, son de solo lectura de 8 bits.

UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN

DIRECCIÓN GENERAL DE BIBLIOTECAS

RESUMEN AUTOBIOGRAFICO

Nombre:	Saúl Montes de Oca Luna
Nombre de los padres:	Carlos Montes de Oca Mejía Marcelina Luna Aguilar
Lugar y fecha de nacimiento	Cd. Mante, Tamaulipas. 27 de Septiembre de 1964
Grado de escolaridad:	Ing. en Control y Computación Facultad de Ingeniería Mecánica y Eléctrica Universidad Autónoma de Nuevo León
Campo profesional:	Catedrático en la Facultad de Ingeniería Mecánica y Eléctrica de la Universidad Autónoma de Nuevo León impartiendo las clases de Electrónica Lógica III (Diseño y Programación con microprocesadore) Ingeniero de diseño electrónico en el Centro de Diseño y Mantenimiento de Instrumentos de la misma facultad, participando en proyectos a la industria y a la misma universidad, todos ellos basados en microprocesadores de 1985 a la fecha. Jefe del Depto. de Microprocesadores del CEDIMI Miembro del Comité Técnico del Programa de Mantenimiento de Equipo de Cómputo en la UANL de 1993 a a la fecha.
Grado que deseo obtener:	Maestro en Ciencias de la Ingeniería Eléctrica con Especialidad en Electrónica
Nombre de la tesis:	Desarrollo de Estación de Trabajo basado en maquetas reales redimensionadas para el aprendizaje de Microprocesadores.



UNIVERSIDAD AUTÓNOMA DE NUEVO LEÓN
DIRECCIÓN GENERAL DE BIBLIOTECAS

